

无锡泰连芯科技有限公司

TLX27 型

精密运算放大器

2024 年 06 月

TLX27 精密运算放大器

1 特点

- 低 **v_{os}** : **-55°C** 至 **125°C** 范围内为 **100 μ V** (最大值)
- 高开环增益 : **140dB**
- 高电源抑制比 (**PSRR**) : **1-15 dB**
- 低偏置电流 : **10pA**
- 高增益带宽积 : **10 MHz**
- 低静态电流 : **3 mA**
- 高电容负载 : **1nF**
- **10kHz** 时 **6.5nV/ \sqrt{Hz}**
- 无需外部组件
- 以更低的成本更换斩波放大器
- 宽电源电压范围 : **4.5V** 至 **36V**
- 工作温度范围 :
-55°C 至 **125°C**
- 微型封装 : **SOT23-5** 和 **SOP8**

2 应用

- 无线基站控制电路
- 光网络控制电路
- 仪器仪表
- 传感器和控制器
- 精密过滤器

3 描述

这些器件通过低噪声、无斩波放大器电路。无需外部元件即可实现失调归零和频率补偿。真差分输入具有宽输入电压范围和出色的共模抑制性能，可在高噪声环境和同相应用中提供最大的灵活性和性能。在整个温度范围内均能保持低偏置电流和极高的输入阻抗。

该器件采用 **Green SOT23-5** 和 **SOP8** 封装。其工作环境温度范围为 **-55°C** 至 **125°C**。

质量等级: 军温级**&N1**级

设备信息⁽¹⁾

产品编号	封装	主体尺寸 (标称)
TLX27-1	SOT23-5	2.90mm×1.60mm
	SOP8	4.90mm×3.90mm
TLX27-2	SOP8	4.90mm×3.90mm

(1) 对于所有可用的封装，请参阅数据表末尾的可订购附录。

目录

1 特点	2
2 应用	2
3 描述	2
4 修订历史	4
5 封装/订购信息 ⁽¹⁾	5
6 引脚配置	6
7 规格	8
7.1 绝对最大额定值	8
7.2 ESD 额定值	8
7.3 建议工作条件	8
7.4 电气特性	9
7.5 典型特性	10
8 布局	13
8.1 布局指南	14
8.2 布局示例	14
9 封装外形尺寸	15
10 卷带信息	17

4 修订历史

注意：以前修订的页码可能与当前版本的页码不同。

版本	变更日期	更改项目
A.0	2024/10/31	初步版本完成

5 封装/订购信息⁽¹⁾

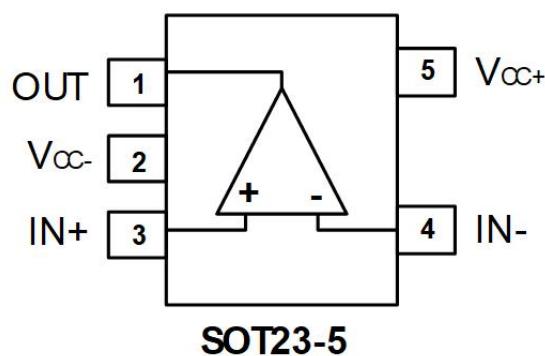
订购型号	温度等级	封装类型	MSL	质量等级
JTLX27-1XF	-55 °C ~+125 °C	SOT23-5	MSL1/3	N1/军温级
JTLX27-1XK	-55 °C ~+125 °C	SOP8	MSL1/3	N1/军温级
JTLX27-2XK	-55 °C ~+125 °C	SOP8	MSL1/3	N1/军温级
TLX27-1XF	-40 °C ~+125 °C	SOT23-5	MSL1/3	工业级
TLX27-1XK	-40 °C ~+125 °C	SOP8	MSL1/3	工业级
TLX27-2XK	-40 °C ~+125 °C	SOP8	MSL1/3	工业级

笔记:

- (1) 此信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，亦不会修订本文档。如需此数据表的浏览器版本，请参阅右侧导航栏。
- (2) 可能有额外的标记，涉及批次跟踪代码信息（数据代码和供应商代码）、设备上的徽标或环境类别。
- (3) **TLXIC** 使用符合 **JEDEC** 工业标准 **J-STD-20F** 的组装工厂中的通用预处理设置对 **MSL** 级别进行分类，如果您的最终应用对预处理设置非常关键或者您有特殊要求，请与 **TLXIC** 保持一致。

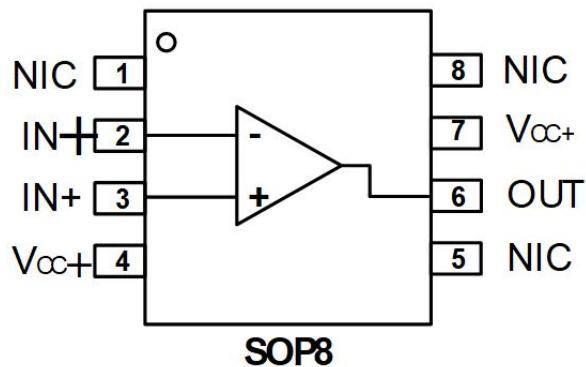
6 引脚配置

TLX27-1



SOT23-5

TLX27-1



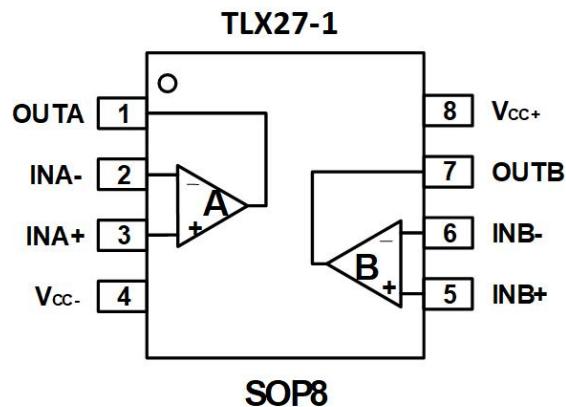
SOP8

引脚说明

引脚			I/O ⁽¹⁾	描述
代码	南OT23-5	SOP8		
NIC	-	1	-	无内部连接
IN-	4	2	I	反相输入
IN+	3	3	I	同相输入
V_{CC}-	2	4	-	负电源
NIC	-	5	-	无内部连接
OUT	1	6	O	输出
V_{CC}+	5	7	-	正电源
NIC	-	8	-	无内部连接

(1) I=输入, O=输出

引脚配置和功能 (顶视图)



引脚描述

代码	引脚	I/O ⁽¹⁾	描述
	SOP8		
INA-	2	I	反相输入，通道A
INA+	3	I	同相输入，通道A
INB-	6	I	反相输入，通道B
INB+	5	I	同相输入，通道B
OUTA	1	O	输出，通道A
OUTB	7	O	输出，通道B
Vcc-	4	-	负（最低）电源或接地（用于单电源供电）
Vcc+	8	-	正极（最高）电源

(1) I = 输入, O = 输出。

7 规格

7.1 绝对最大额定值

在自然通风工作温度范围内（除非另有说明）⁽¹⁾

		最小值	最大值	单位
电压	电源, $V_s = (V+) - (V-)$		40	V
	信号输入引脚 ⁽²⁾	(V-) - 0.2	(V+) + 0.2	
	信号输出引脚 ⁽³⁾	(V-) - 0.2	(V+) + 0.2	
	差分输入电压	(V-) - (V+)	(V+) - (V-)	
电流	信号输入引脚 ⁽²⁾	-10	10	mA
	信号输出引脚 ⁽³⁾	-50	50	mA
	输出短路 ⁽⁴⁾	连续的		
θ _{JA}	封装热阻 ⁽⁵⁾	SOT23-5	230	°C/W
		SOP8	110	
温度	工作范围, T _A	-55	125	°C

- (1) 超出“绝对最大额定值”所列的应力可能会对器件造成永久性损坏。这些应力仅为额定值，并不保证器件在这些条件下或任何其他超出“建议工作条件”所列的条件下能够正常工作。长时间暴露于绝对最大额定值条件下可能会影响器件的可靠性。
 (2) 输入端采用二极管钳位连接到电源轨。如果输入信号摆幅超过电源轨 0.2V，则应将电流限制在 10mA 或以下。
 (3) 输出端采用二极管钳位连接至电源轨。输出信号摆幅超过电源轨 0.2V 以上时，应将电流限制在 ±50mA 或以下。
 (4) 短路至地，每个包装一个放大器。
 (5) 封装热阻按照 JESD-51 计算。

7.2 ESD 额定值

以下 ESD 信息仅适用于 ESD 保护区内 ESD 敏感设备的处理。

		数值	单位
V _(ESD) 静电放电	人体模型 (HBM), ANSI/ESDA/JEDEC JS001-2023	±2000	V
	充电器件模型 (CDM), ANSI/ESDA/JEDEC JS-002-2022	±1500	



ESD 敏感度警告

ESD 损害的范围很广，从轻微的性能下降到器件的彻底失效。精密集成电路更容易受到损坏，因为即使很小的参数变化也可能导致器件不符合其公开的规格。

7.3 建议工作条件

在自然通风工作温度范围内（除非另有说明）

		最小值	最大值	单位
电源电压, $V_s = (V+) - (V-)$	单电源	4.5	36	V
	双电源	±2.25	±18	

7.4 电气特性

$T_A = +25^\circ\text{C}$ 、 $V_s = 36\text{V}$ 、 $R_L = 10\text{k}\Omega$ ， Full⁽⁹⁾ = -55°C to 125°C, 除非另有说明⁽¹⁾。

范围		测试条件	温度	最小 ⁽²⁾	典型 ⁽³⁾	最大 ⁽²⁾	单位
电源							
V_s	工作电压范围		Full	4.5		36	V
I_Q	静态电流	V_s = 5V	25°C		3		mA
		V_s = 36V	25°C		3.5		
PSRR	电源抑制比	V_s = 5V to 36V	25°C		115		dB
输入							
V_{os}	输入失调电压	V_s = 5V, V_{CM} = 2.5V	25°C	-85	±20	+85	μV
			Full	-100		+100	
		V_s = 36V, V_{CM} = 18V	25°C	-85	±40	+85	
			Full	-100		+100	
V_{os Tc}	输入失调电压漂移		Full		±0.5		μV/°C
IB	输入偏置电流	V_s = 36V, V_{CM} = 18V	25°C		10		pA
I_{os}	输入失调电流	V_s = 36V, V_{CM} = 18V	25°C		10		pA
A_{OL}	开环电压增益	R_{LOAD} = 10kΩ, V_{OUT} = 0.4V to 35.6V	25°C		140		dB
V_{CM}	共模电压范围		Full	(V-)		(V+)-2	V
CMRR	共模抑制比	V_{CM}=0 to 34V	25°C		120		dB
输出							
V_{OH}	输出摆幅来自正电源轨	R_{LOAD} = 10kΩ to V_s/2	25°C		43		mV
V_{OL}	输出摆幅来自负轨	R_{LOAD} = 10kΩ to V_s/2	25°C		62		
I_{sc}	短路电流 ⁽⁶⁾⁽⁷⁾	Source	25°C		58		mA
		Sink			34		
交流电规格							
SR	转换速率 ⁽⁸⁾	G=1, 20V Step	25°C		7		V/μs
GBW	增益带宽积		25°C		10		MHz
t_s	稳定时间, 0.1%	G=1, 10V Step	25°C		4		μs
t_{or}	过载恢复时间		25°C		300		ns
PM	相位裕度	C_L=100pF	25°C		72		°
GM	增益裕度	C_L=100pF	25°C		13		dB
C_{LOAD}	容性负载驱动	AV=1, no oscillations	25°C		1		nF
噪音							
E_n	输入电压噪声	V_s = 5V, f = 0.1Hz to 10Hz	25°C		4		μVpp
en	输入电压噪声密度 ⁽⁴⁾	f = 1kHz	25°C		9		nV/√Hz
		f = 10kHz			6.5		

笔记:

- (1) 设备所有未使用的数字输入必须保持在 **V_{io}** 或 **GND**，以确保设备正常运行。
- (2) 限值在 25°C 下经过 100% 生产测试。工作温度范围内的限值通过统计质量控制 (SQC) 方法的相关性来确保。
- (3) 典型值代表特性测定时确定的最可能的参数标准。实际典型值可能随时间变化，并取决于应用和配置。
- (4) 此参数由设计和/或特性确保，并未在生产中测试。
- (5) 正电流对应于流入设备的电流。
- (6) 最大功耗是 **T_{J(MAX)}**、**R_{JA}** 和 **T_A** 的函数。任何环境温度下允许的最大功耗为 $P_D = (T_{J(MAX)} - T_A) / R_{JA}$ 。所有数值均适用于直接焊接在 **PCB** 上的封装。
- (7) 短路测试是一种瞬时测试。
- (8) 指定的数字是正向和负向斜率中较慢的一个。
- (9) 仅通过特性指定。

7.5 典型特性

注意：本说明后面提供的图表是基于有限数量样本的统计摘要，仅供参考。

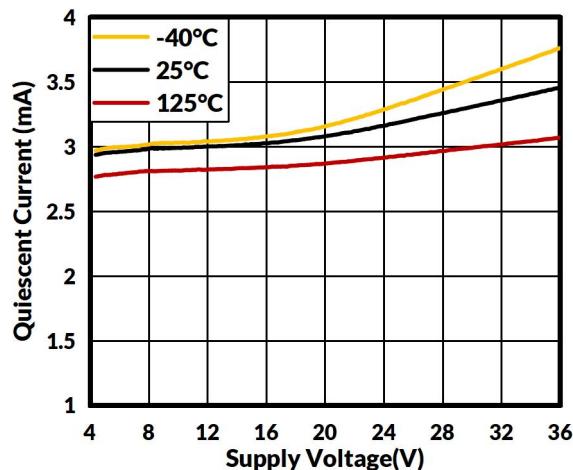


图 1. 电源电压与静态电流

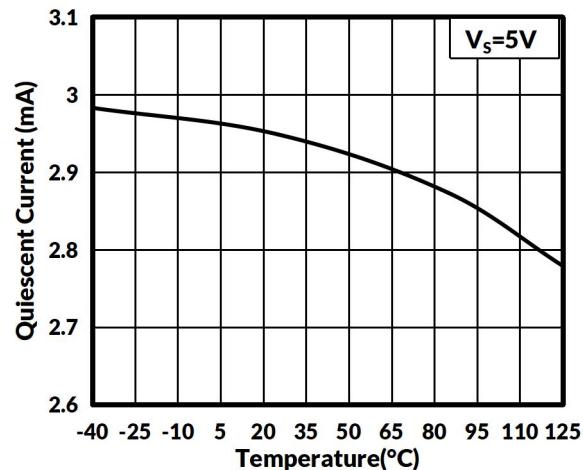


图 2. 静态电流与温度

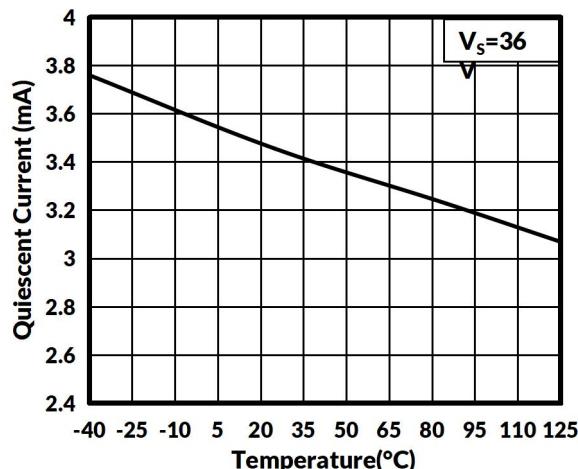


图 3. 静态电流与温度

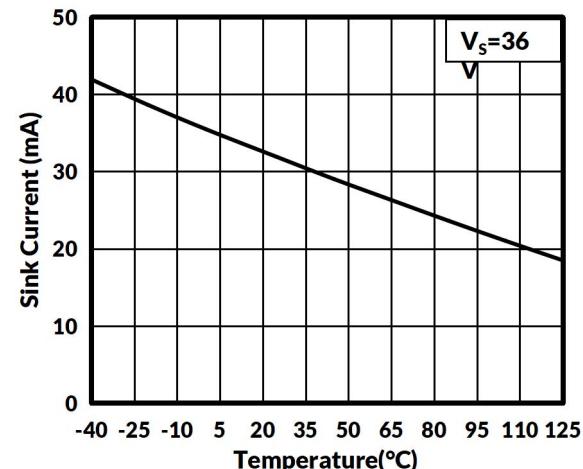


图 4. 灌电流与温度

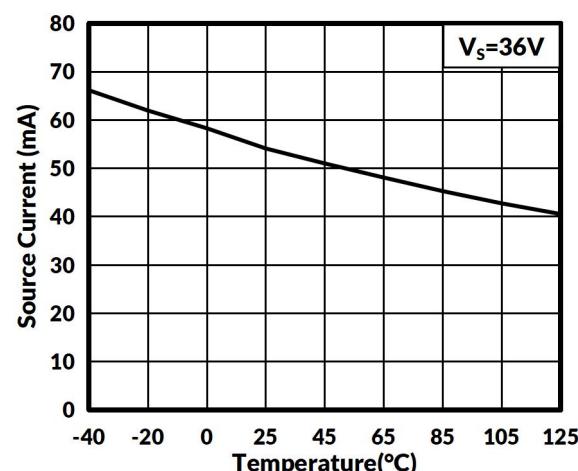


图 5. 源电流与温度

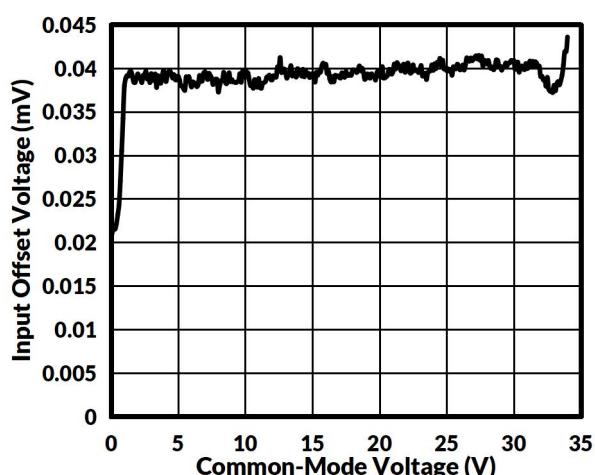


图 6. 输入失调电压与共模电压

典型特性

注意：本说明后面提供的图表是基于有限数量样本的统计摘要，仅供参考。

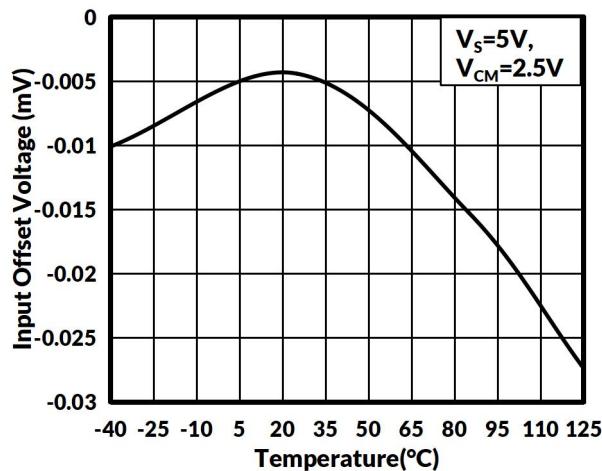


图 7. 输入失调电压与温度的关系

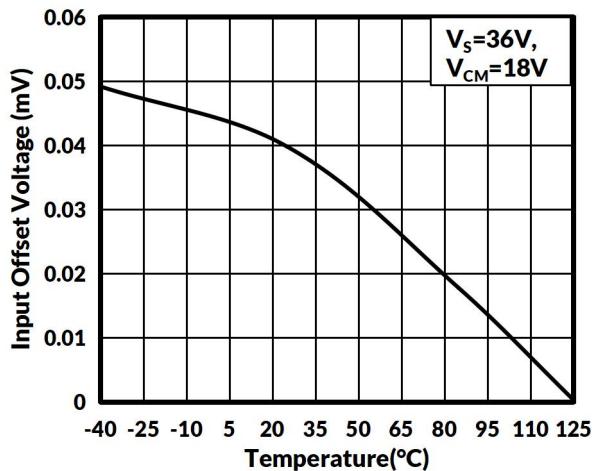


图 8. 输入失调电压与温度

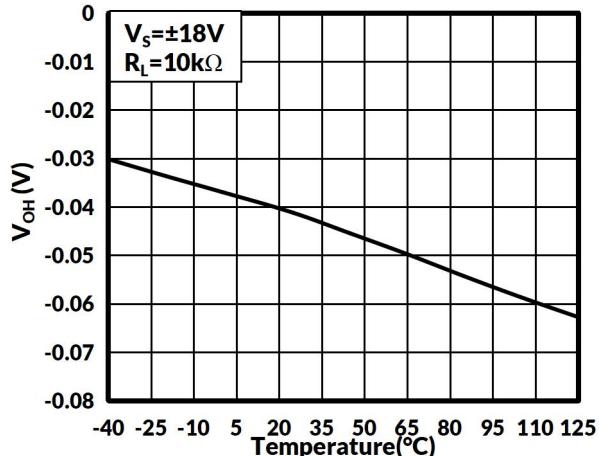


图 9. 电源轨输出摆幅与温度的关系

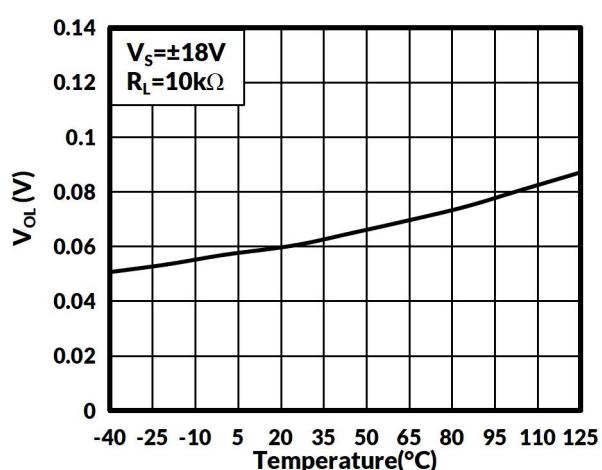


图 10. 电源轨输出摆幅与温度的关系

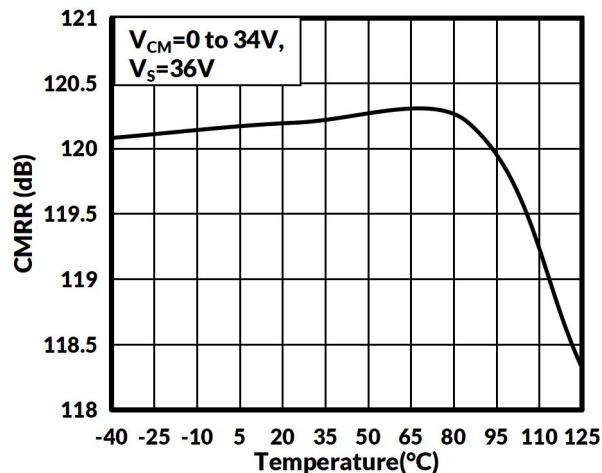


图 11. 共模抑制比与温度的关系

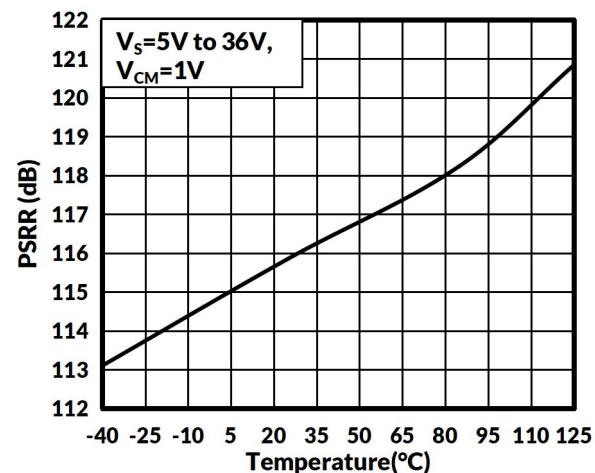


图 12. 电源抑制比与温度的关系

典型特性

注意：本说明后面提供的图表是基于有限数量样本的统计摘要，仅供参考。

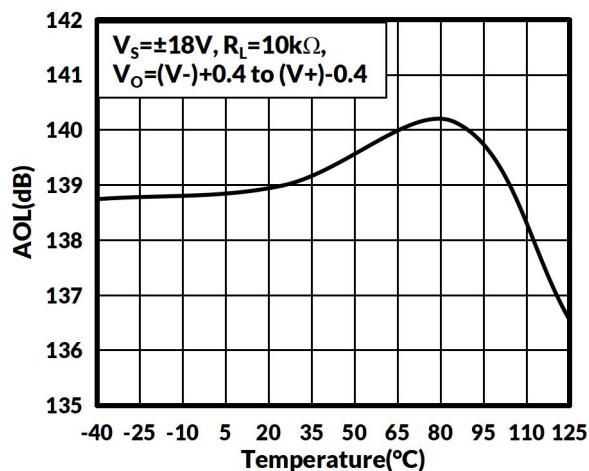


图 13. 开环增益与温度的关系

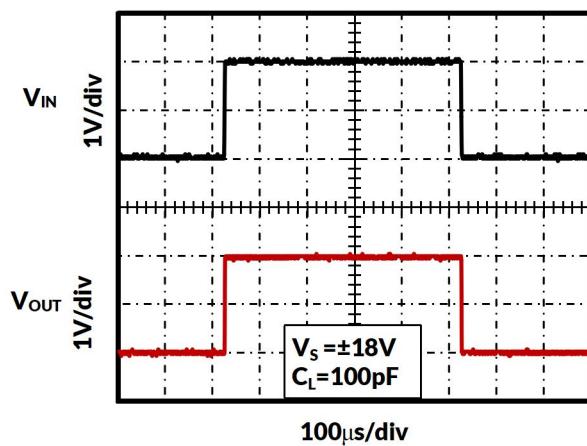


图 14. 大信号阶跃响应

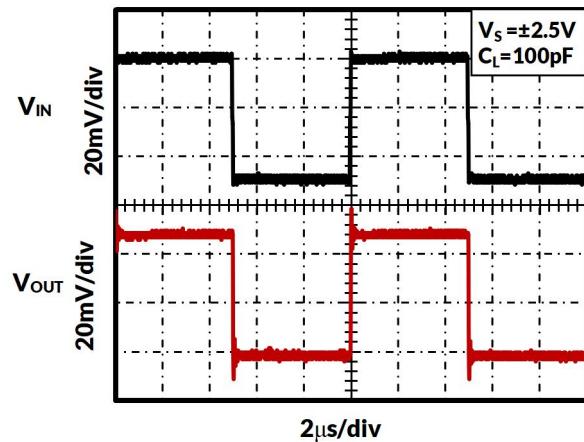


图 15. 小信号阶跃响应

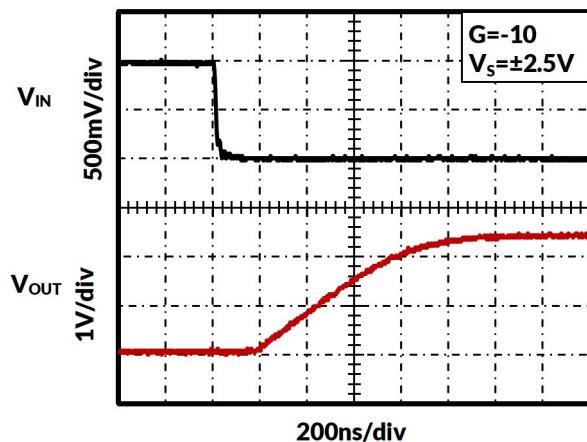


图 16. 负过载恢复

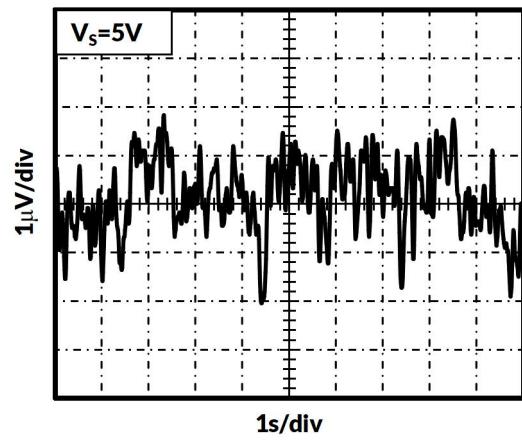
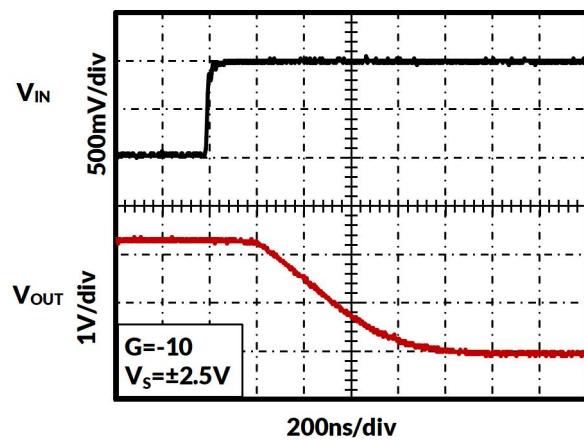


图 17. 正向过载恢复

图 18. 0.1Hz 至 10Hz 输入电压噪声

典型特性

注意：本说明后面提供的图表是基于有限数量样本的统计摘要，仅供参考。

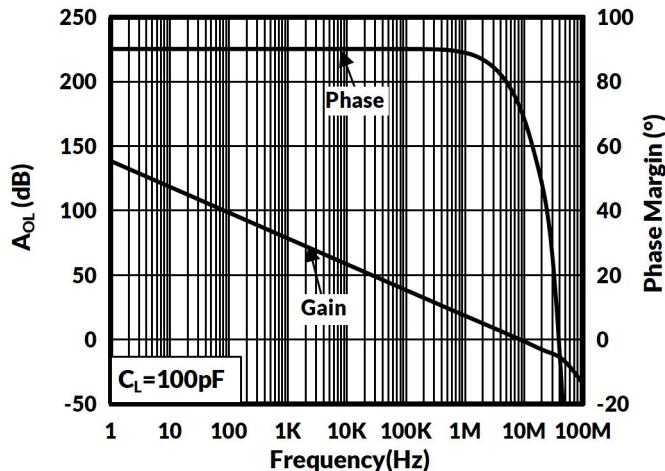


图 19. 开环增益和相位与频率的关系

8 布局

8.1 布局指南

为了实现设备的最佳运行性能，请采用良好的 **PCB** 布局实践，包括：

- 噪声可以通过整个电路的电源引脚以及运算放大器传播到模拟电路中。旁路电容可在模拟电路本地提供低阻抗电源，从而降低耦合噪声。
 - 在每个电源引脚和地之间连接低 **ESR**、 $0.1 \mu\text{F}$ 陶瓷旁路电容，并尽可能靠近器件放置。对于单电源应用，**V+** 和地之间连接一个旁路电容是可行的。
- 将电路的模拟部分和数字部分分开接地是最简单、最有效的噪声抑制方法之一。在多层 **PCB** 上，通常会有一层或多层专门用作接地层。接地层有助于散热并减少 **EMI** 噪声拾取。务必把数字地和模拟地物理隔离，并注意电流的流动。
- 为了减少寄生耦合，输入走线应尽可能远离电源或输出走线。如果无法将它们分开，最好将敏感走线与噪声走线垂直交叉，而不是平行。
- 将外部元件尽可能靠近器件放置。将 **RF** 和 **RG** 靠近反相输入端可最大程度地减少寄生电容。
- 尽量缩短输入走线的长度。务必记住，输入走线是电路中最敏感的部分。
- 考虑在关键走线周围设置一个低阻抗驱动保护环。保护环可以显著减少附近不同电位走线的漏电流。

8.2 布局示例

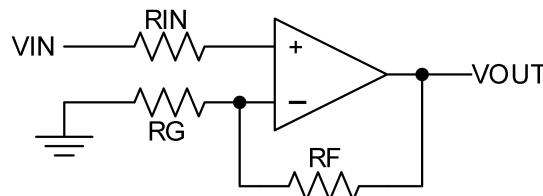


图 20. 同相配置的运算放大器原理图

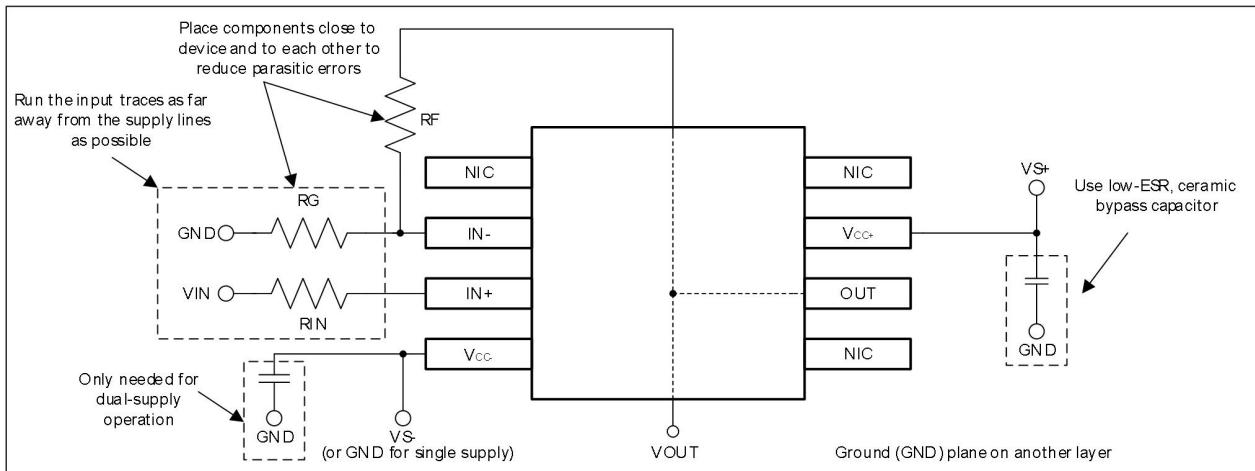
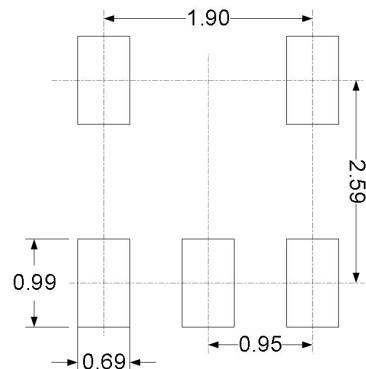
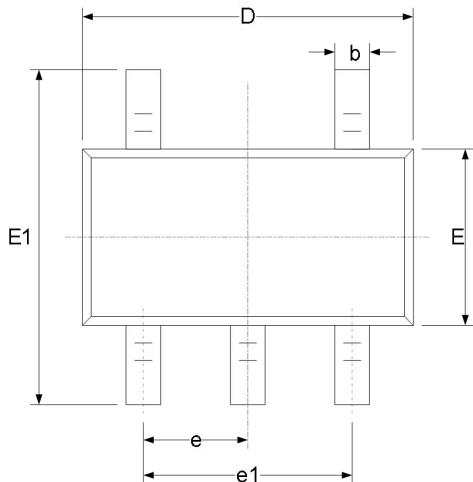


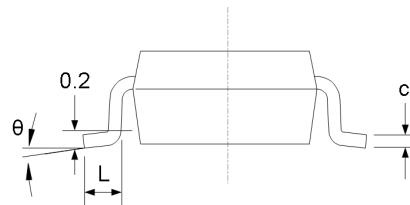
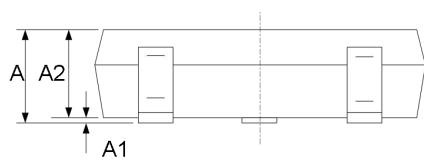
图 21. 同相配置的运算放大器板布局

9 封装外形尺寸

SOT23-5⁽³⁾



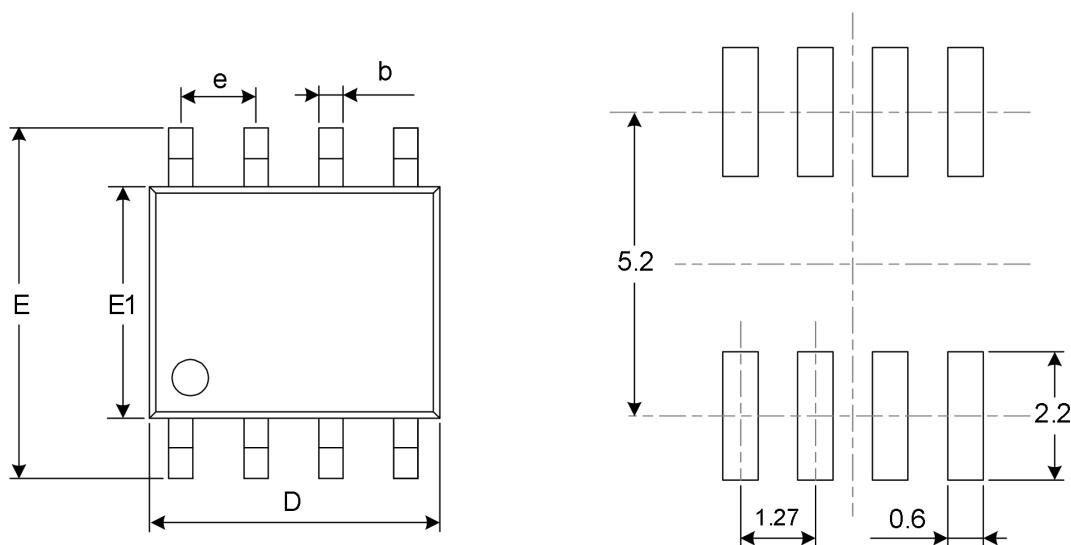
RECOMMENDED LAND PATTERN (Unit: mm)



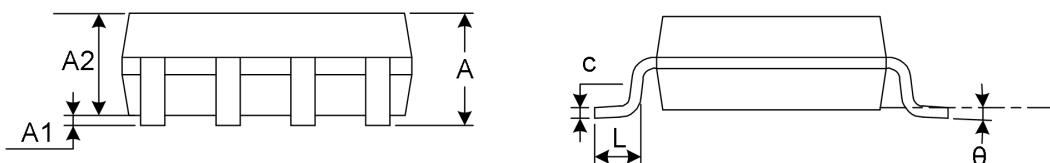
代码	尺寸 (毫米)		尺寸 (英寸)	
	最小值	最大值	最小值	最大值
A ⁽¹⁾	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D ⁽¹⁾	2.820	3.020	0.111	0.119
E ⁽¹⁾	1.500	1.700	0.059	0.067
E1	2.650	2.950	0.104	0.116
e	0.950(BSC) ⁽²⁾		0.037(BSC) ⁽²⁾	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

笔记:

1. 不包括每侧最大 **0.15** 毫米的塑料或金属突出物。
2. **BSC** (中心间基本间距)，“基本”间距是名义上的。
3. 本图纸如有更改，恕不另行通知。

SOP8⁽³⁾

RECOMMENDED LAND PATTERN (Unit: mm)



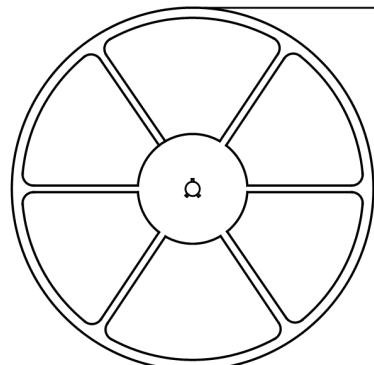
代码	尺寸 (毫米)		尺寸 (英寸)	
	最小值	最大值	最小值	最大值
A ⁽¹⁾	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D ⁽¹⁾	4.800	5.000	0.189	0.197
e	1.270(BSC) ⁽²⁾		0.050(BSC) ⁽²⁾	
E	5.800	6.200	0.228	0.244
E1 ⁽¹⁾	3.800	4.000	0.150	0.157
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

笔记:

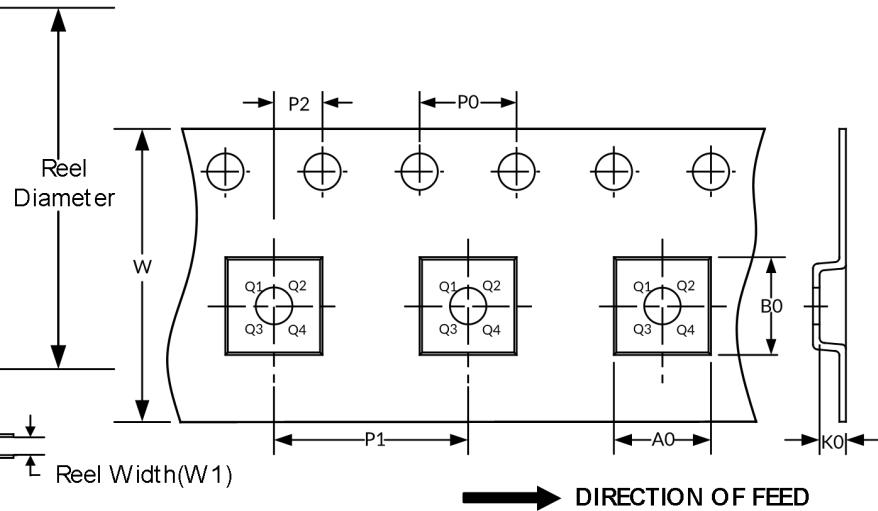
1. 不包括每侧最大 **0.15** 毫米的塑料或金属突出物。
2. **BSC** (中心间基本间距)，“基本”间距是名义上的。
3. 本图纸如有更改，恕不另行通知。

10 卷带信息

卷轴尺寸



胶带尺寸



注：图片仅供参考，请以实物为准。

卷带封装关键参数表

封装类型	卷轴 直径	卷筒宽度 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P0 (mm)	P1 (mm)	P2 (mm)	W (mm)	Pin1 象限
SOT23-5	7"	9.5	3.20	3.20	1.40	4.0	4.0	2.0	8.0	Q3
SOP8	13"	12.4	6.40	5.40	2.10	4.0	8.0	2.0	12.0	Q1

笔记：

- 所有尺寸均为标称尺寸。
- 不包括每侧最大 **0.15** 毫米的塑料或金属突出物。