

无锡泰连芯科技有限公司

**TLX29511 型**

**热插拔 I2C 总线和 SMBus 缓冲器**

**2024 年 06 月**

# 热插拔 I<sup>2</sup>C 总线和 SMBus 缓冲器

## 1 特性

- 支持 I<sup>2</sup>C 总线信号的双向数据传输
- 工作电源电压范围: 2.3V ~ 5.5V
- -55°C ~ 125°C 的 T<sub>A</sub> 环境空气温度范围
- 对所有 SDA 和 SCL 线路的 1V 预充电可防止带电板插入过程中发生损坏
- 可适应标准模式及快速模式 I<sup>2</sup>C 器件
- 支持时钟展宽、仲裁及同步
- 断电高阻抗 I<sup>2</sup>C 引脚

## 2 应用

- 服务器
- 企业交换
- 电信交换设备
- 基站
- 工业自动化设备

## 3 概述

TLX29511 是一款热插拔 I<sup>2</sup>C 总线缓冲器，支持将 I/O 卡插入带电背板中，而不会损坏数据和破坏时钟线路。控制电路可防止背板侧 I<sup>2</sup>C 线路（输入）与板卡侧 I<sup>2</sup>C 线路（输出）相连接（直到背板上出现停止命令或总线空闲情况为止），而不会在板卡上发生总线争用的情况。当建立连接时，该器件可提供双向缓冲，从而使背板及板卡电容保持隔离。在插入过程中，会对 SDA 和 SCL 线路预充电至 1V，从而尽可能减小对器件的寄生电容充电所需的电流。

TLX29511 上升时间加速器 (RTA) 电路在正向总线转换期间为 I<sup>2</sup>C 总线提供强大的上拉电流。这允许使用较弱的上拉电阻，从而降低 V<sub>OL</sub> 并降低电源系统级别的功耗。

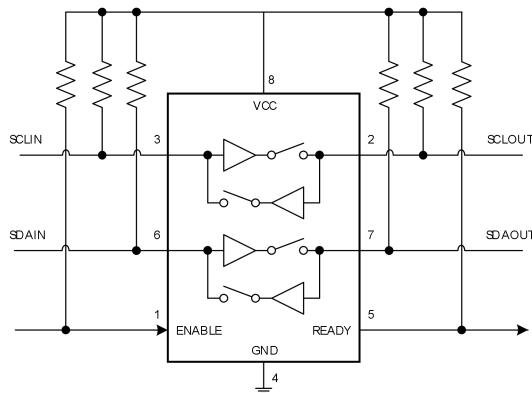
当 I<sup>2</sup>C 总线空闲时，可通过将 EN 引脚设置为低电平将 TLX29511 置于关断模式，从而降低功耗。当 EN 被拉高时，TLX29511 将恢复正常运行。该器件还包括一个开漏 READY 输出引脚，该引脚负责在背板与板卡侧相连时发出指示信号。当 READY 引脚为高电平时，SDAIN 和 SCLIN 被连接至 SDAOUT 和 SCLOUT。当两侧断开时，READY 引脚为低电平。

质量等级：军温级&N1 级

### 器件信息<sup>(1)</sup>

型号	封装	封装尺寸 (标称值)
TLX29511	MSOP8	3.00mm×3.00mm

(1) 详细封装信息请参考封装和订单说明部分。



简化示意图

## 目录

1 特性 .....	2
2 应用 .....	2
3 概述 .....	2
4 修订历史 .....	4
5 封装和订单说明 <sup>(1)</sup> .....	5
6 引脚定义和功能 .....	6
7 规格 .....	7
7.1 绝对最大额定参数 .....	7
7.2 ESD 等级 .....	7
7.3 推荐工作条件 .....	8
7.4 典型电气参数 .....	9
7.5 时序要求 .....	10
7.6 开关特性 .....	10
7.7 典型参数曲线 .....	11
8 参数测量信息 .....	12
9 详细说明 .....	13
9.1 概览 .....	13
9.2 功能框图 .....	13
9.3 特性说明 .....	14
9.3.1 总线热插拔 .....	14
9.3.2 预充电电压 .....	14
9.3.3 上升时间加速器 .....	14
9.3.4 总线就绪输出指示器 .....	14
9.3.5 I <sup>2</sup> C 和 I/O 引脚断电高阻抗 .....	14
9.3.6 支持时钟宽展及仲裁功能 .....	14
9.4 器件功能模式 .....	14
9.4.1 启动与预充电功能 .....	14
9.4.2 总线空闲状态 .....	15
9.4.3 总线激活状态 .....	15
10 应用与设计 .....	16
10.1 应用信息 .....	16
10.2 典型应用电路 .....	16
10.2.1 设计要求 .....	16
10.2.2 详细设计程序 .....	18
10.3 背板典型应用 .....	18
10.3.1 设计要求 .....	19
10.3.2 详细设计程序 .....	19
11 电源建议 .....	20
11.1 电源最佳实践 .....	20
11.2 上电复位要求 .....	20
12 PCB 版图设计 .....	21
12.1 PCB 布局设计注意事项 .....	21
12.2 PCB 布局示意图 .....	22
13 封装规格尺寸 .....	23
14 包装规格尺寸 .....	24

## 4 修订历史

注意: 更新前的版本页码可能与当前版本不同。

版本	更新日期	变更项目
A.0	2025/07/15	初始版

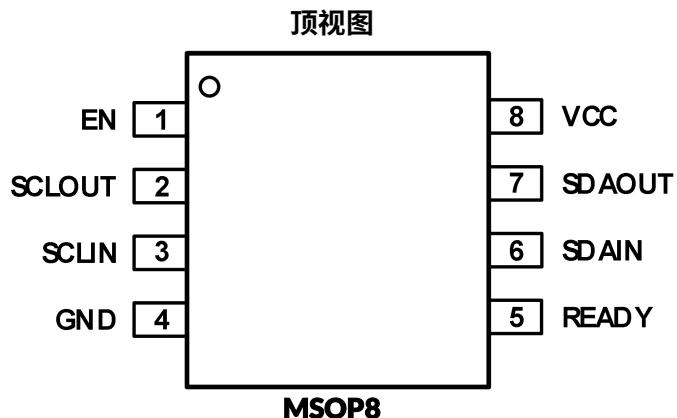
## 5 封装和订单说明<sup>(1)</sup>

订购型号	温度等级	封装类型	丝印 <sup>(2)</sup>	MSL	质量等级
JTLX29511XM	-55 °C ~+125 °C	MSOP8	TLX29511	MSL1/3	N1/军温级
TLX29511XM	-40 °C ~+125 °C	MSOP8	TLX29511	MSL1/3	工业级

注意:

- (1) 该信息是当前版本的最新数据。这些数据如有更新, 将及时更新到我司官网, 恕不另行通知。
- (2) 丝印可能会有其他附加的代码, 用于产品的内控追溯 (包括数据代码和供应商代码) 或者标志产地。
- (3) **TLXIC** 装配厂使用符合 **JEDEC** 工业标准 **J-STD-20F** 的通用预处理设置对 **MSL** 级别进行分类。如果您的最终应用对预处理设置非常关键, 或者您有特殊要求, 请与 **TLXIC** 技术支持联系。

## 6 引脚定义和功能



### 引脚功能

引脚		I/O <sup>(1)</sup>	功能说明
引脚名称	编号		
EN	1	I	激活高电平芯片使能引脚。如果 <b>EN</b> 处于低电平, <b>TLX29511</b> 将进入低电流模式。该功能还会禁用上升时间加速器、禁用总线预充电电路、将 <b>READY</b> 置为低电平、隔离 <b>SDAIN</b> 与 <b>SDAOUT</b> 以及隔离 <b>SCLIN</b> 与 <b>SCLOUT</b> 。正常工作时 <b>EN</b> 应保持高电平 ( $V_{cc}$ )。如果未使用此功能, 请将 <b>EN</b> 连接至 $V_{cc}$ 。
SCLOUT	2	I/O	串行时钟输出。将此引脚连接到板卡上的 <b>SCL</b> 总线。
SCLIN	3	I/O	串行时钟输入。将此引脚连接到背板上的 <b>SCL</b> 总线。
GND	4	-	电源
READY	5	O	连接旗/上升时间加速器控制。当 <b>EN</b> 为低电平或启动序列未完成时, <b>READY</b> 为低电平。当 <b>EN</b> 为高电平且启动完成时, <b>READY</b> 变为高电平。从该引脚连接一个 $10k\Omega$ 电阻至 $V_{cc}$ 以提供上拉电流。
SDAIN	6	I/O	串行数据输入。将此引脚连接到背板上的 <b>SDA</b> 总线。
SDAOUT	7	I/O	串行数据输出。将此引脚连接到板卡上的 <b>SDA</b> 总线。
VCC	8	-	电源。主板背板的主要输入电源。这是主板背板 <b>I2C</b> 总线上器件的电源电压。将上拉电阻从 <b>SDAIN</b> 和 <b>SCLIN</b> (以及 <b>SDAOUT</b> 和 <b>SCLOUT</b> ) 连接到此电源。建议在该引脚附近放置一个 $0.1 \mu F$ 的旁路电容以获得最佳效果。

(1) I=输入管脚, O=输出管脚, I/O=输入和输出管脚。

## 7 规格

### 7.1 绝对最大额定参数

在自然通风温度范围内（除非特别注明）<sup>(1)</sup>

			最小值	最大值	单位
输入电压	<b>V<sub>CC</sub></b>		-0.5	7	V
	<b>SDAIN, SCLIN, SDAOUT, SCLOUT</b>		-0.5	7	V
	<b>EN, READY</b>		-0.5	7	V
<b>I<sub>IK</sub></b>	输入钳位电流	<b>V<sub>I</sub> &lt; 0</b>		-50	mA
<b>I<sub>OK</sub></b>	输出钳位电流	<b>V<sub>O</sub> &lt; 0</b>		-50	mA
<b>I<sub>O</sub></b>	连续输出电流	<b>SDAIN, SDAOUT, SCLIN, SCLOUT, EN, READY</b>		±50	mA
<b>I<sub>CC</sub></b>	通过 V <sub>CC</sub> 或 GND 的连续电流			±100	mA
<b>θ<sub>JA</sub></b>	结至环境热阻 <sup>(2)</sup>	<b>MSOP8</b>		170	°C/W
<b>T<sub>J</sub></b>	最大结温 <sup>(3)</sup>			130	°C
<b>T<sub>stg</sub></b>	储存温度		-65	150	°C

(1) 这里只表示产品在测试条件下得到的极限值，并不表示产品在这些条件下或者其他超出规格限定的参数条件下能够正常工作，超过上述绝对最大额定值所规定的范围将对产品造成损害，无法预测产品在上述条件外的工作状态。如果产品长期在上述条件外的条件下工作，可能影响产品性能。

(2) 封装热阻抗根据 **JESD-51** 标准计算。

(3) 最大功耗是有关 T<sub>J(MAX)</sub>、R<sub>θJA</sub> 和 T<sub>A</sub> 的函数。任意环境温度下的最大功耗为  $P_D = (T_{J(MAX)} - T_A) / R_{\theta JA}$ 。适用于直接焊接到 PCB 上的封装。

### 7.2 ESD 等级

以下 ESD 信息仅针对在防静电保护区内操作的敏感设备。

			标称值	单位
<b>V<sub>(ESD)</sub></b>	静电放电	人体模型 (HBM)	±4000	V
		带电器件模型 (CDM)	±1000	V



#### ESD 灵敏性警告

ESD 损坏的范围可以从细微的性能下降到完全的设备失效。精密集成电路可能更容易受到损坏，因为非常小的参数变化有可能导致器件不符合其公布的参数规格。

### 7.3 推荐工作条件

在自然通风温度范围内（除非特别注明）

			最小值	最大值	单位
$V_{CC}$	电源电压		2.3	5.5	V
$V_I$	输入电压范围	EN 输入	0	5.5	
$V_{IO}$	输入/输出电压范围	SDAIN, SCLIN, SDAOUT, SCLOUT	0	5.5	
$V_O$	输出电压范围	READY	0	5.5	
$T_A$	自然通风条件下的工作温度范围		-55	125	°C

## 7.4 典型电气参数

在自然通风温度范围内（除非特别注明）。典型规格为  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 3.3\text{ V}$ , 除非特别注明。

参数		测试条件	最小值 <sup>(1)</sup>	典型值 <sup>(2)</sup>	最大值 <sup>(1)</sup>	单位
<b>电源</b>						
$I_{CC}$	电源电流	$V_{CC} = 5.5\text{V}$ $SDAIN, SCLIN = 0\text{V}$ $SDAOUT, SCLOUT = 10\text{k}\Omega R_{PU}$		2.0	3.5	mA
$I_{SD}$	关断模式下通过 $V_{CC}$ 引脚的电源电流 <sup>(3)</sup>	$EN = 0\text{V}$ $SDAIN, SCLIN, SDAOUT, SCLOUT = 0\text{V}$ or $V_{CC}$ $READY$ pin = Hi-Z 总线连接事件后, $EN$ 拉至低电平 (禁用预充电)		20	30	$\mu\text{A}$
<b>UVLO</b>	欠压锁定 (上升)	$EN = V_{CC}$		2		V
	欠压锁定 (下降)	$READY = 10\text{k}\Omega$ to $V_{CC}$		1.9		V
<b>启动电路</b>						
$V_{PRE}$	预充电电压	$SDA, SCL = \text{Hi-Z}$	0.7	1	1.2	V
<b>上升时间加速器</b>						
$I_{PU}$	RTA 上拉电流 <sup>(4)</sup>	$SDA, SCL$ 上位置转换 $V_{SDA/SCL} = 0.6\text{V}$ , Slew rate = $1.25\text{V}/\mu\text{s}$ . $V_{CC} = 3.3\text{V}$	2	5		mA
<b>输入输出连接</b>						
$I_{LI}$	输入引脚漏电流	$SDA/SCL$ pins = 90% $V_{CC}$ , $EN = V_{CC}$ , $GND$ $SDA/SCL$ pins = 10% $V_{CC}$ , $EN = GND$	-1		1	$\mu\text{A}$
$V_{OS}$	输入-输出失调电压 ( $SCLIN$ 至 $SCLOUT$ 、 $SCLOUT$ 至 $SCLIN$ 以及 $SDAIN$ 至 $SDAOUT$ 、 $SDAOUT$ 至 $SDAIN$ )	$R_{PU}$ for $SDA/SCL = 10\text{k}\Omega$		65	120	$\text{mV}$
$I_{L_{RDY}}$	Ready 引脚漏电流	$EN = V_{CC}$ , $READY = V_{CC}$ , 总线连接	-1		1	$\mu\text{A}$
<b>数字 IO 阈值</b>						
$V_{IH}$	高电平输入电压	$EN$	$0.7 \times V_{CC}$		$V_{CC}$	V
$V_{IL}$	低电平输入电压	$EN$	0		$0.3 \times V_{CC}$	
$V_{OL}$	低电平输出电压	$SDAIN, SCLIN, SDAOUT, SCLOUT$ $I_{OL} = 4\text{mA}$ , $V_{IN} = 0.1\text{V}$		0.10	0.4	
		$READY$ $I_{OL} = 3\text{mA}$	0		0.4	
<b>动态特性</b>						
$C_{IN(EN)}$	EN 输入电容	$V_{EN} = 0\text{V}$ or $V_{CC}$ , $f = 400\text{kHz}$		2.8	5	pF
$C_{IO(READY)}$	READY 输出电容	$V_{READY} = 0\text{V}$ or $V_{CC}$ , $f = 400\text{kHz}$		3	5	
$C_{IO(SDA/SCL)}$	SDA/SCL 引脚电容	$V_{PIN} = 0\text{V}$ or $V_{CC}$ , $f = 400\text{kHz}$		6.5	10	

(1) 极限值是在  $25^\circ\text{C}$  条件下进行的 100% 生产测试。通过使用统计质量控制 (SQC) 方法的相关性来确保工作温度范围的限制。

(2) 典型值表示在表征时确定的最可能的参数规范。实际典型值可能随时间变化, 也将取决于应用和配置。

(3) 在关断模式下, 电流也将从  $V_{CC}$  流过 READY 引脚, 因为该引脚被拉低以指示总线已断开。

(4) 根据设计确定, 未在生产中测试。

## 7.5 时序要求

		最小值	标称值	最大值	单位
$f_{SCL\_MAX}$	最大 <b>SCL</b> 时钟频率	400			kHz
$t_{BUF}^{(1)}$	<b>STOP</b> 与 <b>START</b> 状态之间的总线空闲时间	1.3			μs
$t_{HD;STA}^{(1)}$	重复 <b>START</b> 状态的保持时间	0.6			μs
$t_{SU;STA}^{(1)}$	重复 <b>START</b> 状态的设置时间	0.6			μs
$t_{SU;STO}^{(1)}$	<b>STOP</b> 状态的设置时间	0.6			μs
$t_{HD;DAT}^{(1)}$	数据保持时间	0			ns
$t_{SU;DAT}^{(1)}$	数据设置时间	100			ns
$t_{LOW}^{(1)}$	<b>SCL</b> 时钟的低电平周期	1.3			μs
$t_{HIGH}^{(1)}$	<b>SCL</b> 时钟的高电平周期	0.6			μs
$t_f^{(1)}$	<b>SDA</b> 和 <b>SCL</b> 信号的下降时间	$20 \times (V_{CC}/5.5V)$		300	ns
$t_r^{(1)}$	<b>SDA</b> 和 <b>SCL</b> 信号的上升时间	$20 \times (V_{CC}/5.5V)$		300	ns

(1) 这些是系统级的时序规格，取决于总线电容和上拉电阻值。由系统设计人员负责确保满足这些要求

## 7.6 开关特性

在自然通风温度范围内（除非特别注明）。典型规格为  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 3.3\text{V}$ , 除非特别注明。

参数	测试条件	最小值	典型值	最大值	单位
启动电路					
$t_{PRECHARGE}$	从 $V_{CC}$ 到预充电启用的时间 <b>SDA, SCL = Hi-Z</b> <b>EN = V<sub>CC</sub>, GND</b>		20	40	μs
$t_{EN}$	从 $V_{POR}$ 到数字信号就绪的时间 <b>V<sub>CC</sub> 从 0V 转换到 V<sub>CC</sub></b> <b>从 V<sub>PORR</sub> 到最早停止位识别的时间</b>		170	250	μs
$t_{IDLE}$	总线空闲时间到 <b>READY</b> 激活的时间 <b>SDA, SCL = 10 kΩ to V<sub>CC</sub></b> <b>EN = V<sub>CC</sub></b> <b>测量 0.5 × V<sub>CC</sub></b>		95	150	μs
$t_{DISABLE}$	从 <b>EN</b> 高电平到低电平再到 <b>READY</b> 低电平的时间 <b>SDA, SCL = 10 kΩ to V<sub>CC</sub></b> <b>READY = 10 kΩ to V<sub>CC</sub></b> <b>测量 0.5 × V<sub>CC</sub></b>		30	50	ns
$t_{STOP/READY}$	在停止条件后 <b>SDAIN</b> 到 <b>READY</b> 的延迟时间 <b>SDA, SCL = 10 kΩ to V<sub>CC</sub></b> <b>READY = 10 kΩ to V<sub>CC</sub></b> <b>测量 0.5 × V<sub>CC</sub></b>		0.6	1	μs
输入输出连接					
$t_{PLZ}$	低电平到高电平传播延迟 <b>R<sub>PU</sub> for SDA/SCL = 10 kΩ</b> <b>C<sub>L</sub> = 100 pF per pin</b> <b>测量 0.5 × V<sub>CC</sub></b>		0	10	ns
$t_{PZL}$	高电平到低电平传播延迟 <b>R<sub>PU</sub> for SDA/SCL = 10 kΩ</b> <b>C<sub>L</sub> = 100 pF per pin</b> <b>测量 0.5 × V<sub>CC</sub></b>		30	50	ns

## 7.7 典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

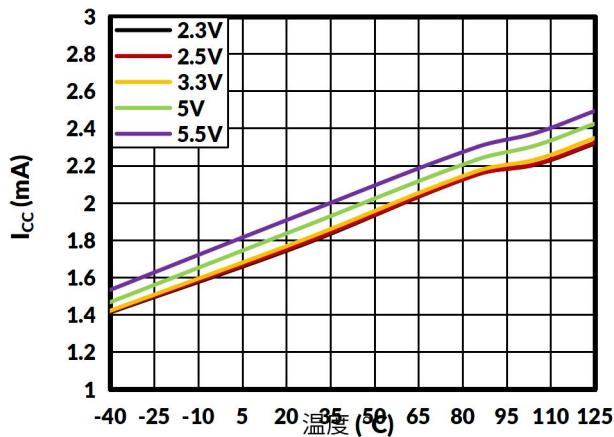


图 1.  $I_{CC}$  与温度的关系

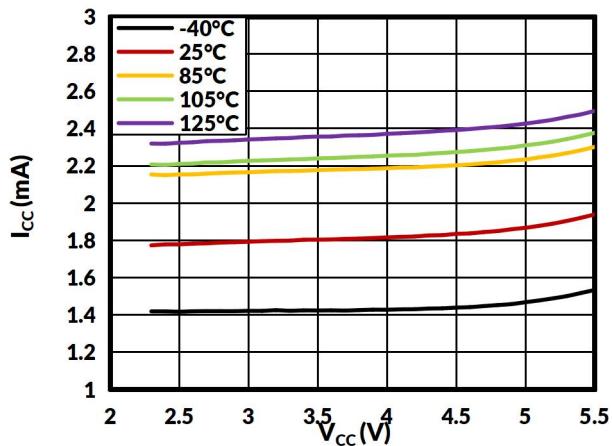


图 2.  $I_{CC}$  与  $V_{CC}$  的关系

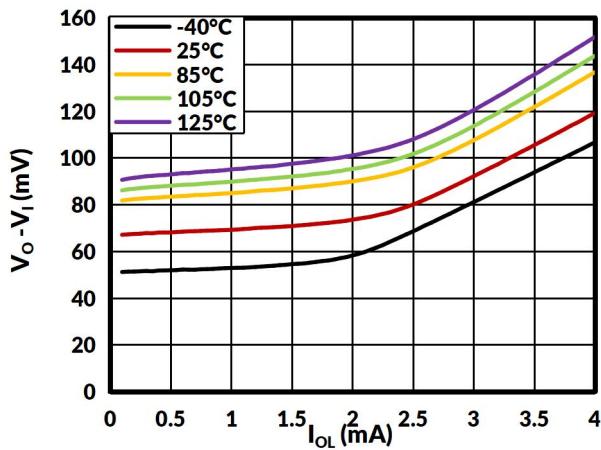


图 3.  $V_{OS}$  与  $I_{OL}$  的关系 ( $V_{CC} = 2.3$  V,  $V_l = 0$  V)

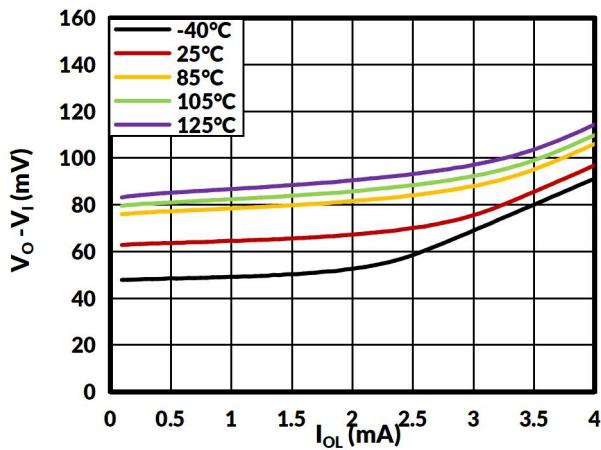


图 4.  $V_{OS}$  与  $I_{OL}$  的关系 ( $V_{CC} = 3.3$  V,  $V_l = 0$  V)

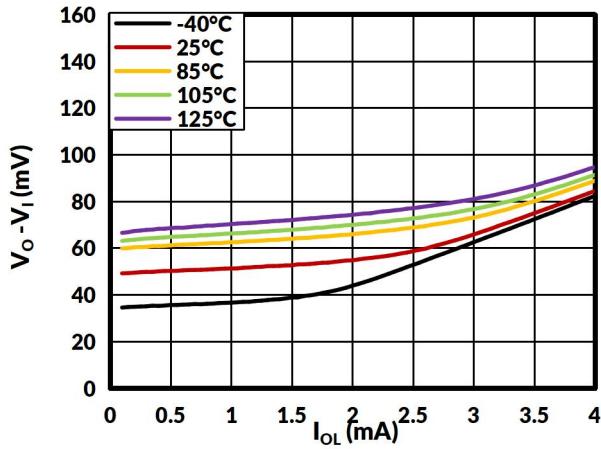


图 5.  $V_{OS}$  与  $I_{OL}$  的关系 ( $V_{CC} = 5.5$  V,  $V_l = 0$  V)

## 8 参数测量信息

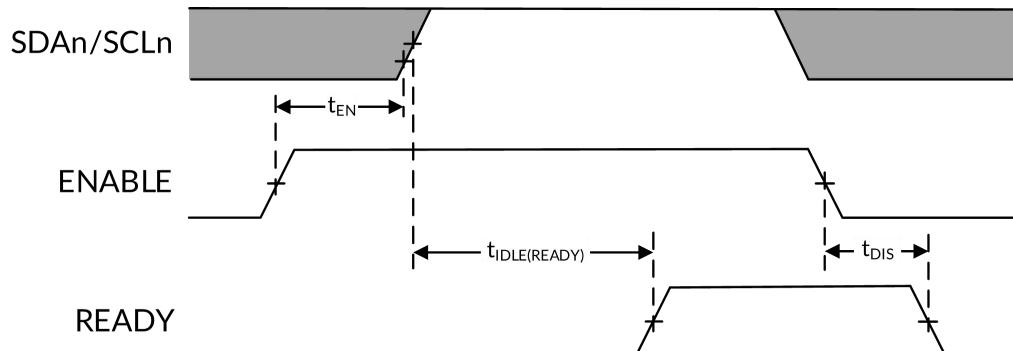


图 6.  $t_{EN}$ ,  $t_{IDLE(READY)}$ , 和  $t_{DIS}$  时序

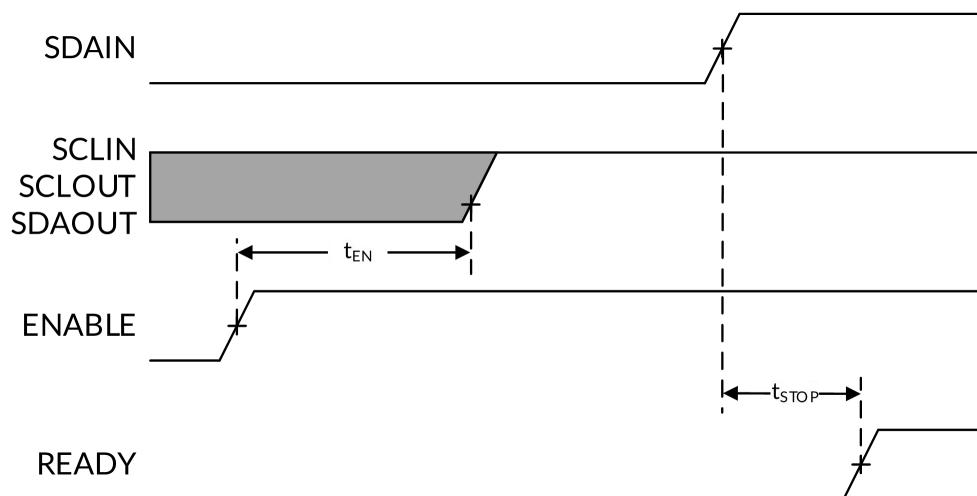


图 7.  $t_{STOP}$  时序

## 9 详细说明

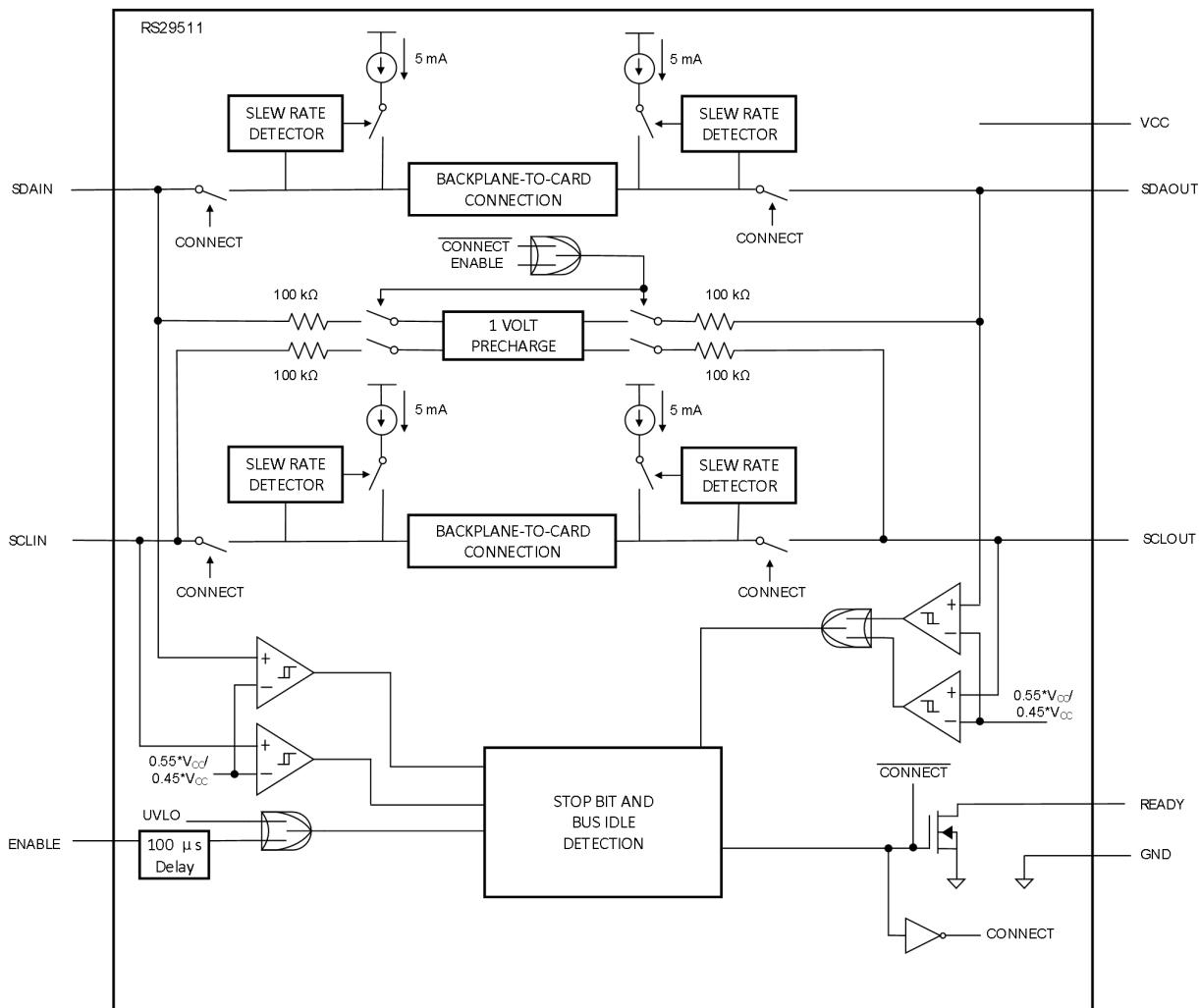
### 9.1 概览

**TLX29511** 是一款热插拔 **I<sup>2</sup>C** 总线缓冲器，支持将 **I/O** 卡插入带电背板中，而不会损坏数据和破坏时钟线路。控制电路可防止背板侧 **I<sup>2</sup>C** 线路（输入）与板卡侧 **I<sup>2</sup>C** 线路（输出）相连接（直到背板上出现停止命令或总线空闲情况为止），而不会在板卡上发生总线争用的情况。当建立连接时，该器件可提供双向缓冲，从而使背板及板卡电容保持隔离。在插入过程中，会对 **SDA** 和 **SCL** 线路预充电至 **1V**，从而尽可能减小对器件的寄生电容充电所需的电流。

**TLX29511** 上升时间加速器（**RTA**）电路在正向总线转换期间为 **I<sup>2</sup>C** 总线提供强大的上拉电流。这允许使用较弱的上拉电阻，从而降低 **V<sub>OL</sub>** 并降低电源系统级别的功耗。

当 **I<sup>2</sup>C** 总线空闲时，可通过将 **EN** 引脚设置为低电平将 **TLX29511** 置于关断模式，从而降低功耗。当 **EN** 被拉高时，**TLX29511** 将恢复正常运行。该器件还包括一个开漏 **READY** 输出引脚，该引脚负责在背板与板卡侧相连时发出指示信号。当 **READY** 引脚为高电平时，**SDAIN** 和 **SCLIN** 被连接至 **SDAOUT** 和 **SCLOUT**。当两侧断开时，**READY** 引脚为低电平。

### 9.2 功能框图



## 9.3 特性说明

### 9.3.1 总线热插拔

在总线插入事件期间，**TLX29511** 保持总线断开连接，以确保两个总线上都不会发生数据损坏。一旦总线处于空闲状态或检测到输入端的停止位，**TLX29511** 就会连接总线并使 **READY** 为高电平。

### 9.3.2 预充电电压

**SDA** 与 **SCL** 引脚均内置预充电电路，在接入 **I<sup>2</sup>C** 总线前会通过 **100kΩ** 内部电阻将引脚预充电至 **1V** 电平。此设计可显著降低热插拔事件引发的总线干扰风险。

### 9.3.3 上升时间加速器

**TLX29511** 的所有 **I<sup>2</sup>C** 引脚都具有上升时间加速器（**RTA**），在正向总线转换期间，该加速器会打开电流源，以快速将总线引脚拉升至高电平。该特性支持使用阻值更大的上拉电阻，从而降低 **V<sub>OL</sub>** 并减少系统级功耗。

### 9.3.4 总线就绪输出指示器

**READY** 引脚采用开漏输出结构，用于指示总线是否完成连接并处于数据传输就绪状态。当输入/输出端口之间呈现高阻抗时，该引脚被主动拉至低电平。一旦检测到总线处于空闲状态或输入端出现停止条件，并建立输入/输出端口连接后，外部上拉电阻会将 **READY** 引脚释放并拉高，此时表示总线已准备好进行数据传输。

### 9.3.5 I<sup>2</sup>C 和 I/O 引脚断电高阻抗

当电源电压低于 **UVLO** 阈值时，**I<sup>2</sup>C** 和数字 **I/O** 引脚处于高阻抗状态，以防止泄漏电流流过器件。当 **EN** 引脚被拉低时，器件进入隔离状态，在所有总线引脚上呈现高阻抗，并将 **READY** 引脚拉低。

### 9.3.6 支持时钟宽展及仲裁功能

**TLX29511** 支持完整的时钟宽和无锁死仲裁功能。

## 9.4 器件功能模式

### 9.4.1 启动与预充电功能

当 **V<sub>cc</sub>** 引脚首次受电时（无论是正常上电或热插拔场景），**TLX29511** 均会进入欠压锁定（**UVLO**）状态，在此阶段忽略 **SDA** 和 **SCL** 引脚的任何通信活动，直至 **V<sub>cc</sub>** 电压超过 **UVLO** 阈值。

当使能引脚变为高电平时，“停止位与总线空闲”检测电路被激活，器件随即进入总线空闲待机状态。

当 **V<sub>cc</sub>** 电压回升至 **UVLO** 阈值以上时，预充电电路激活，通过内部 **100kΩ** 电阻将总线两侧引脚的电压稳定在约 **1V** 水平。

#### 9.4.2 总线空闲状态

当停止位和总线空闲检测电路启动后，器件将进入总线空闲状态。此时预充电电路开始工作，通过 **100kΩ** 标称电阻向 **SCL** 和 **SDA** 引脚施加 **1V** 电压。该电路能有效降低热插拔操作期间 **SCL/SDA** 引脚的电压差，从而显著减小 **I/O** 卡受到的干扰。

该器件在总线空闲期间 **SDAIN** 和 **SCLIN** 引脚保持高电平，或在输入引脚检测到 **STOP** 信号时启动。在将 **SDAIN** 连接至 **SDAOUT**、**SCLIN** 连接至 **SCLOUT** 之前，必须确保 **SDAOUT** 和 **SCLOUT** 引脚处于高电平状态，并且 **SDAIN/SCLIN** 引脚需满足两个条件中的一个（空闲计时或 **STOP** 信号）。总线连接建立后，预充电电路将被禁用，器件随即进入总线激活状态。

#### 9.4.3 总线激活状态

在总线激活模式下，**I<sup>2</sup>C** 的输入输出引脚双向直连，输入信号会双向传输至总线的输出端和输入端。这种连接方式会持续保持，直到 **EN** 引脚被拉至低电平。

总线连接时，任意端口的低电平驱动状态会传递至对侧，但伴有微小失调电压。例如，若输入端被拉低至 **100mV**，输出端则会被拉高到约 **150mV**。这种偏移量能让器件准确判断当前驱动端，防止总线陷入低电平锁死状态。

## 10 应用与设计

以下应用设计部分中的信息不属于 **TLXIC** 器件规格的范围, **TLXIC** 不保证其准确性和完整性。**TLXIC** 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计, 以确保系统功能。

### 10.1 应用信息

典型应用是将 **TLX29511** 放置于待插入板卡而非带电总线上。这样做的原因是确保总线保持断开, 直到检测到空闲状态或停止信号, 从而获得最大热插拔优势。

### 10.2 典型应用电路

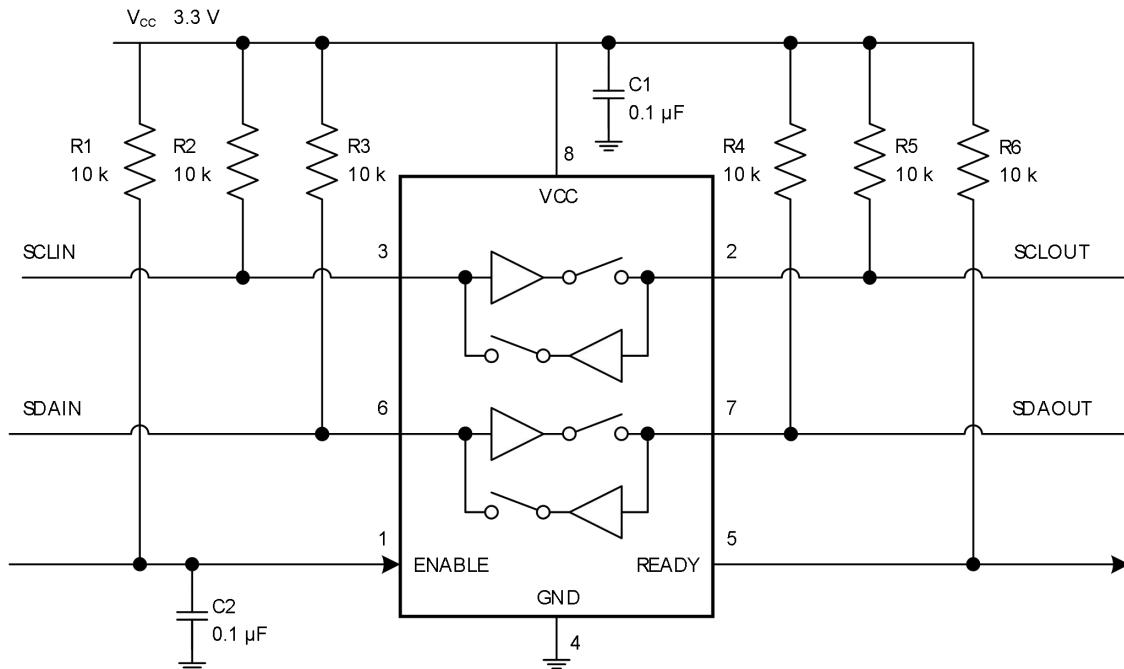


图 8. 通用应用示意图

#### 10.2.1 设计要求

##### 10.2.1.1 串联连接

可以将多个缓冲器串联, 但在设计系统时必须小心。

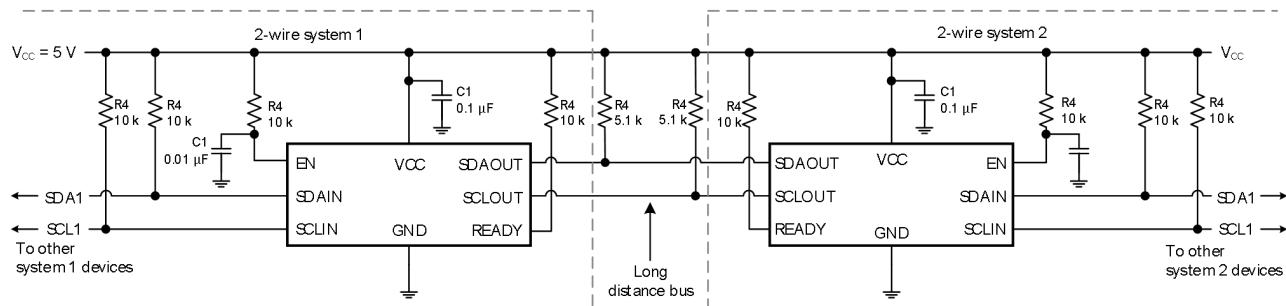


图 9. 串联缓冲器连接

每个缓冲器都会产生约 **65** 毫伏的偏移量，因此需要特别注意最大失调电压 (**V<sub>OFFSET</sub>**)。信号源端的低电平由总线负载决定。I<sup>2</sup>C 总线规范要求 **3mA** 电流产生的 **V<sub>OL</sub>** 不得超过 **0.4V**。例如，如果主器件处的 **V<sub>OL</sub>** 为 **0.1V**，且串联了 **4** 个缓冲器（每个缓冲器增加约 **65mV**），那么最远端缓冲器处的 **V<sub>OL</sub>** 约为 **0.36V**。该器件配备上升时间加速器（**RTA**），当电压达到 **0.6V** 时会触发。虽然 **4** 个缓冲器的系统在谨慎操作下可能正常工作，但随着 **V<sub>OL</sub>** 值升高，可能会触发 **RTA**，从而在时钟信号上产生虚假边沿。

建议将串联的缓冲器数量限制为两个，并保持轻负载以最小化偏移。

串联连接的另一个特殊考虑因素是其对往返延迟的影响。这是通过缓冲器的传播延迟和上升时间影响的总和。由于延迟和总线负载，可能无法实现快速模式（**400 kHz**）。

### 10.2.1.2 与一个公共节点的多个连接

可以有多个缓冲器与一个公共节点相连，但在设计系统时必须小心。

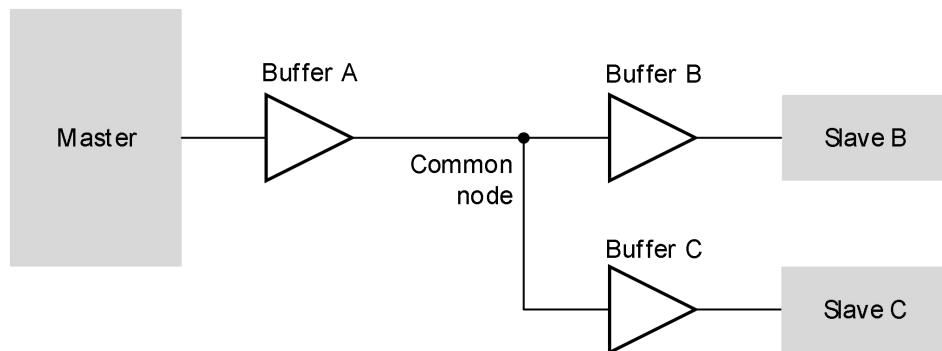


图 10. 与公共节点连接

在设计时应尽量避免采用公共节点架构。若主从器件的输出电压与缓冲器的偏置电压叠加后超过阈值，可能误触发上升加速器（**RTA**）导致信号毛刺。需注意，必须实现电压源对称才能使器件开始对另一侧进行稳压。

以图 10 所示系统为例：三个缓冲器共用同一节点，主器件与从器件 **B** 通过串联的缓冲器 **A** 和缓冲器 **B** 两端进行通信。假设缓冲器 **A** 输入端的电压为 **0.3V**，从器件 **B** 在确认时的电压为 **0.365V**，且信号方向会从主器件切换到从器件 **B**，再从从器件 **B** 切换回主器件。在信号方向转换前，用户应观察缓冲器 **A** 输入端的输入电压 (**V<sub>IL</sub>**) 为 **0.3V**，其输出端（公共节点）为 **~0.365V**。此时缓冲器 **B** 和 **C** 的输出均为 **~0.43V**，但由于从器件 **B** 驱动的电压为 **0.4V**，因此从器件 **B** 实际电压为 **0.4V**。缓冲器 **C** 的输出为 **~0.53V**。当主器件的下拉信号关闭时，缓冲器 **A** 的输入端电压上升，其输出端（公共节点）也随之升高，因为此时只有该节点处于驱动状态。在缓冲器 **B** 输出端开启前，公共节点电压会升至 **~0.5V**，若上拉信号较强则可能出现节点跳变现象。若跳变电压超过上升沿加速器阈值 **~0.6V**，缓冲器 **A** 和 **C** 上的加速器将同时触发，与缓冲器 **B** 的输出形成竞争关系。缓冲器 **A** 的输入节点和缓冲器 **C** 的输入节点均会升至高电平。当公共节点电压稳定一段时间后，上升沿加速器关闭，由于缓冲器 **B** 仍处于导通状态，公共节点电压恢复至 **~0.5V**。此时主器件与从器件 **C** 的电压均降至 **~0.6V**，直至从器件 **B** 关断。只要公共节点电压在数据建立时间前回落至 **0.5V**（主器件和从器件 **C** 电压为 **~0.565V**），就不会导致数据线故障。若该电压为 **SCL** 线，则缓冲器 **A** 和 **C** 的元件会接收到虚假时钟信号而非拉伸时钟，从而引发系统错误。

### 10.2.1.3 传播延迟

上升沿的延迟时间由总线电阻、上升时间加速电流源的组合上拉电流，以及线路等效电容共同决定。当上拉电流相同时，两侧上升时间的差异直接与两侧电容值的差值成正比。若输出电容小于输入电容， $t_{PLH}$ 可能为负值；而当输出电容大于输入电容时（此时电流相同）， $t_{PLH}$ 则为正值。

由于输出端必须在输入电压降至  $0.7 \times V_{CC}$  以下后才开始下降、输出开启存在非零延迟且最大上升速率受限， $t_{PHL}$ 永远不可能为负。即使输入压摆率极慢输出端仍受限于最大压摆率，导致其下降沿始终滞后输入偏移电压。当输入以极高压摆率下拉时， $t_{PHL}$ 达到最大值，此时输出受开启延迟和下降沿压摆率的限制。

### 10.2.2 详细设计程序

系统上拉电阻需具备足够强度，以便在 **SDA** 和 **SCL** 引脚上提供 **1.25 V/μs** 的正向压摆率，从而在上升沿期间激活升压上拉电流。使用公式 1 选择最大电阻值。

$$R \leq 800 \times 10^3 \left( \frac{V_{CC(MIN)} - 0.6}{C} \right) \quad (1)$$

其中，**R** 是以  $\Omega$  为单位的上拉电阻值，**V<sub>CC(MIN)</sub>** 是最低 **V<sub>CC</sub>** 电压（单位为 **V**），**C** 是等效总线电容（单位为 **pF**）。

此外，无论总线电容如何，对于 **V<sub>CC</sub>=5.5V**，始终选择 **RPU≤65.7kΩ**；对于 **V<sub>CC</sub>=3.3V**，始终选择 **RPU≤45kΩ**；对于 **V<sub>CC</sub>=2.5V**，始终选择 **RPU≤33kΩ**。启动电路需要在 **SDAOUT** 和 **SCLOUT** 上提供逻辑高电压，以便将背板连接到板卡上，这些上拉值需要克服预充电电压。

### 10.3 背板典型应用

如图 11 所示，**TLX29511** 应用于背板连接系统。该器件安装在 **I/O** 外设卡上，可在热插拔操作时安全地将板载 **I<sup>2</sup>C** 设备连接至背板。需要特别说明的是，若直接将 **I/O** 卡插入背板，背板与板卡之间的电容值会叠加，导致上升时间和下降时间要求难以满足。通过在每张板卡边缘部署总线缓冲器，可有效隔离板卡电容与背板。对于单个 **I/O** 卡而言，**TLX29511** 器件负责驱动驱动板载电容总和，而背板仅需驱动总线缓冲器的电容值（**<10pF**），同时还需考虑连接器、走线以及背板上其他所有板卡的电容值。

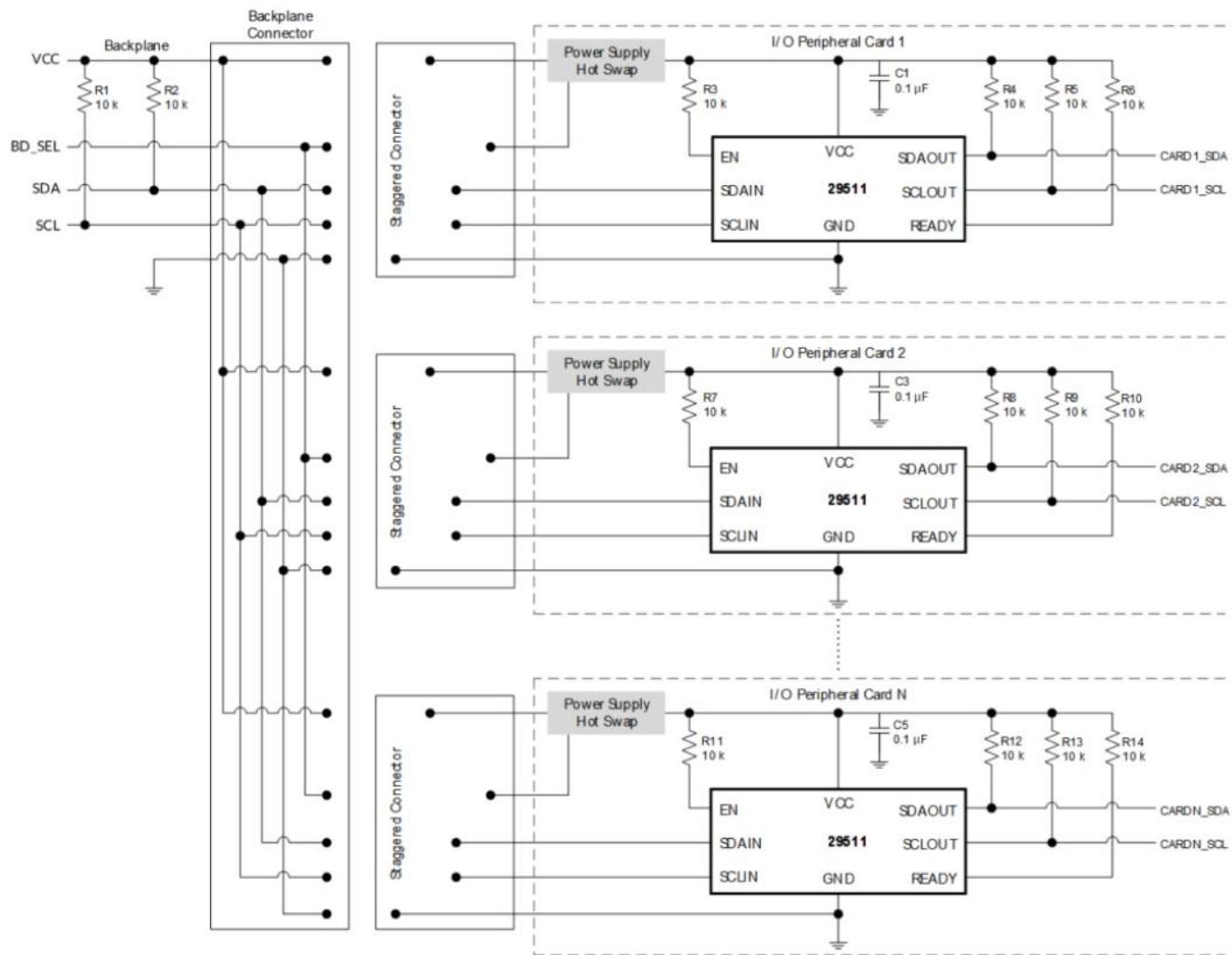


图 11. 背板应用示意图

### 10.3.1 设计要求

使用这些热插拔缓冲器时需注意以下几点。不建议将 **TLX29511** 安装在背板连接器上，因为这无法隔离各板卡之间的信号，可能导致正在进行的 **I2C** 事务受到干扰。相反，应将其安装在 **I/O** 外围板卡上以充分发挥其优势。

### 10.3.2 详细设计程序

设计过程与第 10.2.2 节所述相同。

## 11 电源建议

### 11.1 电源最佳实践

为使预充电电路能有效抑制 **TLX29511** 热插拔至活动 **I<sup>2</sup>C** 总线时的影响，必须在 **SCL** 和 **SDA** 引脚接入主 **I<sup>2</sup>C** 总线前施加 **V<sub>cc</sub>** 电压。当 **TLX29511** 安装在附加板卡电路板上时（如第 10.3 节所述），这一操作尤为重要。虽然预充电电路同时存在于输入端（-IN）和输出端（-OUT），但第 10.3 节示例中显示 **SCLIN** 和 **SDAIN** 引脚已接入主总线。通过确保 **V<sub>cc</sub>** 和 **GND** 引脚的物理长度超过 **SCLIN/SDAIN** 引脚，可提前为 **V<sub>cc</sub>** 供电。若同时使用电压监控器控制附件板卡电源，**SCL/SDA** 引脚建立 **1V** 预充电电压前将产生额外延迟。

### 11.2 上电复位要求

为了确保器件在正确的状态下启动，建议电源的斜坡速率满足以下要求。

表 1. 建议电源斜坡速率

参数		最小值	最大值	单位
<b>t<sub>RT</sub></b>	上升速率	<b>0.1</b>	<b>1000</b>	<b>ms</b>
<b>t<sub>FT</sub></b>	下降速率	<b>0.1</b>	<b>1000</b>	<b>ms</b>

## 12 PCB 版图设计

### 12.1 PCB 布局设计注意事项

对于 **TLX29511** 的印刷电路板 (**PCB**) 布局，需遵循通用 **PCB** 布局实践，但高速数据传输相关要求（如匹配阻抗和差分对配置）因 **I<sup>2</sup>C** 信号速率较低而无需额外考虑。在所有 **PCB** 布局中，最佳实践包括：避免信号走线形成直角，信号走线离开集成电路 (**IC**) 附近后应彼此分散，并加宽走线宽度以承载通过电源和接地走线的高电流。旁路电容与去耦电容通常用于稳定 **V<sub>cc</sub>** 引脚电压，较大电容可在电源短路时提供额外供电，较小电容则用于滤除高频纹波。此些电容需尽可能靠近 **TLX29511** 放置。上述规范详见章节 **12.2** 的图示说明。

第 **12.2** 节提供的布局示例展示了一块四层板结构，这种设计特别适合需要高密度信号布线的电路板。在四层 **PCB** 上，通常会在顶层和底层布设信号线，将一个内层专门用于接地平面，另一层则作为电源平面使用。在采用电源/地平面或分割平面的布局中，通孔会直接邻接需要连接 **V<sub>cc</sub>** 或 **GND** 的表面贴装元件焊盘，并通过电气方式与内层或电路板另一侧相连。如第 **12.2** 节所示，当信号走线需要布设至电路板另一侧时（例如 **EN** 引脚连接电阻器的 **V<sub>cc</sub>** 侧），也会使用过孔技术；但若 **V<sub>cc</sub>** 和 **GND** 均为完整平面而非图示的分割平面，则无需此类布线及过孔操作。

## 12.2 PCB 布局示意图

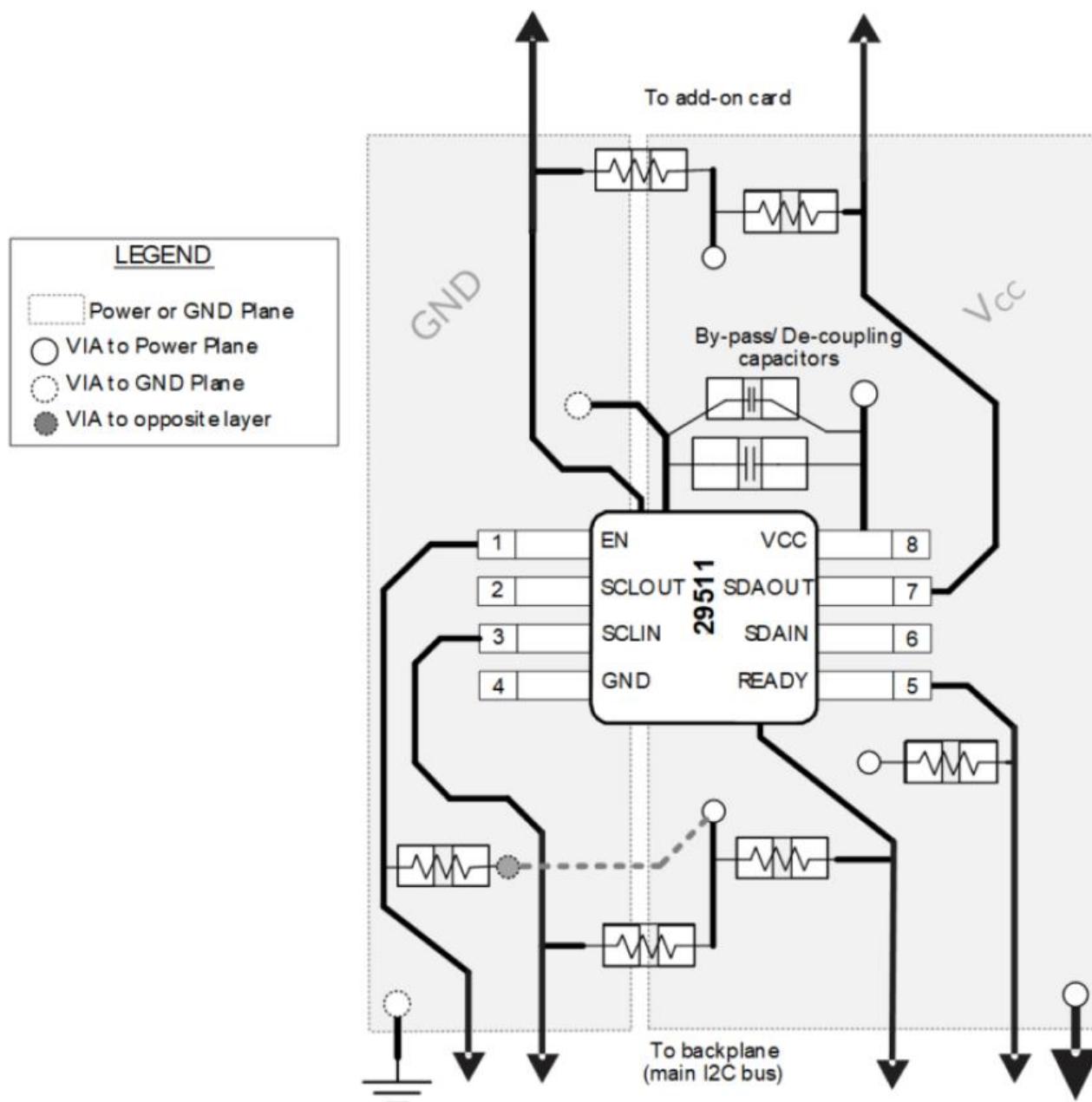
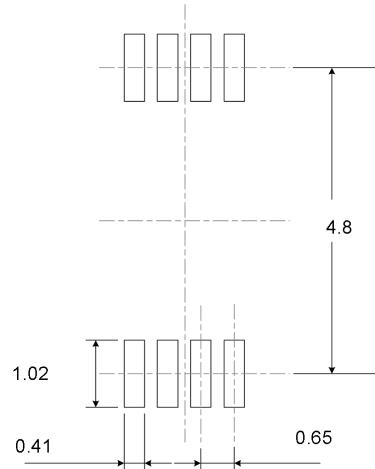
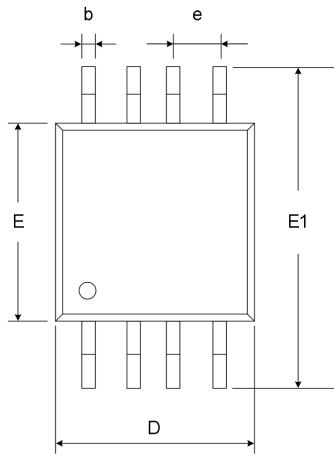


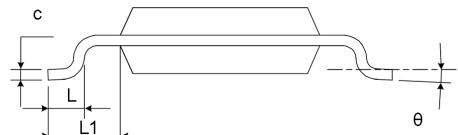
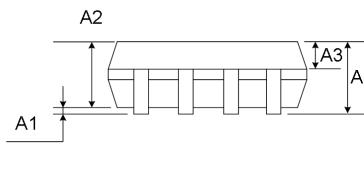
图 12. TLX29511 布局示意图

## 13 封装规格尺寸

MSOP8<sup>(4)</sup>



RECOMMENDED LAND PATTERN (Unit: mm)

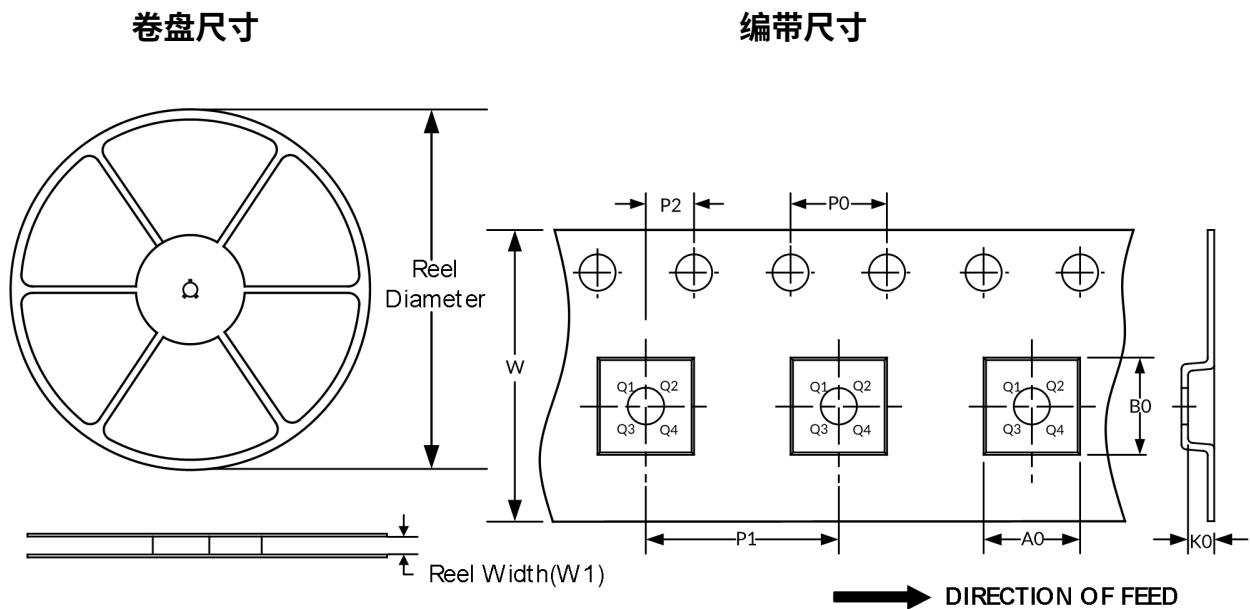


符号	尺寸 (单位: 毫米)		尺寸 (单位: 英寸)	
	最小值	最大值	最小值	最大值
A <sup>(1)</sup>		1.100		0.043
A1	0.050	0.150	0.002	0.006
A2	0.750	0.950	0.030	0.037
A3	0.300	0.400	0.012	0.016
b	0.280	0.360	0.011	0.014
c	0.150	0.190	0.006	0.007
D <sup>(1)</sup>	2.900	3.100	0.114	0.122
e	0.650(BSC) <sup>(2)</sup>		0.026(BSC) <sup>(2)</sup>	
E <sup>(1)</sup>	2.900	3.100	0.114	0.122
E1	4.700	5.100	0.185	0.200
L	0.400	0.700	0.016	0.027
L1	0.950(REF) <sup>(3)</sup>		0.037(REF) <sup>(3)</sup>	
θ	0°	8°	0°	8°

注意：

1. 不包括每侧最大 0.15mm 的塑封料或金属突起。
2. BSC (基本中心间距)，“基本”间距为标称间距。
3. REF 是 Reference 的缩写。
4. 本图如有更改，恕不另行通知。

## 14 包装规格尺寸



注意：图片仅供参考。请以实物为标准。

### 关键参数表

Package Type	Reel Diameter	Reel Width (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P0 (mm)	P1 (mm)	P2 (mm)	W (mm)	Pin1 Quadrant
MSOP8	13"	12.4	5.20	3.30	1.50	4.0	8.0	2.0	12.0	Q1

注意：

- 所有尺寸均为标称尺寸。
- 不包括每边最大 **0.15** 毫米的塑封料或金属突起。