

无锡泰连芯科技有限公司

TLX29555 型

低压 16 位 I2C 和 SMBus 低功耗 I/O 扩展器
带中断输出和配置寄存器

2024 年 06 月

低压 16 位 I²C 和 SMBus 低功耗 I/O 扩展器, 带中断输出和配置寄存器

1 特点

- I²C 至并行端口扩展器
- 1.65V 至 5.5V 的宽电源电压范围
- 低待机电流消耗
- 开漏低电平有效中断输出
- 5V 耐受 I/O 端口
- 400kHz 快速 I²C 总线
- 极性反转寄存器
- 通过三个硬件地址引脚寻址, 最多可使用八个设备
- 具有高电流驱动能力的锁存输出, 可直接驱动 LED
- 闩锁性能超过 JESD 78 II 类规定的 100mA
- ESD 保护超过 JESD 22
 - 2000V 人体模型 (A114-A)
 - 1000V 带电设备模型 (C101)

2 应用

- 服务器
- 路由器 (电信交换设备)
- 个人电脑
- 个人电子产品 (例如游戏机)
- 工业自动化
- 配备 GPIO 受限处理器的产品

3 描述

I²C 总线或 (SMBus) 协议提供 16 位通用并行输入输出 (I/O) 扩展。该器件可在 1.65V 至 5.5V 的电源电压范围内工作。

TLX29555 包含两个 8 位配置寄存器 (用于选择输入或输出)、输入端口寄存器、输出端口寄存器和极性反转寄存器 (用于选择高电平有效或低电平有效)。上电时, I/O 被配置为输入。系统控制器可以通过写入 I/O 配置位来将 I/O 启用为输入或输出。

TLX29555 与 TLX29535 相同, 除了包含内部 I/O 上拉电阻之外, 该电阻在配置为输入且未驱动时将 I/O 拉至默认高位。

质量等级: 军温级&N1级

设备信息⁽¹⁾

产品编号	封装	主体尺寸 (标称)
TLX29555	TSSOP24	7.80mm×4.40mm

⁽¹⁾ 对于所有可用的封装, 请参阅数据表末尾的可订购附录。

目录

1 特点	2
2 应用	2
3 描述	2
4 修订历史	4
5 封装/订购信息 ⁽¹⁾	5
6 引脚配置和功能	6
7 规格	8
7.1 绝对最大额定值	8
7.2 ESD 额定值	8
7.3 建议工作条件	9
7.4 电气特性	10
7.5 I ² C 接口时序要求	11
7.6 开关特性	12
8 参数测量信息	13
9 详细描述	16
9.1 概述	16
9.2 功能框图	16
9.3 特性描述	17
9.3.1 5V 容限 I/O 端口	17
9.3.2 硬件地址引脚	17
9.3.3 中断 (INT) 输出	17
9.4 设备功能模式	17
9.4.1 上电复位 (POR)	17
9.4.2 上电	17
9.5 编程	17
9.5.1 I/O 端口	17
9.5.2 I ² C 接口	18
9.5.3 设备地址	22
9.5.4 控制寄存器和命令字节	23
9.6 寄存器映射	24
9.6.1 寄存器描述	24
10 应用与实施	25
10.1 应用信息	25
10.2 典型应用	25
10.2.1 设计要求	26
10.2.2 详细设计程序	27
11 封装外形尺寸	28

12 卷带信息	29
---------------	----

4 修订历史

注意：以前修订的页码可能与当前版本的页码不同。

版本	变更日期	更改项目
A.0	2024/08/08	初步版本完成
A.1	2025/02/27	最初的版本完成

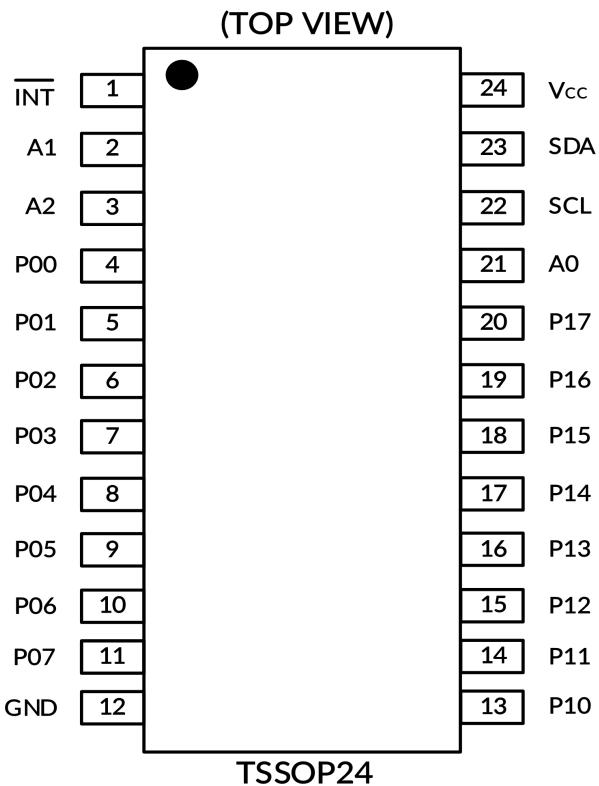
5 封装/订购信息⁽¹⁾

订购型号	温度等级	封装类型	MSL	质量等级
JTLX29555XTSS24	-55 °C ~+125 °C	TSSOP24	MSL1/3	N1/军温级
TLX29555XTSS24	-40 °C ~+125 °C	TSSOP24	MSL1/3	工业级

笔记:

- (1) 此信息是指定器件的最新可用数据。数据如有变更, 恕不另行通知, 亦不会修订本文档。如需此数据表的浏览器版本, 请参阅右侧导航栏。
- (2) 设备上可能有与批次跟踪代码信息 (数据代码和供应商代码)、徽标或环境类别相关的附加标记。
- (3) **TLXIC** 使用符合 **JEDEC** 工业标准 **J-STD-20F** 的组装工厂中的通用预处理设置对 **MSL** 级别进行分类, 如果您的最终应用对预处理设置非常关键或者您有特殊要求, 请与 **TLXIC** 保持一致。

6 引脚配置和功能



引脚描述

引脚	代码	类型 ⁽²⁾	描述
TSSOP24			
21	A0	I	地址输入 0. 直接连接至 VCC 或 GND
2	A1	I	地址输入 1. 直接连接至 VCC 或 GND
3	A2	I	地址输入 2. 直接连接至 VCC 或 GND
12	GND	—	接地
1	INT	O	中断输出。通过外部上拉电阻连接到 VCC
4	P00⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P00 配置为输入
5	P01⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P01 配置为输入
6	P02⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P02 配置为输入
7	P03⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P03 配置为输入
8	P04⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P04 配置为输入
9	P05⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P05 配置为输入
10	P06⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P06 配置为输入
11	P07⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P07 配置为输入
13	P10⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P10 配置为输入
14	P11⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P11 配置为输入
15	P12⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P12 配置为输入
16	P13⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P13 配置为输入
17	P14⁽¹⁾	I/O	P 端口 I/O。推挽式设计结构。上电时, P14 配置为输入

18	P15⁽¹⁾	I/O	P 端口 I/O 。推挽式设计结构。上电时, P15 配置为输入
19	P16⁽¹⁾	I/O	P 端口 I/O 。推挽式设计结构。上电时, P16 配置为输入
20	P17⁽¹⁾	I/O	P 端口 I/O 。推挽式设计结构。上电时, P17 配置为输入
22	SCL	I	串行时钟总线。通过上拉电阻连接到 VCC
23	SDA	I	串行数据总线。通过上拉电阻连接到 VCC
24	V_{cc}	—	电源电压

(1) 通过中等阻值 (约 **10kΩ**) 的电阻器将其连接至 **V_{cc}** 或 **GND**。

(2) **I**=输入, **O**=输出, **I/O**=输入和输出。

7 规格

7.1 绝对最大额定值

在自然通风工作温度范围内（除非另有说明）⁽¹⁾

代码	范围	最小值	最大值	单位
V_{cc}	电源电压	-0.5	6.5	V
V_I	输入电压 ⁽²⁾	-0.5	6.5	V
V_O	输出电压 ⁽²⁾	-0.5	6.5	V
I_{IK}	输入钳位电流	V_I < 0	-20	mA
I_{OK}	输出钳位电流	V_O < 0	-20	mA
I_{IOK}	输入输出钳位电流	V_O < 0 or V_O > V_{cc}	±20	mA
I_{OL}	持续输出低电流	V_O = 0 to V_{cc}	50	mA
I_{OH}	持续输出大电流	V_O = 0 to V_{cc}	-50	mA
I_{CC}	持续电流通过 GND		-250	mA
	持续电流通过 V_{cc}		160	mA
θ_{JA}	封装热阻 ⁽³⁾	TSSOP24	35	°C/W
T_J	结温 ⁽⁴⁾		125	°C
T_{stg}	储存温度	-65	150	

(1) 超出绝对最大额定值所列的应力可能会对器件造成永久性损坏。这些仅为应力额定值，并不意味着器件在这些条件下或任何其他超出建议工作条件的条件下能够正常工作。长时间暴露于绝对最大额定条件下可能会影响器件的可靠性。

(2) 如果遵守输入和输出电流额定值，则可能会超过输入负电压和输出电压额定值。

(3) 封装热阻按照 **JESD-51** 计算。

(4) 最大功耗是 **T_{J(MAX)}**、**R_{θ JA}** 和 **T_A** 的函数。任何环境温度下允许的最大功耗为 **P_D = (T_{J(MAX)} - T_A) / R_{θ JA}**。所有数值均适用于直接焊接在 **PCB** 上的封装。

7.2 ESD 额定值

以下 **ESD** 信息仅适用于在 **ESD** 保护区内处理 **ESD** 敏感设备。

			数值	单位
V_(ESD)	静电放电	人体模型 (HBM)	±2000	V
		充电器件模型 (CDM)	±1000	V



ESD 敏感度警告

ESD 损害的范围很广，从轻微的性能下降到器件的彻底失效。精密集成电路更容易受到损坏，因为即使很小的参数变化也可能导致器件不符合其公开的规格。

7.3 推荐工作条件

在自然通风工作温度范围内 (除非另有说明)。

范围		状况		最小值	最大值	单位
V_{CC}	电源电压			1.65	5.5	V
V_{IH}	高电平输入电压	SCL, SDA		0.7 × V_{CC}	V_{CC}⁽¹⁾	V
		A2-A0, P07-P00, P17-P10		0.7 × V_{CC}	5.5	
V_{IL}	低电平输入电压	SCL, SDA, A2-A0, P07-P00, P17-P10		-0.5	0.3 × V_{CC}	V
I_{OH}	高电平输出电流	P07-P00, P17-P10			-10	mA
I_{OL}	低电平输出电流 ⁽²⁾	P07-P00, P17-P10	T_J ≤ 65°C		25	mA
			T_J ≤ 85°C		18	
			T_J ≤ 100°C		11	
I_{OL}	低电平输出电流 ⁽²⁾	INT, SDA	T_J ≤ 85°C		6	mA
			T_J ≤ 100°C		3.5	
T_A	工作自然空气温度			-55	125	°C

(1) 当施加的电压高于 **V_{CC}** 时, 会导致 **I_{CC}** 增加。

(2) 所示值适用于特定结温, 具体结温取决于所用封装的 **R_{θJA}**。请参阅 计算结温 温度和功率耗散部分介绍如何计算结温。

7.4 电气特性

超过建议的工作自然通风温度范围（除非另有说明）

范围		测试条件	电压	最小	典型 ⁽¹⁾	最大	单位	
V_{IK}	输入二极管钳位电压	I_I = -18 mA	1.65 V to 5.5 V	-1.2			V	
V_{PORR}	上电复位电压, V_{CC} 上升	V_I = V_{CC} or GND, I_O = 0			1.2	1.5	V	
V_{PORF}	上电复位电压, V_{CC} 下降	V_I = V_{CC} or GND, I_O = 0		0.8			V	
V_{OH}	P 口高电平输出电压 ⁽²⁾	I_{OH} = -8 mA	1.65 V	1.2			V	
			2.3 V	1.8				
			3 V	2.6				
			4.75 V	4.1				
		I_{OH} = -10 mA	1.65 V	1				
			2.3 V	1.7				
			3 V	2.5				
			4.75 V	4				
I_{OL}	低电平输出电流	SDA	V_{OL} = 0.4 V	1.65 V to 5.5 V	3		mA	
		P 端口 ⁽²⁾	V_{OL} = 0.5 V	1.65 V to 5.5 V	8			
			V_{OL} = 0.7 V	1.65 V to 5.5 V	10			
		INT	V_{OL} = 0.4 V	1.65 V to 5.5 V	3			
I_I	输入漏电流	SCL、SDA 输入泄漏	V_I = V_{CC} or GND	1.65 V to 5.5 V			μA	
		A2-A0 输入漏电	V_I = V_{CC} or GND	1.65 V to 5.5 V				
I_{IH}	输入高漏电流	P 端口	V_I = V_{CC}	1.65 V to 5.5 V		1	μA	
I_{IL}	输入低漏电流	P 端口	V_I = GND	1.65 V to 5.5 V		-100	μA	
I_{CC}	静态电流	工作模式	V_I = V_{CC} or GND, I_O = 0, I/O = inputs, f_{SCL} = 400 kHz, No load	5.5 V		75	μA	
				3.6 V		39		
				2.7 V		26		
				1.95 V		17		
				1.65 V		15		
	待机模式	V_I = V_{CC}, I_O = 0, I/O = inputs, f_{SCL} = 0 kHz, No load	V_I = GND, I_O = 0, I/O = inputs, f_{SCL} = 0 kHz, No load	5.5 V		1.5	3.9	
				3.6 V		0.9	2.2	
				2.7 V		0.6	1.8	
				1.95 V		0.6	1.5	
				5.5 V		1.3	2.2	
				3.6 V		0.8	1.4	
				2.7 V		0.5	1	
				1.95 V		0.3	0.8	
C_I	输入电容	SCL	V_I = V_{CC} or GND	1.65 V to 5.5 V		3	8	pF
C_{IO}	输入输出引脚电容	SDA	V_{IO} = V_{CC} or GND	1.65 V to 5.5 V		3	9.5	pF
		P 端口	V_{IO} = V_{CC} or GND	1.65 V to 5.5 V		3.7	9.5	

(1) 所有典型值均在标称电源电压 (1.8V、2.5V、3.3V 或 5V V_{CC}) 和 T_A = 25°C 下测得。

(2) 每个 I/O 必须在外部限制为最大 25 mA，并且每个八进制 (P07-P00 和 P17-P10) 必须限制为最大电流 100 mA，设备总共为 200 mA。

(3) I/Os 的总电流必须限制为 160 mA (P07-P00 为 80 mA, P17-P10 为 80 mA)。

7.5 I²C 接口时序要求

超过建议的工作自然通风温度范围（除非另有说明）

		最小值	最大值	单位	
I²C 接口 总线—标准 模式					
f_{scl}	I ² C 时钟频率	0	100	kHz	
t_{sch}	I ² C 时钟高电平时间	4		μs	
t_{scl}	I ² C 时钟低电平时间	4.7		μs	
t_{sp}	I ² C 尖峰时间		50	ns	
t_{sds}	I ² C 串行数据建立时间	250		ns	
t_{sdh}	I ² C 串行数据保持时间	0		ns	
t_{icr}	I ² C 输入上升时间		1000	ns	
t_{icf}	I ² C 输入下降时间		300	ns	
t_{ocf}	I ² C 输出下降时间	10pF 至 400pF 总线	300	ns	
t_{buf}	停止和启动之间的 I ² C 总线空闲时间	4.7		μs	
t_{sts}	I ² C 启动或重复启动条件设置	4.7		μs	
t_{sth}	I ² C 启动或重复启动条件保持	4		μs	
t_{sps}	I ² C 停止条件设置	4		μs	
t_{vd(data)}	有效数据时间	SCL 低至 SDA 输出有效	3.45	μs	
t_{vd(ack)}	ACK 条件的有效数据时间	ACK 信号从 SCL 低到 SDA (输出) 低	3.45	μs	
C_b	I ² C 总线电容负载		400	pF	
I²C 总线—快速模式					
f_{scl}	I ² C 时钟频率	0	400	kHz	
t_{sch}	I ² C 时钟高电平时间	0.6		μs	
t_{scl}	I ² C 时钟低电平时间	1.3		μs	
t_{sp}	I ² C 尖峰时间		50	ns	
t_{sds}	I ² C 串行数据建立时间	100		ns	
t_{sdh}	I ² C 串行数据保持时间	0		ns	
t_{icr}	I ² C 输入上升时间	20	300	ns	
t_{icf}	I ² C 输入下降时间	20 × (V_{cc}/5.5V)	300	ns	
t_{ocf}	I ² C 输出下降时间	10pF 至 400pF 总线	20 × (V_{cc}/5.5V)	300	ns
t_{buf}	停止和启动之间的 I ² C 总线空闲时间	1.3		μs	
t_{sts}	I ² C 启动或重复启动条件设置	0.6		μs	
t_{sth}	I ² C 启动或重复启动条件保持	0.6		μs	
t_{sps}	I ² C 停止条件设置	0.6		μs	
t_{vd(data)}	有效数据时间	SCL 低至 SDA 输出有效	0.9	μs	
t_{vd(ack)}	ACK 条件的有效数据时间	ACK 信号从 SCL 低到 SDA (输出) 低	0.9	μs	
C_b	I ² C 总线电容负载		400	pF	

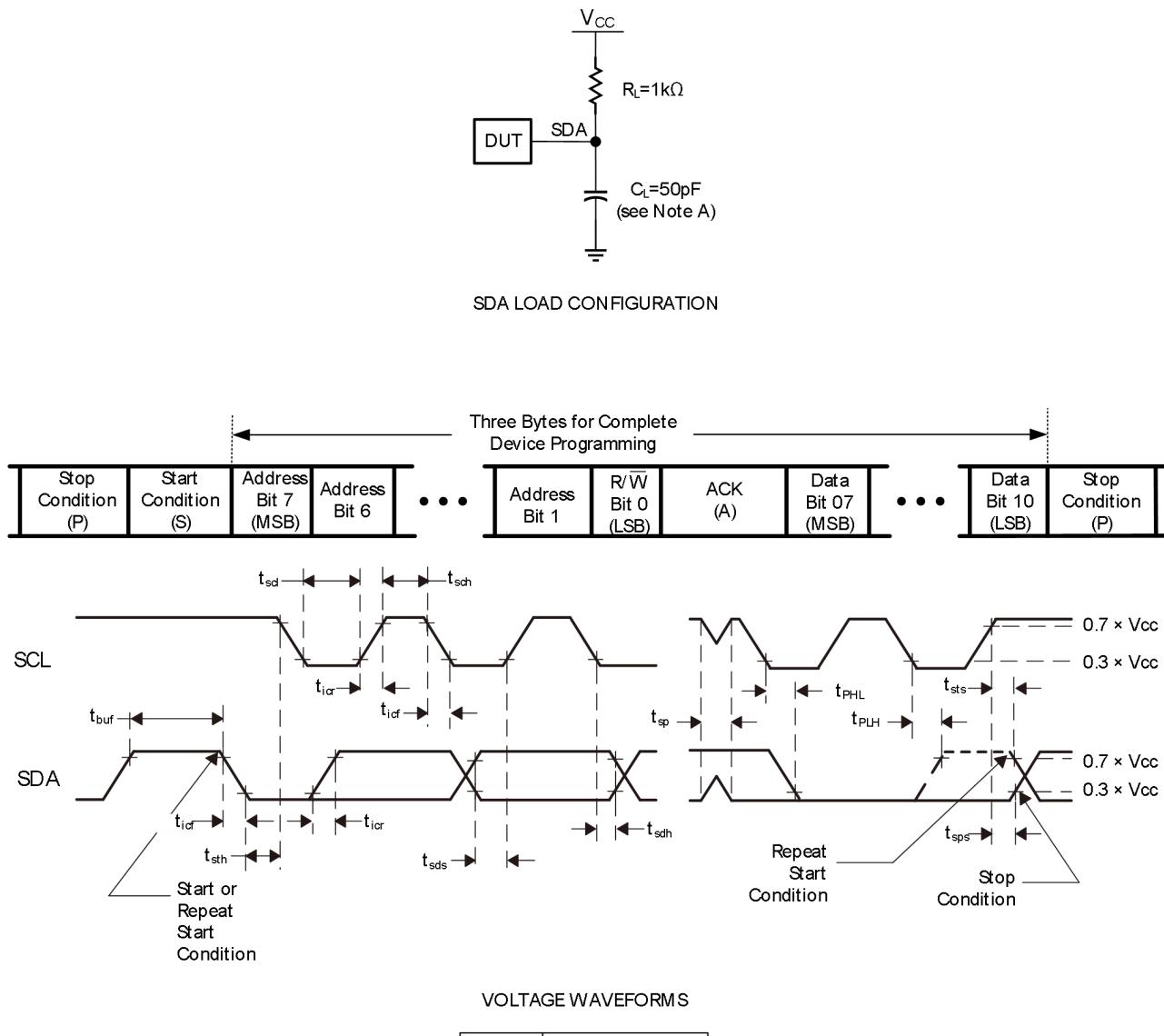
7.6 开关特性

在建议的工作自然通风温度范围内, $C_L \leq 100 \text{ pF}$ (除非另有说明) ⁽¹⁾

范围		来 (输入)	去 (输出)	最小值	最大值	单位
t_{iv}	中断有效时间	P port	INT		4	$\mu \text{ s}$
t_{ir}	中断复位延迟时间	SCL	INT		4	$\mu \text{ s}$
t_{pv}	输出数据有效; 对于 $V_{CC} = 2.3 \text{ V}-5.5 \text{ V}$	SCL	P port		200	ns
	输出数据有效; 对于 $V_{CC} = 1.65 \text{ V}-2.3 \text{ V}$				300	ns
t_{ps}	输入数据建立时间	P port	SCL	150		ns
t_{ph}	输入数据保持时间	P port	SCL	1		$\mu \text{ s}$

(1) 此参数由设计和/或特性确保, 并未在生产中测试。

8 参数测量信息

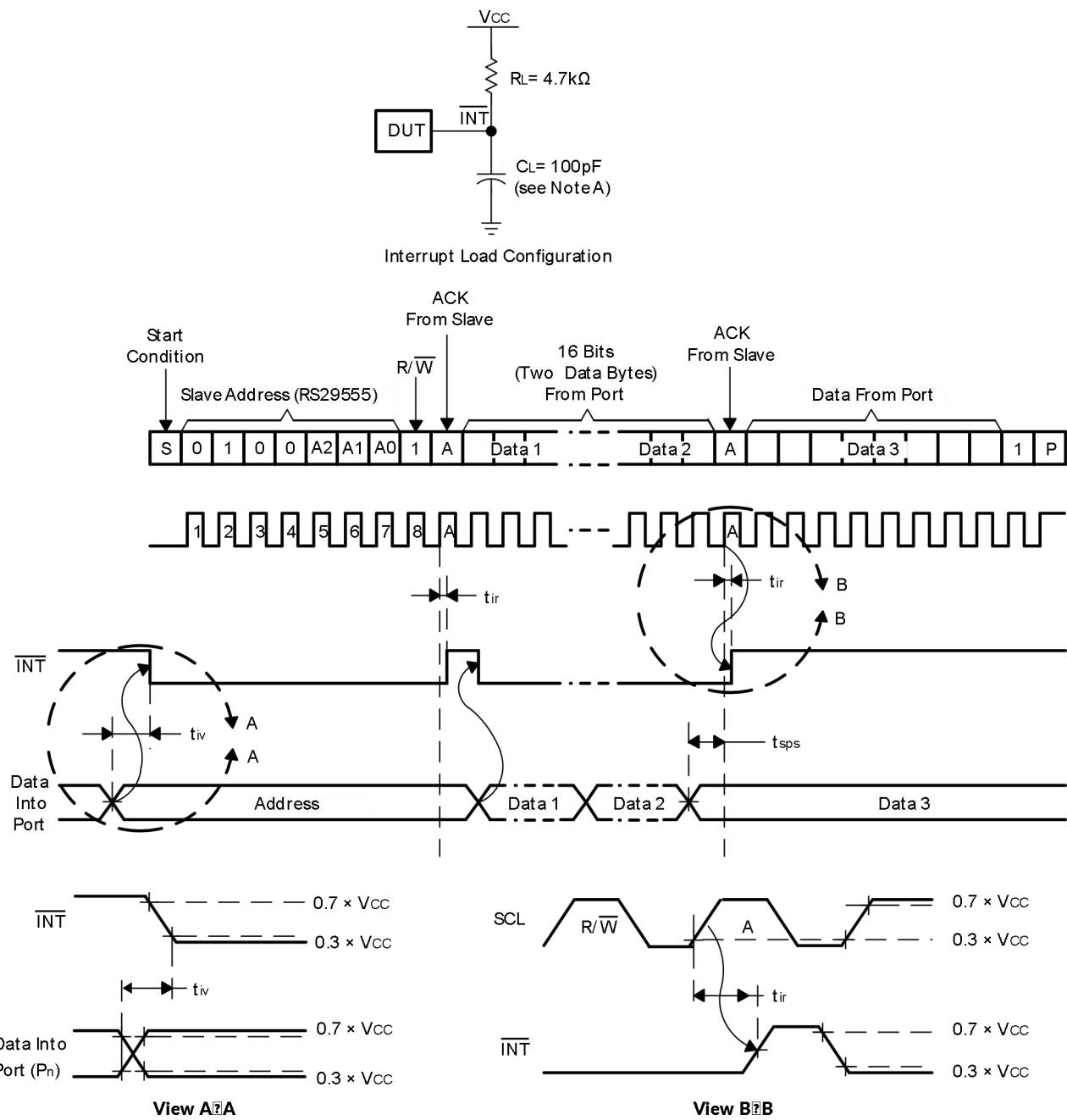


A. C_L 包括探测和夹具电容。

B. 所有输入均由具有以下特性的发生器提供: $PRR \leq 10 \text{ MHz}$, $Z_0 = 50 \Omega$, $tr/tf \leq 30 \text{ ns}$ 。

C. 所有参数和波形并非适用于所有设备。

图 1. I^2C 接口界面加载电路和电压波形

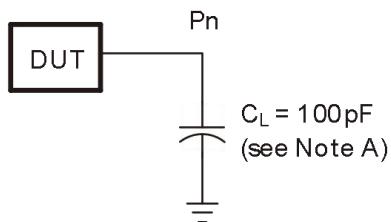


A. C_L 包括探头和夹具电容。

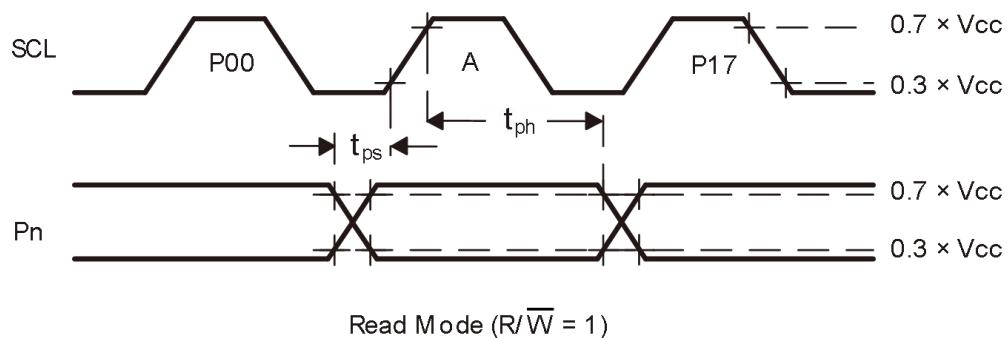
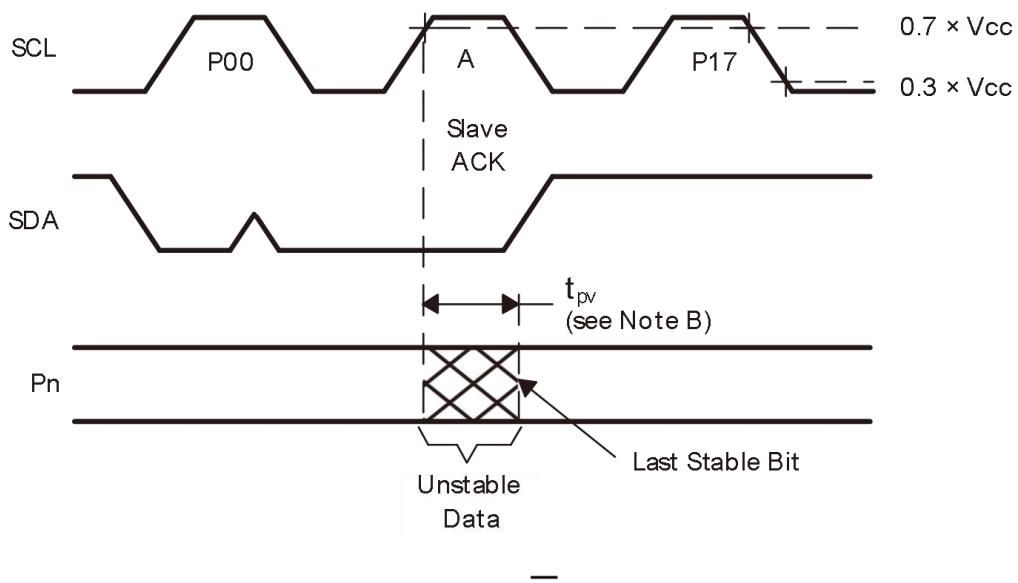
B.所有输入均由具有以下特性的发生器提供: **PRR $\leq 10\text{MHz}$** 、 **$Z_o = 50\ \Omega$** 、 **$t_r/t_f \leq 30\text{ns}$** 。

C.所有的参数和波形并不适用于所有的设备。

图 2. 中断负载电路和电压波形



P-Port Load Configuration



- A. C_L 包括探头和夹具电容。
- B. t_{pv} 是从 SCL 上的 $0.7 \times V_{cc}$ 到 $50\% I/O$ (Pn) 输出测量的。
- C. 所有输入均由具有以下特性的发生器提供: $PRR \leq 10\text{MHz}$ 、 $Z_o = 50\Omega$ 、 $t_r/t_f \leq 30\text{ns}$ 。
- D. 每次测量一个输出, 每次测量一个转换。
- E. 所有的参数和波形并不适用于所有的设备。

图 3. P 端口负载电路和电压波形

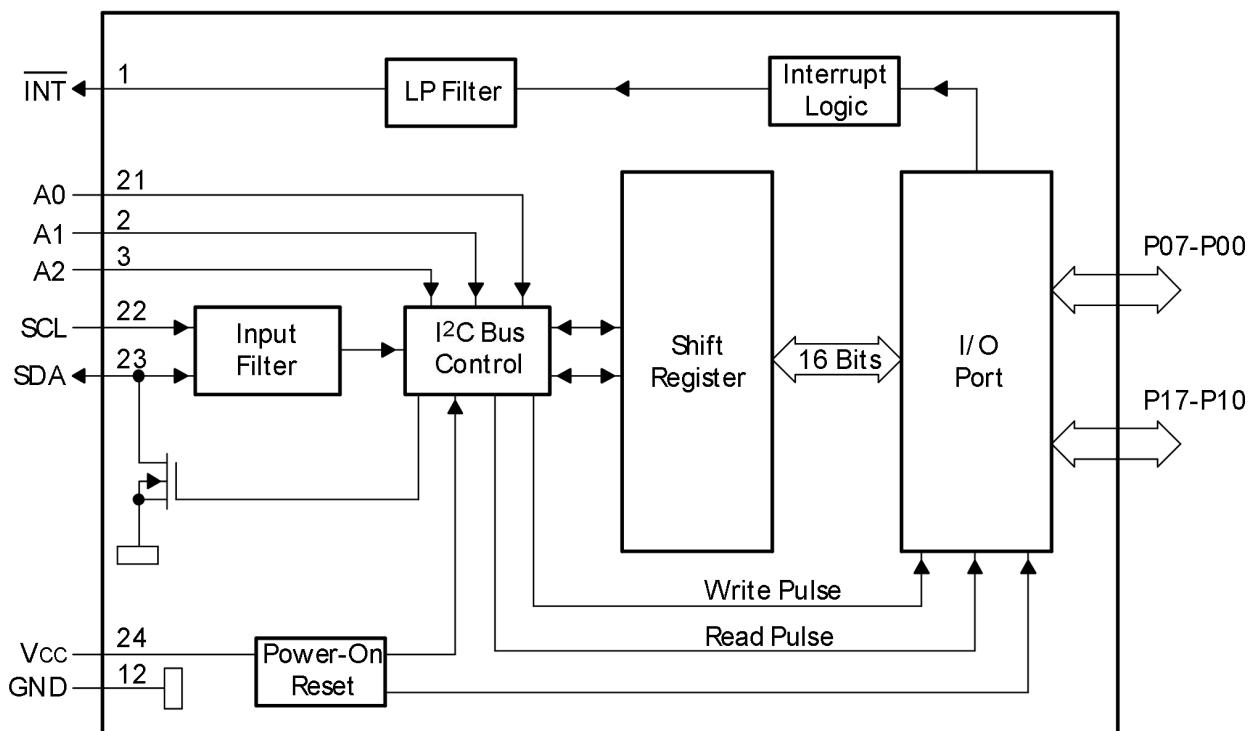
9 详细描述

9.1 概述

TLX29555 器件是一款用于双线双向总线(**I²C**)的 **16 位 I/O** 扩展器，设计用于 **1.65V 至 5.5V** 的 **V_{cc}** 工作电压。它通过 **I²C** 接口为大多数微控制器系列提供通用远程 **I/O** 扩展。

TLX29555 的一个特点是 **INT** 输出可以连接到微控制器的中断输入。通过在此线路上发送中断信号，远程 **I/O** 可以通知微控制器其端口是否有数据传入，而无需通过 **I²C** 总线进行通信。因此，**TLX29555** 可以保持简单的从设备状态。

9.2 功能框图



显示的引脚号适用于 **TSSOP24** 封装。

所有 **I/O** 均设置为输入。

图 4. 逻辑图 (正逻辑)

9.3 特性描述

9.3.1 5V 耐受 I/O 端口

TLX29555 器件具有 I/O 端口，最高可承受 5V 电压。这使得 TLX29555 可以连接到大量设备。为了最大限度地降低 I_{cc} ，任何输入信号都必须设计得使输入电压保持在器件的 V_{IH} 和 V_{IL} 范围内，如“电气特性”部分所述。

9.3.2 硬件地址引脚

TLX29555 具有 3 个硬件地址引脚（A0、A1 和 A2），允许用户通过将每个引脚拉至 V_{cc} 或 GND 来选择设备的 I²C 地址，以表示地址中的位值。这允许最多 8 个 TLX29555 设备连接到同一总线而不会发生地址冲突。请参阅功能框图以查看这 3 个地址引脚。设备上电时，引脚上的电压不得发生变化，以防止在传输过程中由于设备地址变化而可能出现的 I²C 故障。所有引脚必须连接到 V_{cc} 或 GND，并且不能悬空。

9.3.3 中断（INT）输出

在输入模式下，端口输入的任何上升沿或下降沿都会生成中断。时间 t_{iv} 之后，信号 INT 有效。当端口上的数据更改为原始设置或从生成中断的端口读取数据时，会重置中断电路。在读取模式下，重置发生在 SCL 信号上升沿之后的应答（ACK）位。请注意，INT 在发送更改数据字节之前的 ACK 处重置。由于在此脉冲期间重置中断，因此在 ACK 时钟脉冲期间发生的中断可能会丢失（或非常短暂）。重置后 I/O 的每次变化都会被检测到并传输为 INT。

读取或写入其他设备不会影响中断电路，配置为输出的引脚不会引发中断。如果引脚状态与输入端口寄存器的内容不匹配，将 I/O 从输出更改为输入可能会导致错误中断。由于每个 8 位端口都是独立读取的，因此端口 0 引发的中断不会被端口 1 的读取清除，反之亦然。

INT 具有漏极开路结构，并且需要一个中等值（通常约为 10k Ω ）的上拉电阻至 V_{cc} 。

9.4 设备功能模式

9.4.1 上电复位（POR）

当电源（从 0V 开始）施加到 V_{cc} 时，内部上电复位电路会使 TLX29555 保持复位状态，直至 V_{cc} 达到 V_{PORR} 。此时，复位状态被释放，TLX29555 寄存器和 I²C-SMBus 状态机初始化为默认状态。此后，必须将 V_{cc} 降至 V_{PORF} 以下，并回升至工作电压，以完成电源复位周期。

9.4.2 上电

当电源施加至 V_{cc} 高于 V_{PORR} 且 POR 发生时，器件处于工作模式。在此状态下，器件已准备好接受任何传入的 I²C 请求，并监控输入端口的变化。

9.5 编程

9.5.1 I/O 端口

当 I/O 配置为输入时，FET Q1 和 Q2 关闭，形成高阻抗输入。输入电压可升至 V_{cc} 以上，最高可达 5.5V。

如果 I/O 配置为输出，则 Q1 或 Q2 启用，具体取决于输出端口寄存器的状态。在这种情况下，I/O 引脚与 V_{cc} 或 GND 之间存在低阻抗路径。施加到此 I/O 引脚的外部电压不得超过正常工作的建议值。图 5 显示了 P 端口 I/O 的简化原理图。

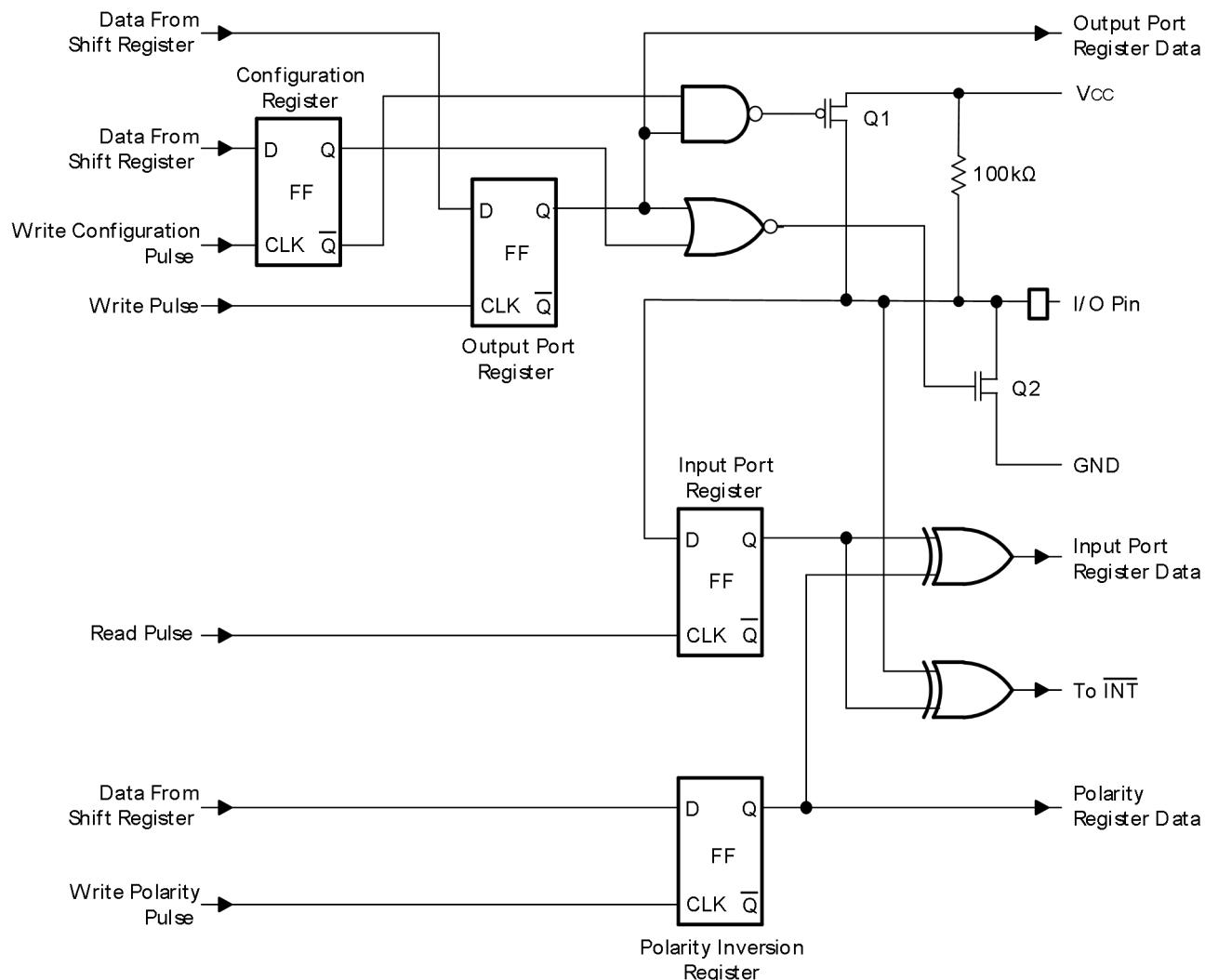


图 5. P 端口 I/O 简化原理图

9.5.2 I²C 接口

TLX29555 具有标准双向 I²C 接口，由主设备控制，以便配置或读取该设备的状态。I²C 总线上的每个从设备都有一个特定的设备地址，用于区分同一 I²C 总线上的其他从设备。许多从设备需要在启动时进行配置以设置设备的行为。这通常是在主设备访问从设备的内部寄存器映射时完成的，这些寄存器映射具有唯一的寄存器地址。一个设备可以有一个或多个寄存器用于存储、写入或读取数据。

物理 I²C 接口由串行时钟 (SCL) 线和串行数据 (SDA) 线组成。SDA 和 SCL 线都必须通过上拉电阻连接到 V_{CC}。上拉电阻的大小取决于 I²C 线上的电容值。只有当总线空闲时才能启动数据传输。如果在 STOP 条件后 SDA 和 SCL 线都处于高电平，则认为总线处于空闲状态。参见表 1。

图 6 和图 7 显示了主设备访问从设备的一般流程：

1. 如果主设备想要向从设备发送数据：

- 主发送器发送一个 START 条件并向从接收器发出寻址。
- 主发送器向从接收器发送数据。
- 主发送器通过 STOP 条件终止传输。

2. 如果主设备想要从从设备接收或读取数据：

- 主接收器发送 START 条件并寻址从属发送器。
- 主接收器将请求的寄存器发送给从属发送器进行读取。
- 主接收器从从属发送器接收数据。
- 主接收器通过 STOP 条件终止传输。

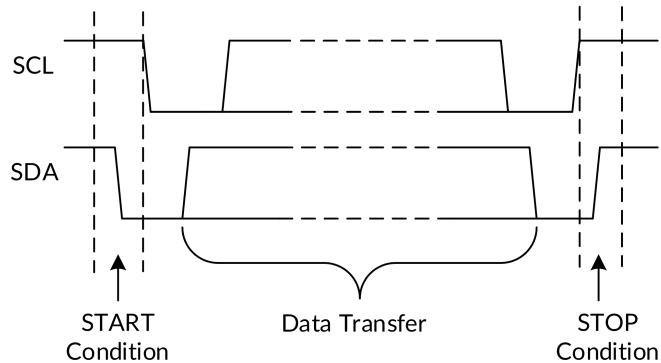


图 6. 启动和停止条件的定义

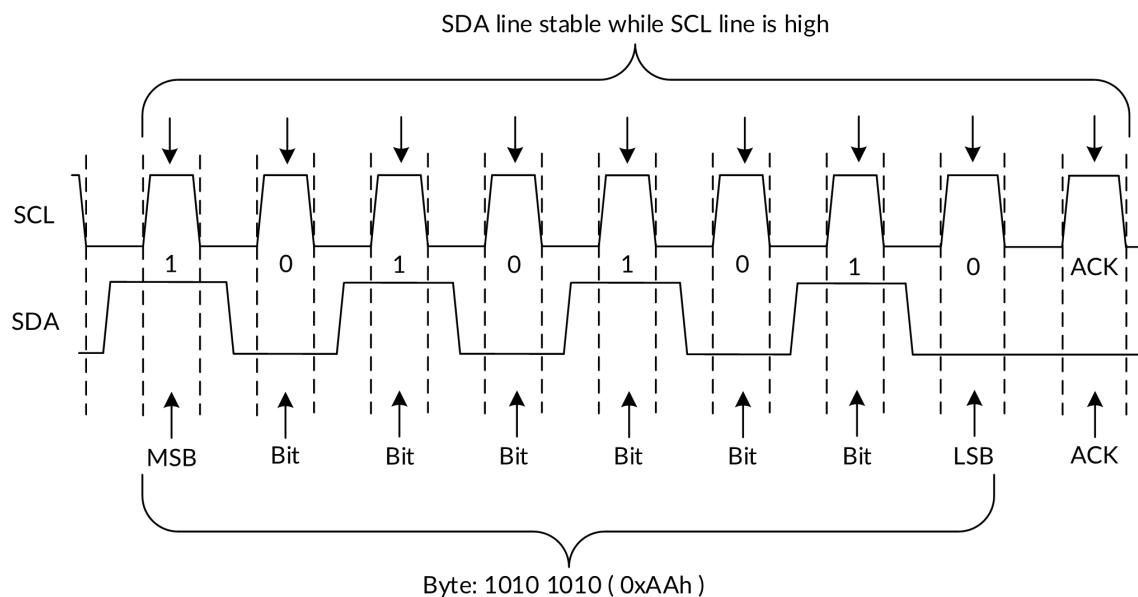


图 7. 位传输

接口定义见表 1。

表 1. 接口定义

BYTE	BIT							
	7 (MSB)	6	5	4	3	2	1	0 (LSB)
I ² C slave address	L	H	L	L	A2	A1	A0	R/W
P0x I/O data bus	P07	P06	P05	P04	P03	P02	P01	P00
P1x I/O data bus	P17	P16	P15	P14	P13	P12	P11	P10

9.5.2.1 总线事务

主设备和 **TLX29555** 之间通过写入和读取命令交换数据，这是通过读取或写入从设备中的寄存器来实现的。寄存器是从设备内存中的存储单元，用于存储信息，这些信息可能是配置信息，也可能是需要发送回主设备的采样数据。主设备必须将信息写入这些寄存器，才能指示从设备执行任务。

9.5.2.1.1 写入

I²C 总线上写入数据，主机需要发送一个 **START** 条件，其中包含从机的地址，并将最后一位（R/W位）设置为 0，表示写入操作。从机发送确认位后，主机随后发送其希望写入的寄存器地址。从机再次发送确认位，告知主

机已准备就绪。此后，主机开始向从机发送寄存器数据，直到主机发送完所有必要数据（有时仅需一个字节），然后主机发送 **STOP** 条件终止传输。

请参阅控制寄存器和命令字节部分，查看 **TLX29555** 内部寄存器的列表以及每个寄存器的描述。

图 8 显示了将单个字节写入从属寄存器的示例。

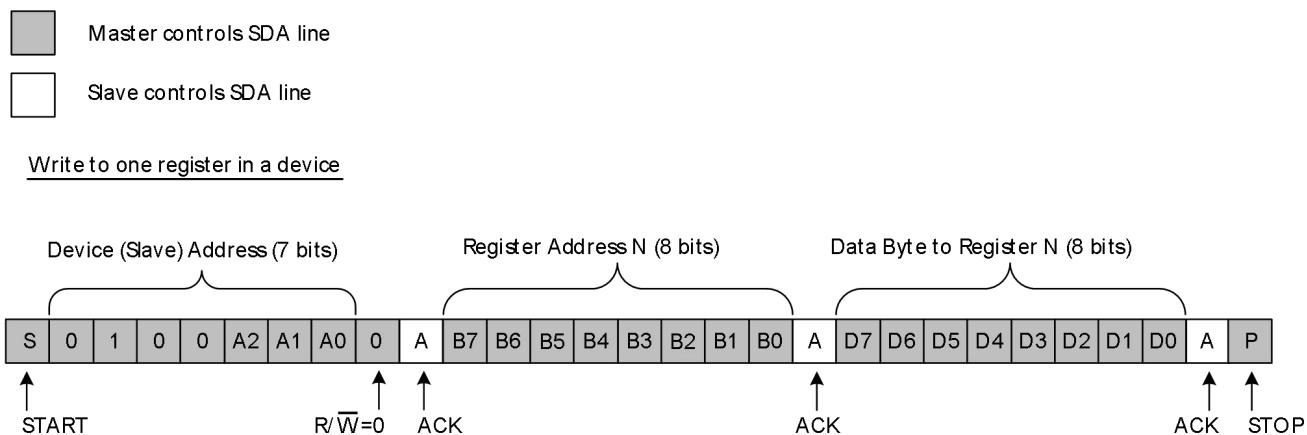


图 8. 写入寄存器

图 9 显示了写入极性反转寄存器。

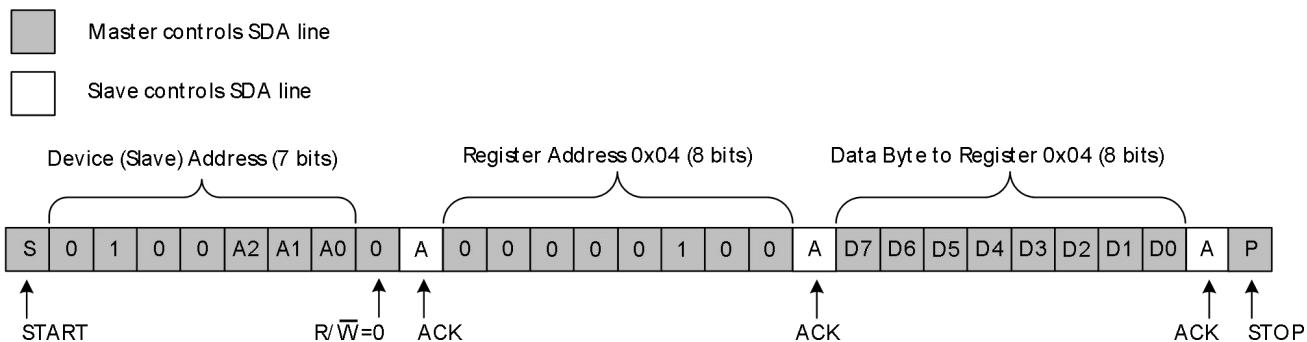


图 9. 写入极性反转寄存器

图 10 显示了写入输出端口寄存器。

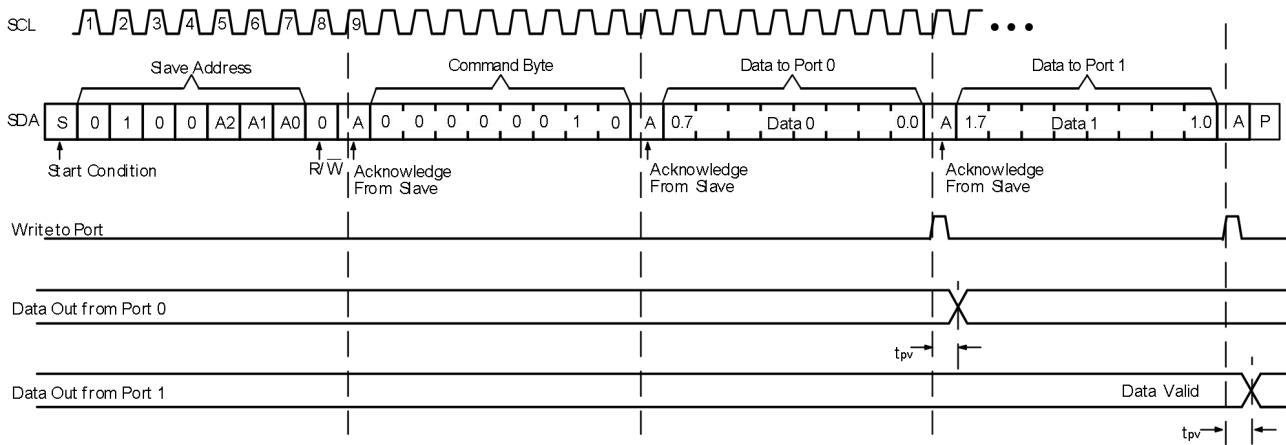


图 10. 写入输出端口寄存器

9.5.2.1.2 读取

从从机读取数据与写入数据非常相似，但需要一些额外的步骤。为了从从机读取数据，主机必须首先指示从机要读取哪个寄存器。主机以与写入类似的方式启动传输，发送 R/W 位等于 0 的地址（表示写入），然后发送要读取的寄存器地址。当从机确认该寄存器地址后，主机再次发送 START 条件，然后发送 R/W 位设置为 1 的从机地址（表示读取）。这一次，从机确认读取请求，主机释放 SDA 总线，但继续向从机提供时钟。在事务的这一阶段，主机成为主机接收器，从机成为从机发送器。

主机继续发送时钟脉冲，但释放 SDA 线，以便从机可以传输数据。每发送一个字节数据，主机都会向从机发送一个 ACK，告知从机已准备好接收更多数据。当主机收到预期的字节数后，它会发送一个 NACK，通知从机停止通信并释放总线。主机随后会发送一个 STOP 信号。

请参阅控制寄存器和命令字节部分，查看 TLX29555 内部寄存器的列表以及每个寄存器的描述。

图 11 显示了从从属寄存器读取单个字节的示例。

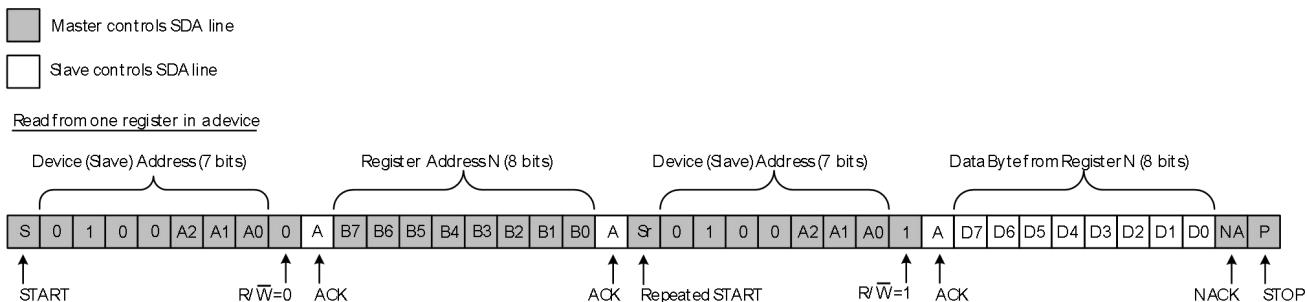
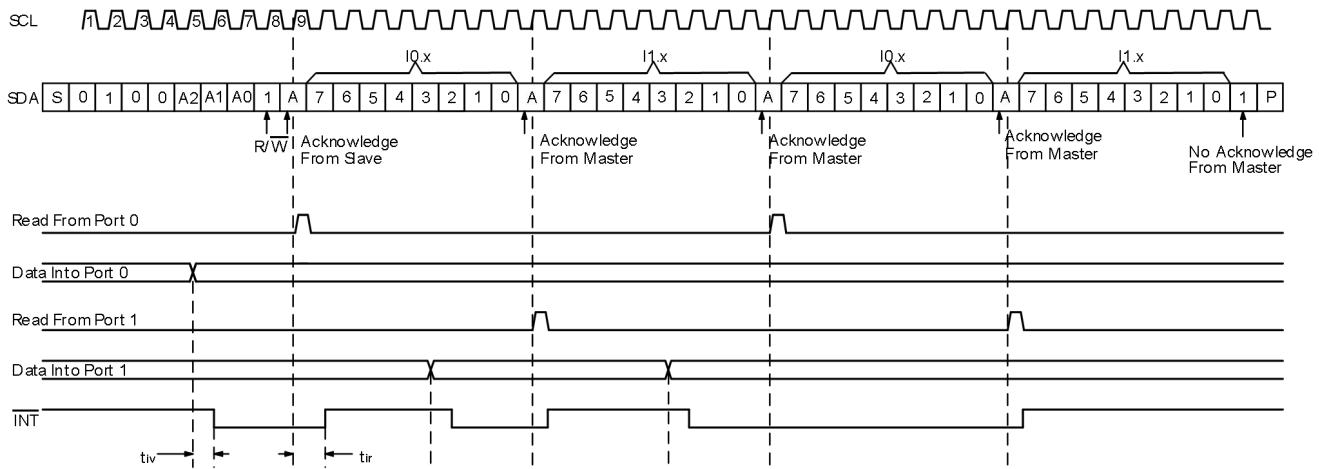


图 11. 从寄存器读取

重启后，命令字节定义的寄存器值与重启发生时访问的寄存器值一致。例如，如果命令字节在重启前引用输入端口 1，而重启发生在读取输入端口 0 时，则存储的命令字节将更改为引用输入端口 0。原始命令字节将被忽略。如果后续发生重启，则首先读取输入端口 0。数据在 ACK 时钟脉冲的上升沿被写入寄存器。读取第一个字节后，可能会读取其他字节，但现在数据反映的是该对中另一个寄存器中的信息。例如，如果读取输入端口 1，则下一个读取的字节是输入端口 0。

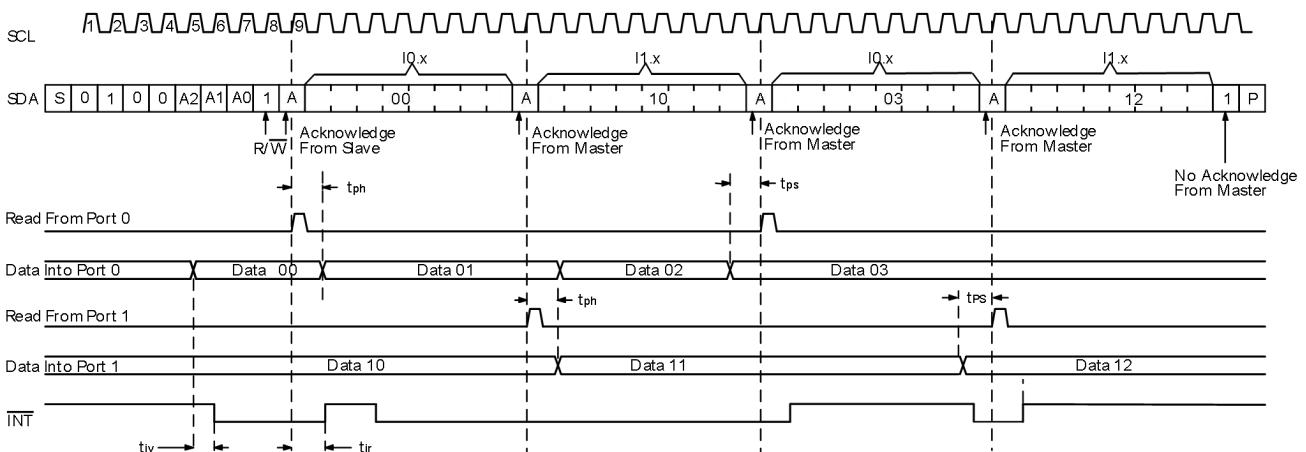
数据在 ACK 时钟脉冲的上升沿被写入寄存器。单次读取传输中接收的数据字节数没有限制，但当接收到最后一个字节时，总线主机不得确认该数据。图 12 和图 13 显示了读取输入端口寄存器的两种不同场景。



A. 数据传输可随时通过停止条件停止。发生停止条件时，最后一个应答阶段的数据有效（输出模式）。假设命令字节先前已设置为 **00**（读取输入端口寄存器）。

B. 该图消除了初始从机地址调用和从 **P** 端口实际传输数据之间的命令字节传输、重新启动和从机地址调用。

图 12. 读取输入端口寄存器，场景 1



A. 数据传输可随时通过停止条件停止。发生停止条件时，最后一个应答阶段的数据有效（输出模式）。假设命令字节先前已设置为 **00**（读取输入端口寄存器）。

B. 该图消除了初始从机地址调用和从 **P** 端口实际传输数据之间的命令字节传输、重新启动和从机地址调用。

图 13. 读取输入端口寄存器，场景 2

9.5.3 设备地址

图 14 显示了 TLX29555 的地址字节。

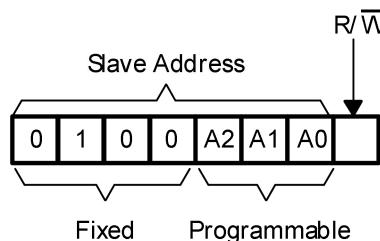


图 14. TLX29555 地址

表 2 显示了 **TLX29555** 的地址参考。

表 2. 地址参考

输入			I²C 总线从机地址
A2	A1	A0	
L	L	L	32 (十进制)、 0x20 (十六进制)
L	L	H	33 (十进制)、 0x21 (十六进制)
L	H	L	34 (十进制)、 0x22 (十六进制)
L	H	H	35 (十进制)、 0x23 (十六进制)
H	L	L	36 (十进制)、 0x24 (十六进制)
H	L	H	37 (十进制)、 0x25 (十六进制)
H	H	L	38 (十进制)、 0x26 (十六进制)
H	H	H	39 (十进制)、 0x27 (十六进制)

从机地址的最后一位定义要执行的操作 (读或写)。高位 (**1**) 选择读操作, 低位 (**0**) 选择写操作。

9.5.4 控制寄存器和命令字节

成功确认地址字节后, 总线主机将发送表 3 所示的命令字节, 该命令字节存储在 **TLX29555** 的控制寄存器中。该数据字节的三位表示操作 (读取或写入) 以及受影响的内部寄存器 (输入、输出、极性反转或配置)。该寄存器可以通过 **I²C** 总线进行写入或读取。命令字节仅在写入传输期间发送。

发送命令字节后, 被寻址的寄存器将继续被读取, 直到发送新的命令字节。图 15 显示了控制寄存器位。

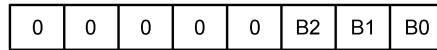


图 15. 控制寄存器位

表 3. 命令字节

控制寄存器位			命令字节 (十六进制)	登记	协议	开机默认设置
B2	B1	B0				
0	0	0	0x00	输入端口 0	读取字节	xxx xxx
0	0	1	0x01	输入端口 1	读取字节	xxx xxx
0	1	0	0x02	输出端口 0	读写字节	1111 1111
0	1	1	0x03	输出端口 1	读写字节	1111 1111
1	0	0	0x04	极性反转端口 0	读写字节	0000 0000
1	0	1	0x05	极性反转端口 1	读写字节	0000 0000
1	1	0	0x06	配置端口 0	读写字节	1111 1111
1	1	1	0x07	配置端口 1	读写字节	1111 1111

9.6 寄存器映射

9.6.1 寄存器描述

表 4 所示的输入端口寄存器（寄存器 0 和 1）反映了引脚的输入逻辑电平，无论引脚被配置寄存器定义为输入还是输出。它仅对读取操作有效。写入这些寄存器无效。默认值 X 由外部施加的逻辑电平决定。

在读取操作之前，会发送一个带有命令字节的写入传输，让 I²C 设备知道接下来要访问输入端口寄存器。

表 4. 寄存器 0 和 1 (输入端口寄存器)

Bit	I0.7	I0.6	I0.5	I0.4	I0.3	I0.2	I0.1	I0.0
Default	X	X	X	X	X	X	X	X
Bit	I1.7	I1.6	I1.5	I1.4	I1.3	I1.2	I1.1	I1.0
Default	X	X	X	X	X	X	X	X

表 5 所示的输出端口寄存器（寄存器 2 和 3）显示了由配置寄存器定义为输出的引脚的输出逻辑电平。此寄存器中的位值对定义为输入的引脚没有影响。因此，从此寄存器读取的值反映的是控制输出选择的触发器中的值，而不是实际的引脚值。

表 5. 寄存器 2 和 3 (输出端口寄存器)

Bit	O0.7	O0.6	O0.5	O0.4	O0.3	O0.2	O0.1	O0.0
Default	1	1	1	1	1	1	1	1
Bit	O1.7	O1.6	O1.5	O1.4	O1.3	O1.2	O1.1	O1.0
Default	1	1	1	1	1	1	1	1

表 6 所示的极性反转寄存器（寄存器 4 和 5）允许对由配置寄存器定义为输入的引脚进行极性反转。如果设置该寄存器中的某个位（写入 1），则相应引脚的极性将反转。如果清除该寄存器中的某个位（写入 0），则相应引脚的原始极性将保留。

表 6. 寄存器 4 和 5 (极性反转寄存器)

Bit	N0.7	N0.6	N0.5	N0.4	N0.3	N0.2	N0.1	N0.0
Default	0	0	0	0	0	0	0	0
Bit	N1.7	N1.6	N1.5	N1.4	N1.3	N1.2	N1.1	N1.0
Default	0	0	0	0	0	0	0	0

表 7 所示的配置寄存器（寄存器 6 和 7）用于配置 I/O 引脚的方向。如果该寄存器中的某个位设置为 1，则相应的端口引脚将启用为输入，并带有高阻抗输出驱动器。如果该寄存器中的某个位清除为 0，则相应的端口引脚将启用为输出。

表 7. 寄存器 6 和 7 (配置寄存器)

Bit	C0.7	C0.6	C0.5	C0.4	C0.3	C0.2	C0.1	C0.0
Default	1	1	1	1	1	1	1	1
Bit	C1.7	C1.6	C1.5	C1.4	C1.3	C1.2	C1.1	C1.0
Default	1	1	1	1	1	1	1	1

10 应用和实施

以下应用部分中的信息不属于 **TLXIC** 组件规范的一部分，**TLXIC** 不保证其准确性或完整性。**TLXIC** 的客户应自行负责确定组件是否适合其用途。客户应验证并测试其设计实现，以确认系统功能。

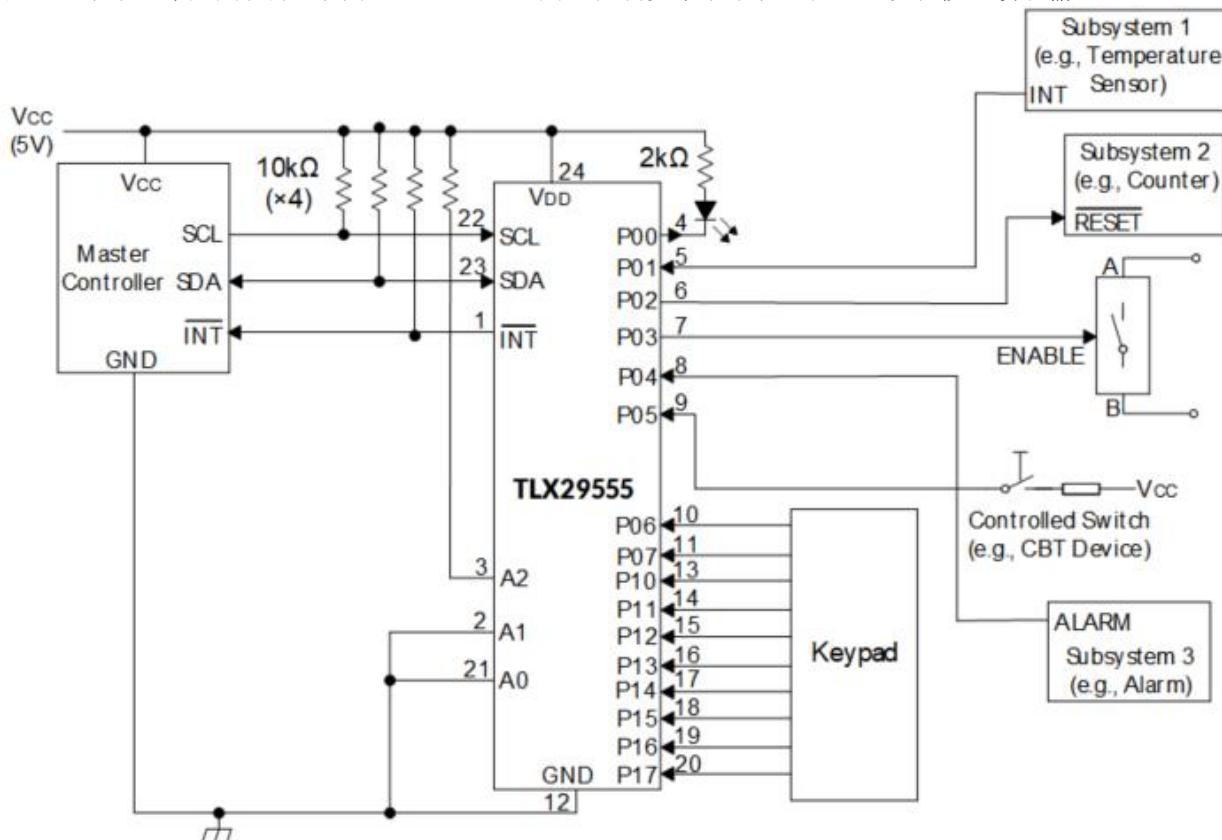
10.1 申请信息

2 **TLX29555** 的应用是将该设备作为从设备连接到 **I²C** 主设备（处理器），而 **IC** 总线可以包含任意数量的其他从设备。**TLX29555** 通常位于远离主设备的位置，靠近主设备需要监控或控制的 **GPIO**。

IO 扩展器（例如 **TLX29555**）通常用于控制 **LED**（用于反馈或状态灯）、控制其他设备的启用或重置信号，甚至读取其他设备或按钮的输出。

10.2 典型应用

图 16 显示了一个应用程序，其中 **TLX29555** 可用于控制多个子系统，甚至可以从按钮读取输入。



- A. 本例中设备地址配置为 **0100100**。
- B. **P00**、**P02** 和 **P03** 配置为输出。
- C. **P01**、**P04-P07** 和 **P10-P17** 配置为输入。
- D. 所示的引脚号适用于 **TSSOP24** 封装。

图 16. 应用原理图

10.2.1 设计要求

设计人员必须充分考虑系统情况，确保不违反任何参数。表 8 显示了一些不得违反的关键参数。

表 8. 设计参数

设计参数	示例值
I²C 和子系统电压 (V_{CC})	5V
输出电流额定值, P 端口灌电流 (I _{OL})	25mA
I²C 总线时钟 (SCL)速度	400kHz

10.2.1.1 计算结温和功率耗散

使用该器件进行设计时，务必注意不要违反建议的工作条件。该器件的许多参数都是根据结温额定的。因此，必须计算结温，以验证器件是否符合安全工作要求。结温的基本公式如公式 1 所示。

$$T_j = T_A + (\theta_{JA} \times P_d) \quad (1)$$

θ_{JA} 是封装的标准结到环境热阻测量值，如热信息表。 P_d 是器件的总功率耗散，其近似值如公式 2 所示。

$$P_d \approx (I_{CC_STATIC} \times V_{CC}) + \sum P_{d_PORT_L} + \sum P_{d_PORT_H} \quad (2)$$

公式 2 是器件功耗的近似值。该公式等于静态功耗加上每个端口功耗的总和（根据端口输出高电平还是低电平，公式会有所不同。如果端口设置为输入，则功耗等于引脚的输入漏电流乘以引脚电压）。请注意，该公式忽略了和 INT SDA 引脚的功耗，假设这些瞬态电压较小。使用公式 3 计算或 SDA 引脚拉低时的功耗 INT，可以轻松地将它们纳入功耗计算中，从而得出最大功耗。

$$P_{d_PORT_L} = (I_{OL} \times V_{OL}) \quad (3)$$

公式 3 显示了设置为输出低电平的单个端口的功耗。端口功耗等于端口的 V_{OL} 乘以其吸收的电流。

$$P_{d_PORT_H} = (I_{OH} \times (V_{CC} - V_{OH})) \quad (4)$$

公式 4 显示了设置为输出高电平的单个端口的功耗。端口功耗等于端口源电流乘以器件两端的压降 (V_{CC} 与输出电压之差)。

10.2.1.2 最小化当使用 I/O 控制 LED 时，使用 I_{CC}

当使用 I/O 控制 LED 时，通常通过电阻连接到 V_{CC} ，如图 16 所示。由于 LED 充当二极管，当 LED 关闭时，I/O V_{IN} 比 V_{CC} 低约 1.2V。电气特性表中的 ΔI_{CC} 参数显示了当 V_{IN} 低于 V_{CC} 时 I_{CC} 如何增加。对于电池供电应用，当 LED 关闭时，I/O 引脚的电压必须大于或等于 V_{CC} ，以最大限度地降低电流消耗。

图 17 显示一个高阻值电阻与 LED 并联。图 18 显示 V_{CC} 比 LED 电源电压至少低 1.2V。这两种方法都能将 I/O V_{IN} 保持在 V_{CC} 或更高水平，并防止 LED 关闭时产生额外的电源电流消耗。

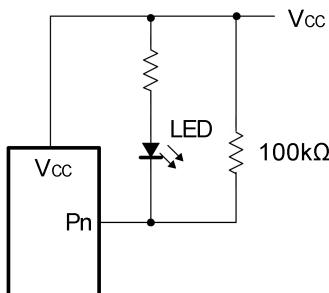


图 17. 高值电阻与 LED 并联

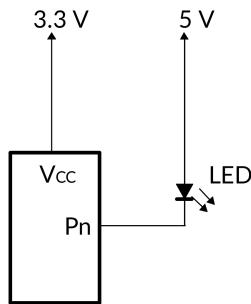


图 18. 器件由较低电压供电

10.2.2 详细设计程序

上拉电阻 R_P 需要适当选择，并考虑 I^2C 总线上所有从机的总电容。最小上拉电阻是 V_{CC} 、 $V_{OL,max}$ 和 I_{OL} 的函数，如公式 5 所示。

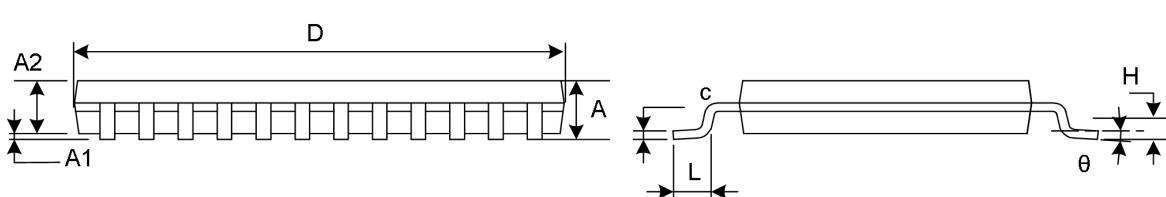
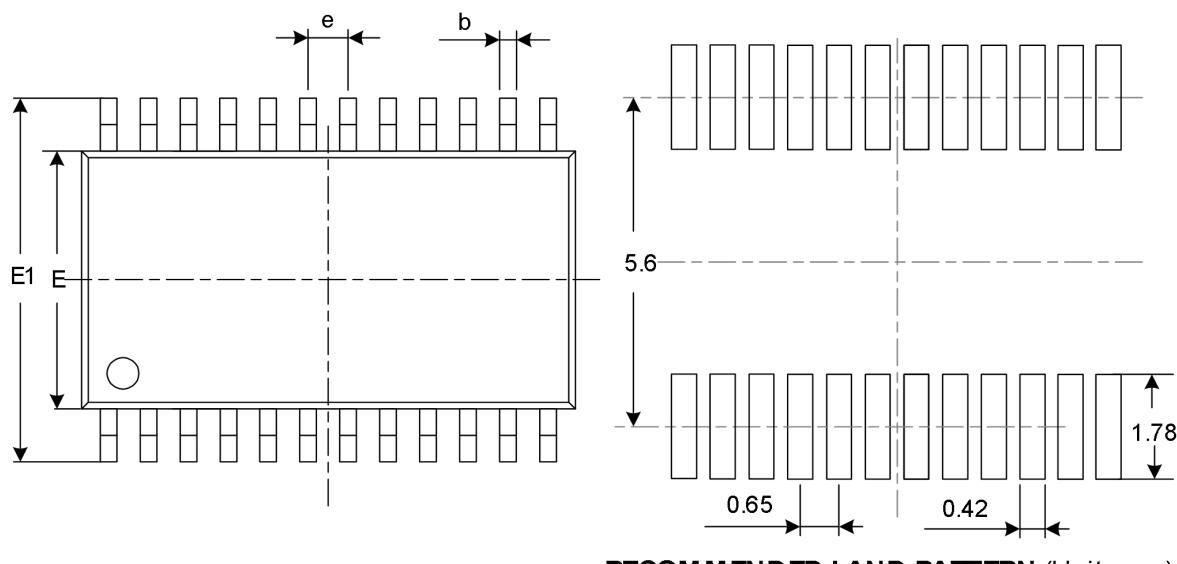
$$R_{P(min)} = \frac{V_{CC} - V_{OL(max)}}{I_{OL}} \quad (5)$$

$f_{SCL} = 400 \text{ kHz}$ 和总线电容 C_b 的函数，如公式 6 所示。

$$R_{P(max)} = \frac{t_r}{0.8473 \times C_b} \quad (6)$$

在标准模式或快速模式下， I^2C 总线的最大电容不得超过 400pF 。总线电容可以通过将 **TLX29555** 的电容、**SCL** 的 C_i 或 **SDA** 的 C_{IO} 、线路/连接/走线的电容以及总线上其他从设备的电容相加来近似计算。

11 封装外形尺寸

TSSOP24⁽³⁾

代码	尺寸 (毫米)		尺寸 (英寸)	
	最小值	最大值	最小值	最大值
A ⁽¹⁾		1.200		0.047
A1	0.050	0.150	0.002	0.006
A2	0.800	1.050	0.031	0.041
b	0.200	0.290	0.008	0.011
c	0.130	0.170	0.005	0.007
D ⁽¹⁾	7.700	7.900	0.303	0.311
E ⁽¹⁾	4.300	4.500	0.169	0.177
E1	6.200	6.600	0.244	0.260
e	0.650 (BSC) ⁽²⁾		0.026 (BSC) ⁽²⁾	
L	0.450	0.750	0.018	0.030
H	0.250 (TYP)		0.010 (TYP)	
θ	0°	8°	0°	8°

笔记:

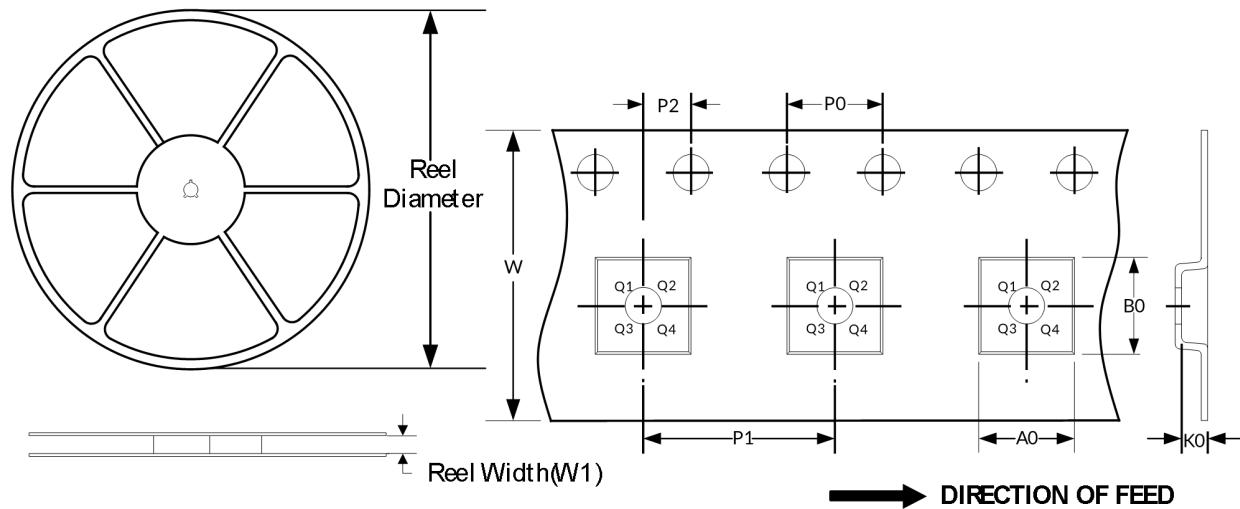
1. 不包括每侧最大 0.15 毫米的塑料或金属突出物。

2. BSC (中心间基本间距), “基本”间距是标称的。

3. 本图纸如有更改, 恕不另行通知。

12 卷带信息

卷轴尺寸 磁带尺寸



注：图片仅供参考，请以实物为准。

卷带封装关键参数表

封装类型	卷轴直径	卷轴宽度 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P0 (mm)	P1 (mm)	P2 (mm)	W (mm)	Pin1 象限
TSSOP24	13"	16.4	6.95	8.30	1.60	4.0	8.0	2.0	16.0	Q1

笔记：

- 所有尺寸均为标称尺寸。
- 不包括每侧最大 **0.15** 毫米的塑料或金属突出物。