

无锡泰连芯科技有限公司

TLX0102 型

开漏和推挽应用的 2 位双向电压电平转换器

2024 年 06 月

适用于开漏和推挽应用的 2 位双向电压电平转换器

1 特点

- 无方向控制
- 数据速率
 - 24Mbps**（推挽）
 - 2Mbps**（开漏）
- **A** 端口为 **1.65V** 至 **5.5V**，**B** 端口为 **2.3V** 至 **5.5V**（ $V_{CCA} \leq V_{CCB}$ ）
- **V_{cc}** 隔离：如果任一 **V_{cc}** 处于 **GND**，则两个端口均处于高阻抗状态
- 无需电源排序：
V_{CCA} 或 **V_{CCB}** 可以先斜坡上升
- **I_{off}**：支持部分掉电模式操作
- **ESD** 保护超过 **JESD 22**
 - **5 000 V** 人体模型
 - **4 00-V** 机器模型（**A115**）
 - **1000 V** 带电设备模型（**JS-002**）
- 扩展温度：**-55°C** 至 **+125°C**

2 应用

- **I2C / SMBus**
- 通用异步收发器
- 通用输入输出

3 描述

这款两位非反相转换器是一款双向电压电平转换器，可用于在混合电压系统之间建立数字开关兼容性。它使用两个独立的可配置电源轨，A 端口支持 1.65V 至 5.5V 的工作电压，同时跟踪 VCCA，B 端口支持 2.3V 至 5.5V 的工作电压，并跟踪 VCCB 电源。这不仅支持较低和较高的逻辑信号电平，还能在 1.8V、2.5V、3.3V 和 5V 电压节点之间提供双向转换功能。

当输出使能 (OE) 输入为低时，所有 I/ O 都处于高阻抗状态，这显著降低了电源静态电流消耗。

只要 VCCA 有电，OE 就具有内部下拉电流源。

为了确保上电或断电期间的高阻抗状态，OE 应通过下拉电阻连接到 GND；电阻的最小值由驱动器的电流源能力决定。

TLX0102 采用绿色 SOT23-8 封装。其工作环境温度范围为 -55°C 至 +125°C。

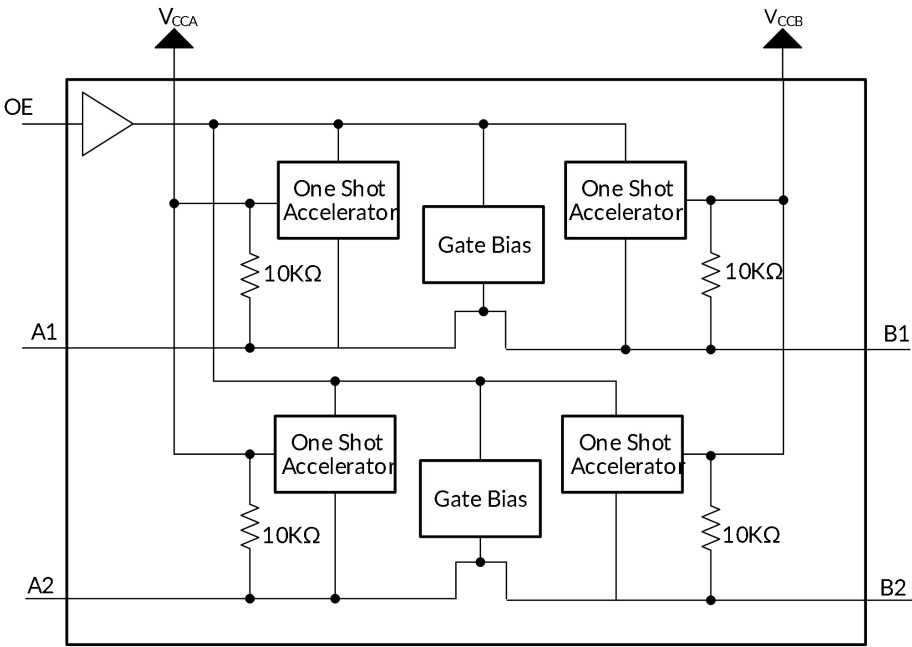
质量等级：军温级&企军标

设备信息⁽¹⁾

产品编号	封装	主体尺寸（标称）
TLX0102	SOT23-8	2.92mm×1.60mm
	XDFN1.4X1-8	1.40mm×1.00mm
	VSSOP8	2.00mm×2.30mm
	UDFN2X3-8	2.00mm×3.00mm

(1) 对于所有可用的封装，请参阅数据表末尾的可订购附录。

4 功能框图



目录

1 特点	2
2 应用	2
3 描述	2
4 功能框图	3
5 修订历史	5
6 封装/订购信息 ⁽¹⁾	6
7 引脚配置	7
8 规格	9
8.1 绝对最大额定值	9
8.2 ESD 额定值	9
8.3 推荐工作条件	10
8.4 电气特性	11
8.5 时间要求	12
8.5.1 $V_{CCA}=1.8V\pm0.15V$	12
8.5.2 $V_{CCA}=2.5V\pm0.15V$	12
8.5.3 $V_{CCA}=3.3V\pm0.15V$	12
8.5.4 $V_{CCA}=5V\pm0.15V$	12
8.6 开关特性: $V_{CCA}=1.8V\pm0.15V$	13
8.7 开关特性: $V_{CCA}=2.5V\pm0.15V$	14
8.8 开关特性: $V_{CCA}=3.3V\pm0.3V$	15
8.9 开关特性: $V_{CCA}=5.0V\pm0.35V$	16
8.10 典型特性	17
9 参数测量信息	20
10 功能描述	22
10.1 概述	22
10.2 架构	22
10.3 输入驱动器要求	22
10.4 输出负载考虑	23
10.5 启用和禁用	23
10.6 I/O 线上的上拉或下拉电阻	23
11 应用与实施	24
11.1 申请信息	24
11.2 典型应用	24
12 包装外形尺寸	25
13 卷带信息	29

5 修订历史

注意：以前修订的页码可能与当前版本的页码不同。

版本	变更日期	更改项目
A.1	2020/10/15	初始版本完成
A.2	2021/01/09	添加湿度敏感度等级信息 修复 TLX0102YVS8 PACKAGE 值从 4000 到 3000 的错误
A.3	2021/08/16	添加“典型特性”第 14 页
A.4	2021/11/01	第 7 页@A.3 版本中的建议操作条件。 2.添加卷带信息
A.5	2024/01/19	1.更新第 1 页@RevA.4 的功能 2.修改第 18 页 A.4 版电压波形启用和禁用图 3.更新第 4 页@RevA.4 上的封装热阻和 ESD 额定值
A.5.1	2024/02/23	修改包装命名
A.6	2024/07/17	修改 DFN 2X3-8 封装命名

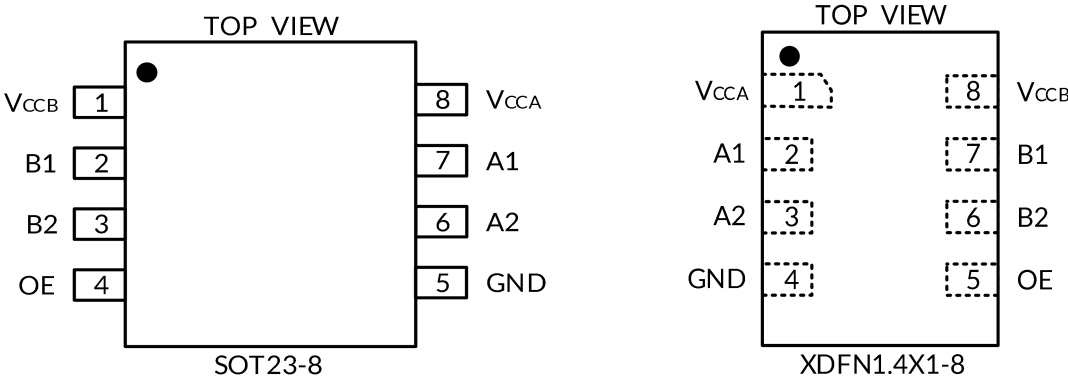
6 封装/订购信息⁽¹⁾

订购型号	温度等级	封装类型	MSL	质量等级
JTLX0102YH8	-55 °C ~+125 °C	SOT23-8	MSL1/3	企军标
JTLX0102YUTDS8	-55 °C ~+125 °C	XDFN1.4X1-8	MSL1/3	企军标
JTLX0102YVS8	-55 °C ~+125 °C	VSSOP8	MSL1/3	企军标
JTLX0102YTDB8	-55 °C ~+125 °C	UDFN2X3-8	MSL1/3	企军标
JTLX0102YH8(W)	-55 °C ~+125 °C	SOT23-8	MSL1/3	军温级
JTLX0102YUTDS8(W)	-55 °C ~+125 °C	XDFN1.4X1-8	MSL1/3	军温级
JTLX0102YVS8(W)	-55 °C ~+125 °C	VSSOP8	MSL1/3	军温级
JTLX0102YTDB8(W)	-55 °C ~+125 °C	UDFN2X3-8	MSL1/3	军温级
TLX0102YH8	-40 °C ~+125 °C	SOT23-8	MSL1/3	工业级
TLX0102YUTDS8	-40 °C ~+125 °C	XDFN1.4X1-8	MSL1/3	工业级
TLX0102YVS8	-40 °C ~+125 °C	VSSOP8	MSL1/3	工业级
TLX0102YTDB8	-40 °C ~+125 °C	UDFN2X3-8	MSL1/3	工业级

笔记:

- (1) 此信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，亦不会修订本文档。如需此数据表的浏览器版本，请参阅右侧导航栏。
- (2) 可能有额外的标记，涉及批次跟踪代码信息（数据代码和供应商代码）、设备上的徽标或环境类别。
- (3) TLXIC 在其组装工厂中使用符合 JEDEC 工业标准 J-STD- 20F 的通用预处理设置来划分 MSL 等级。如果您的最终应用对预处理设置至关重要，或者您有特殊要求，请与 TLXIC 协调。

7 引脚配置

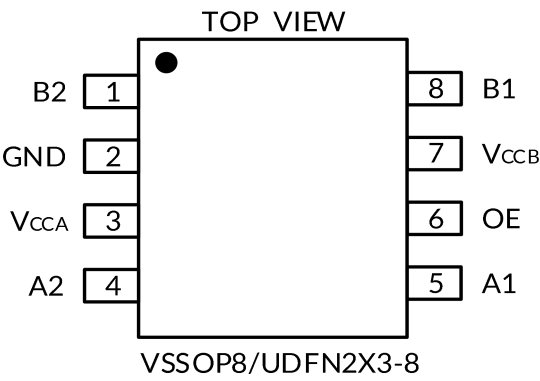


引脚说明

引脚		代码	I/O ⁽¹⁾	功能
SOT23-8	XDFN1.4X1-8			
1	8	V _{CCB}	P	B 端口电源电压。2.3V ≤ V _{CCB} ≤ 5.5V。
2	7	B1	I/O	输入/输出 B1。参考 V _{CCB} 。
3	6	B2	I/O	输入/输出 B2。参考 V _{CCB} 。
4	5	OE	I	输出使能（高电平有效）。拉低 OE 可使所有输出处于三态模式。参考 V _{CCA} 。
5	4	GND	-	接地
6	3	A2	I/O	输入/输出 A2。参考 V _{CCA} 。
7	2	A1	I/O	输入/输出 A1。参考 V _{CCA} 。
8	1	V _{CCA}	P	A 端口电源电压：1.65V ≤ V _{CCA} ≤ 5.5V 且 V _{CCA} ≤ V _{CCB} 。

(1) I=输入，O=输出，I/O=输入和输出，P=电源。

引脚配置



引脚说明

引脚	代码	I/O ⁽¹⁾	功能
VSSOP8/UDFN2X3-8			
1	B2	I/O	输入/输出 B2。参考 V _{CCB} 。
2	GND	-	接地
3	V _{CCA}	P	A 端口电源电压：1.65V ≤ V _{CCA} ≤ 5.5V 且 V _{CCA} ≤ V _{CCB}
4	A2	I/O	输入/输出 A2。参考 V _{CCA} 。
5	A1	I/O	输入/输出 A1。参考 V _{CCA} 。
6	OE	I	输出使能（高电平有效）。拉低 OE 可使所有输出处于三态模式。参考 V _{CCA} 。
7	V _{CCB}	P	B 端口电源电压。2.3V ≤ V _{CCB} ≤ 5.5V。
8	B1	I/O	输入/输出 B1。参考 V _{CCB} 。

(1) I=输入，O=输出，I/O=输入和输出，P=电源。

8 规格

8.1 绝对最大额定值

在自然通风工作温度范围内（除非另有说明）⁽¹⁾

代码	范围		最小值	最大值	单位
V _{CCA}	电源电压范围		-0.3	6.0	V
V _{CCB}	电源电压范围		-0.3	6.0	V
V _I ⁽²⁾	输入电压范围	A port	-0.3	6.0	V
		B port	-0.3	6.0	
V _O ⁽²⁾	施加于高阻抗或断电状态下任何输出的电压范围	A port	-0.3	6.0	V
		B port	-0.3	6.0	
V _O ⁽²⁾⁽³⁾	施加于高或低状态的任何输出的电压范围	A port	-0.3	V _{CCA} +0.3	V
		B port	-0.3	V _{CCB} +0.3	
I _{IK}	输入钳位电流	V _I <0		-50	mA
I _{OK}	输出钳位电流	V _O <0		-50	mA
I _O	连续输出电流			±50	mA
	持续电流通过 V _{CCA} 、V _{CCB} 或 GND			±100	mA
θ _{JA}	封装热阻 ⁽⁴⁾	SOT23-8		184	°C/W
		XDFN1.4X1-8		199	
		VSSOP8		199	
		UDFN2X3-8		TBD	
T _J	结温 ⁽⁵⁾		-55	125	°C
T _{stg}	储存温度		-55	+150	

- (1) “绝对最大额定值”列出的应力可能会对器件造成永久性损坏。这些仅为应力额定值，并不意味着器件在这些条件下或任何其他超出“推荐值”列出的条件下能够正常工作。工作条件。长时间暴露在绝对最大额定条件下可能会影响器件的可靠性。
- (2) 如果遵守输入和输出电流额定值，则可能会超过输入和输出负电压额定值。
- (3) V_{CCA}的值和 V_{CCB}在推荐的操作条件表中提供。
- (4) 封装热阻按照 JESD-51 计算。
- (5) 最大功耗是T_{J(MAX)}、R_{θJA}和 T_A的函数。任何环境温度下允许的最大功耗为 P_D = (T_{J(MAX)} - T_A) / R_{θJA}。所有数值均适用于直接焊接在 PCB 上的封装。

8.2 ESD 额定值

以下 ESD 信息仅适用于在 ESD 保护区内处理 ESD 敏感设备。

		数值	单位
V _(ESD) 静电放电	人体模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±5000	V
	充电器件模型 (CDM)	±1000	V
	机械模型 (MM)	±400	V

(1) JEDEC 文件 JEP155 指出，500 V HBM 允许采用标准 ESD 控制工艺进行安全制造。



ESD 损害的范围很广，从轻微的性能下降到器件的彻底失效。精密集成电路更容易受到损坏，因为即使很小的参数变化也可能导致器件不符合其公开的规格。

8.3 推荐工作条件

V_{CCI} 是与输入端口相关的电源电压。 V_{CCO} 是与输出端口相关的电源电压。

范围	测试条件		最小值	典型值	最大值	单位
电源电压 ⁽¹⁾	V_{CCA}		1.65		5.5	V
	V_{CCB}		2.3		5.5	
高电平输入电压 (V_{IH})	A端口I/O	$V_{CCA} = 1.65\text{ V to }1.95\text{ V}$ $V_{CCB} = 2.3\text{ V to }5.5\text{ V}$	$V_{CCI} - 0.2$		V_{CCI}	V
		$V_{CCA} = 2.3\text{ V to }5.5\text{ V}$ $V_{CCB} = 2.3\text{ V to }5.5\text{ V}$	$V_{CCI} - 0.4$		V_{CCI}	V
	B端口I/O	$V_{CCA} = 1.65\text{ V to }5.5\text{ V}$ $V_{CCB} = 2.3\text{ V to }5.5\text{ V}$	$V_{CCI} - 0.4$		V_{CCI}	V
	OE输入	$V_{CCA} = 1.65\text{ V to }5.5\text{ V}$ $V_{CCB} = 2.3\text{ V to }5.5\text{ V}$	$V_{CCA} \times 0.8$		5.5	V
低电平输入电压 (V_{IL})	A端口I/O	$V_{CCA} = 1.65\text{ V to }5.5\text{ V}$ $V_{CCB} = 2.3\text{ V to }5.5\text{ V}$	0		0.15	V
	B端口I/O	$V_{CCA} = 1.65\text{ V to }5.5\text{ V}$ $V_{CCB} = 2.3\text{ V to }5.5\text{ V}$	0		0.15	V
	OE输入	$V_{CCA} = 1.65\text{ V to }5.5\text{ V}$ $V_{CCB} = 2.3\text{ V to }5.5\text{ V}$	0		$V_{CCA} \times 0.25$	V
输入跃迁上升或下降速率($\Delta t/\Delta v$)		A端口I/O 推挽驱动			10	ns/V
		B端口I/O 推挽驱动			10	ns/V
		控制输入			10	ns/V
T_A 工作自然空气温度			-55		125	°C

(1) V_{CCA} 电压 必须小于或等于 V_{CCB} 。

(2) 最大 V_{IL} 提供值以确保有效的 V_{OL} 维持不变。 V_{OL} 值为 V_{IL} 加上传输门晶体管两端的电压降。

8.4 电气特性

超过建议的工作自然通风温度范围（除非另有说明）^{(1) (2) (3)}

范围	测试条件	V _{CCA}	V _{CCB}	温度	最小 ⁽⁴⁾	典型 ⁽⁵⁾	最大 ⁽⁴⁾	单位
V _{OHA}	端口A输出 高压	I _{OH} = -20 μA V _{IB} ≥ V _{CCB} - 0.4V	1.65V to 5.5V	2.3V to 5.5V	Full	V _{CCA} × 0.7	5.5	V
V _{OLA}	端口A输出 低电压	I _{OL} = 1mA V _{IB} ≤ 0.15 V	1.65V to 5.5V	2.3V to 5.5V	Full		0.3	
V _{OHB}	B 端口输出 高压	I _{OH} = -20 μA V _{IA} ≥ V _{CCA} - 0.4 V	1.65V to 5.5V	2.3V to 5.5V	Full	V _{CCB} × 0.7		
V _{OLB}	B 端口输出 低电压	I _{OL} = 1mA V _{IA} ≤ 0.15 V	1.65V to 5.5V	2.3V to 5.5V	Full		0.3	
I _I	输入漏电流	OE	1.65V to 5.5V	2.3V to 5.5V	+25° C		±1	μA
					Full		±1.5	
I _{off}	部分电力 下行电流	A Ports	0V	0V to 5.5V	+25° C		±0.5	μA
					Full		±1	
		B Ports	0V to 5.5V	0V	+25° C		±0.5	μA
					Full		±1	
I _{oz} ⁽⁶⁾	高阻抗 状态输出 当前的	A or B port OE=0V	1.65V to 5.5V	2.3V to 5.5V	+25° C		±0.5	μA
					Full		±1	
I _{CCA}	V _{CCA} 电源电 流	V _I = V _O = open I _O = 0	1.65V to V _{CCB}	2.3V to 5.5V	Full		2.5	μA
			5.5V	0V	Full		2.5	
			0V	5.5V	Full		-1	
I _{CCB}	V _{CCB} 电源电 流	V _I = V _O = open I _O = 0	1.65V to V _{CCB}	2.3V to 5.5V	Full		10	μA
			5.5V	0V	Full		-1	
			0V	5.5V	Full		1	
I _{CCA} + I _{CCB}	合并 电源电流	V _I = V _O = open I _O = 0	1.65V to V _{CCB}	2.3V to 5.5V	Full		13	μA
I _{CCZA}	V _{CCA} 电源电 流	V _I = V _{CCI} or 0V I _O = 0, OE=0V	1.65V to V _{CCB}	2.3V to 5.5V	Full		1	μA
I _{CCZB}	V _{CCB} 电源电 流	V _I = V _{CCI} or 0V I _O = 0, OE=0V	2.3V to 5.5V	2.3V to 5.5V	Full		1	μA
C _I	输入 电容	OE	3.3V	3.3V	+25° C	2.5		pF
C _{IO}	输入到输出 内部的 电容	A port	3.3V	3.3V	+25° C	5		pF
		B port	3.3V	3.3V	+25° C	5		

(1) V_{CCI} 是 V_{CC} 与输入端口相关。

(2) 电压控制振荡器 是 V_{CC} 与输出端口相关

(3) V_{CCA} 电压 必须小于或等于 V_{CCB}。

(4) 限值是在 25°C 下进行 100% 生产测试得出的。工作温度范围内的限值通过统计质量控制 (SQC) 方法的相关性来确保。

(5) 典型值代表特性测定时确定的最可能的参数标准。实际典型值可能随时间变化，并取决于应用和配置。

(6) 对于 I/O 端口，参数 I_{oz} 包含输入漏电流。

8.5 时间要求

8.5.1 $V_{CCA}=1.8V\pm0.15V$

		$V_{CCB}=2.5V \pm 0.2V$	$V_{CCB}=3.3V \pm 0.2V$	$V_{CCB}=5V \pm 0.2V$	单位
		TYP	TYP	TYP	
数据速率	推拉驱动	21	22	24	Mbps
	开漏驱动	2	2	2	
脉冲持续时间(t_w)	推挽驱动 (数据输入)	47	45	41	ns
	开漏驱动 (数据输入)	500	500	500	

8.5.2 $V_{CCA}=2.5V\pm0.15V$

		$V_{CCB}=2.5V \pm 0.2V$	$V_{CCB}=3.3V \pm 0.2V$	$V_{CCB}=5V \pm 0.2V$	单位
		TYP	TYP	TYP	
数据速率	推拉驱动	20	22	24	Mbps
	开漏驱动	2	2	2	
脉冲持续时间(t_w)	推挽驱动 (数据输入)	50	45	41	ns
	开漏驱动 (数据输入)	500	500	500	

8.5.3 $V_{CCA}=3.3V\pm0.15V$

		$V_{CCB}=3.3V \pm 0.2V$	$V_{CCB}=5V \pm 0.2V$	单位
		TYP	TYP	
数据速率	推拉驱动	23	24	Mbps
	开漏驱动	2	2	
脉冲持续时间(t_w)	推挽驱动 (数据输入)	43	41	ns
	开漏驱动 (数据输入)	500	500	

8.5.4 $V_{CCA}=5V\pm0.15V$

		$V_{CCB}=5V \pm 0.2V$	单位
		TYP	
数据速率	推拉驱动	24	Mbps
	开漏驱动	2	
脉冲持续时间(t_w)	推挽驱动 (数据输入)	41	ns
	开漏驱动 (数据输入)	500	

8.6 开关特性: $V_{CCA}=1.8V \pm 0.15V$

超过建议的工作自然通风温度范围（除非另有说明）

范围	状况		$V_{CCB}=2.5V \pm 0.2V$	$V_{CCB}=3.3V \pm 0.2V$	$V_{CCB}=5V \pm 0.2V$	单位
			典型值	典型值	典型值	
t_{PHL} 传播延迟时间从高到低输出	A 到 B	推拉驱动	2.5	3.1	4.5	ns
		开漏驱动	26.1	26.4	26.6	
t_{PLH} 传播延迟时间从低到高输出	A 到 B	推拉驱动	4.2	3.7	3.6	ns
		开漏驱动	221	183	143	
t_{PHL} 传播延迟时间从高到低输出	B-to-A	推拉驱动	2.1	2.0	2.2	ns
		开漏驱动	26.1	26.1	26.2	
t_{PLH} 传播延迟时间从低到高输出	B-to-A	推拉驱动	1.8	1.6	1.5	ns
		开漏驱动	173	89	66	
t_{en} 启用时间	OE 到 A 或 B		25	21	19	ns
t_{dis} 禁用时间	OE 到 A 或 B		1250	1250	1250	ns
t_{rA} 输入上升时间	端口上升时间	推拉驱动	6.9	6.1	5.6	ns
		开漏驱动	118	39	13	
t_{rB} 输入上升时间	B 端口上升时间	推拉驱动	5.8	4.8	4.1	ns
		开漏驱动	166	127	75	
t_{fA} 输入下降时间	港口下降时间	推拉驱动	3.0	2.8	2.7	ns
		开漏驱动	1.9	1.7	1.6	
t_{fB} 输入下降时间	B 端口下降时间	推拉驱动	4.8	6.2	8.4	ns
		开漏驱动	2.3	2.4	2.8	
$t_{SK(O)}$ 倾斜（时间），输出	通道间偏移		0.5	0.5	0.5	ns
最大数据速率	推拉驱动		21	22	24	Mbps
	开漏驱动		2	2	2	

8.7 开关特性: $V_{CCA}=2.5V \pm 0.15V$

超过建议的工作自然通风温度范围（除非另有说明）

范围	状况		$V_{CCB}=2.5V \pm 0.2V$	$V_{CCB}=3.3V \pm 0.2V$	$V_{CCB}=5V \pm 0.2V$	单位
			典型值	典型值	典型值	
t_{PHL} 传播延迟时间从高到低输出	A 到 B	推拉驱动	2.8	3.4	5.0	ns
		开漏驱动	26.3	26.5	26.6	
t_{PLH} 传播延迟时间从低到高输出	A 到 B	推拉驱动	2.7	2.5	2.4	ns
		开漏驱动	198	169	131	
t_{PHL} 传播延迟时间从高到低输出	B-to-A	推拉驱动	2.5	2.4	2.5	ns
		开漏驱动	26.4	26.5	26.6	
t_{PLH} 传播延迟时间从低到高输出	B-to-A	推拉驱动	2.1	2.0	1.9	ns
		开漏驱动	196	138	63	
t_{en} 启用时间	OE 到 A 或 B		24	20	17	ns
t_{dis} 禁用时间	OE 到 A 或 B		1250	1250	1250	ns
t_{rA} 输入上升时间	端口上升时间	推拉驱动	3.4	2.9	2.7	ns
		开漏驱动	156	92	13	
t_{rB} 输入上升时间	B 端口上升时间	推拉驱动	4.7	3.5	2.7	ns
		开漏驱动	160	124	81	
t_{fA} 输入下降时间	港口下降时间	推拉驱动	5.1	5.2	5.0	ns
		开漏驱动	2.1	2.0	1.8	
t_{fB} 输入下降时间	B 端口下降时间	推拉驱动	5.0	6.4	8.7	ns
		开漏驱动	2.0	2.2	2.8	
$t_{SK(O)}$ 倾斜（时间），输出	通道间偏差		0.5	0.5	0.5	ns
最大数据速率	推拉驱动		20	22	24	Mbps
	开漏驱动		2	2	2	

8.8 开关特性: $V_{CCA} = 3.3V \pm 0.3V$

超过建议的工作自然通风温度范围（除非另有说明）

范围		状况		$V_{CCB} = 3.3V \pm 0.2V$	$V_{CCB} = 5V \pm 0.2V$	单位
				典型值	典型值	
t_{PHL}	传播延迟时间 从高到低 输出	A 到 B	推拉驱动	3.6	5.1	ns
			开漏驱动	26.4	26.6	
t_{PLH}	传播 延迟时间 从低到高 输出	A 到 B	推拉驱动	2.3	2.1	ns
			开漏驱动	155	109	
t_{PHL}	传播 延迟时间 从高到低 输出	B-to-A	推拉驱动	3.1	3.3	ns
			开漏驱动	26.5	26.7	
t_{PLH}	传播 延迟时间 从低到高 输出	B-to-A	推拉驱动	1.9	1.8	ns
			开漏驱动	158	87	
t_{en}	启用时间	OE 到 A 或 B		19	15	ns
t_{dis}	禁用时间	OE 到 A 或 B		1250	1250	ns
t_{rA}	输入上升时间	端口上升时间	推拉驱动	2.3	2.1	ns
			开漏驱动	117	48	
t_{rB}	输入上升时间	B 端口上升时间	推拉驱动	3.0	2.4	ns
			开漏驱动	117	75	
t_{fA}	输入下降时间	港口下降时间	推拉驱动	8.0	7.6	ns
			开漏驱动	2.2	2.1	
t_{fB}	输入下降时间	B 端口下降时间	推拉驱动	8.2	10.8	ns
			开漏驱动	2.1	2.4	
$t_{SK(O)}$	倾斜（时间），输出	通道间偏差		0.5	0.5	ns
最大数据速率		推拉驱动		23	24	Mbps
		开漏驱动		2	2	

8.9 开关特性: $V_{CCA}=5.0V \pm 0.35V$

超过建议的工作自然通风温度范围（除非另有说明）

范围		状况		V _{CCB} =5V±0.2V	单位
				典型值	
t _{PHL}	传播延迟时间 从高到低 输出	A 到 B	推拉驱动	5.6	ns
			开漏驱动	26.8	
t _{PLH}	传播延迟时间 从低到高 输出	A 到 B	推拉驱动	2.0	ns
			开漏驱动	155	
t _{PHL}	传播延迟时间 从高到低 输出	B-to-A	推拉驱动	5.8	ns
			开漏驱动	27.5	
t _{PLH}	传播延迟时间 从低到高 输出	B-to-A	推拉驱动	1.8	ns
			开漏驱动	160	
t _{en}	启用时间	OE 到 A 或 B		17	ns
t _{dis}	禁用时间	OE 到 A 或 B		1250	ns
t _{rA}	输入上升时间	端口上升时间	推拉驱动	1.9	ns
			开漏驱动	105	
t _{rB}	输入上升时间	B 端口上升时间	推拉驱动	2.3	ns
			开漏驱动	95	
t _{fA}	输入下降时间	港口下降时间	推拉驱动	9.0	ns
			开漏驱动	2.6	
t _{fB}	输入下降时间	B 端口下降时间	推拉驱动	8.9	ns
			开漏驱动	2.5	
t _{SK(O)}	倾斜（时间）， 输出	通道间偏差		0.5	ns
最大数据速率		推拉驱动		24	Mbps
		开漏驱动		2	

8.10 典型特性

注意：本说明后面提供的图表是基于有限数量样本的统计摘要，仅供参考。

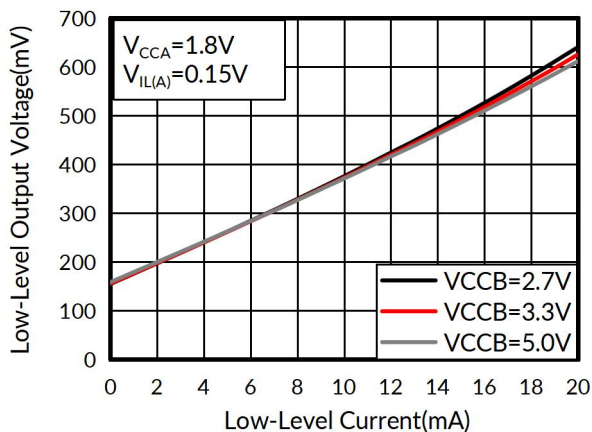


图 1：低电平输出电压与低电平电流

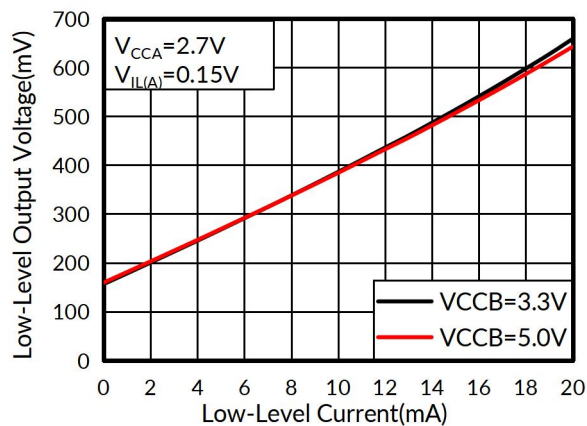


图 2：低电平输出电压与低电平电流

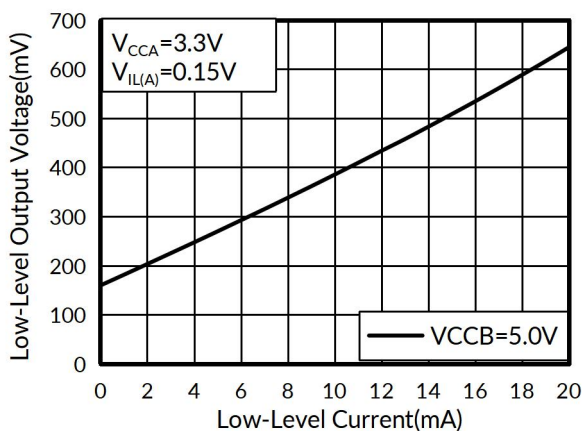


图 3：低电平输出电压与低电平电流

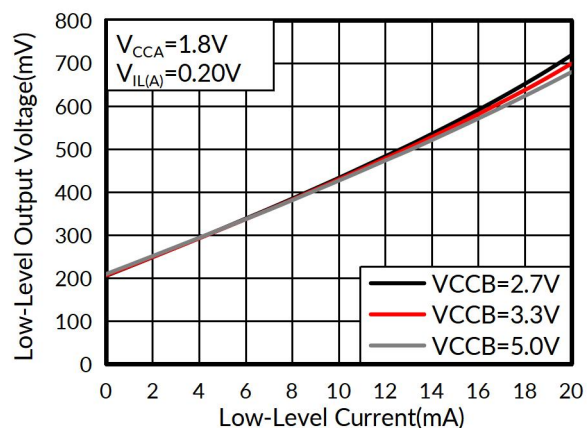


图 4：低电平输出电压与低电平电流

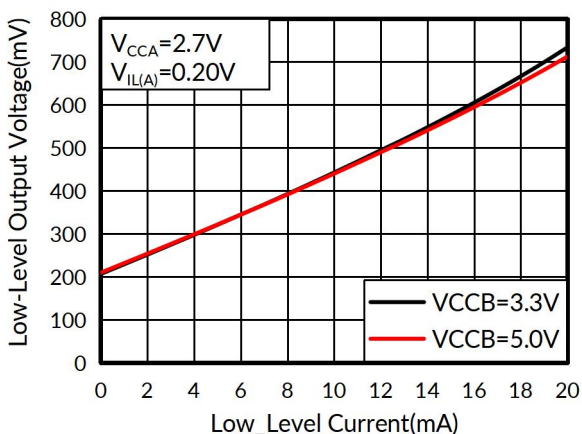


图 5：低电平输出电压与低电平电流

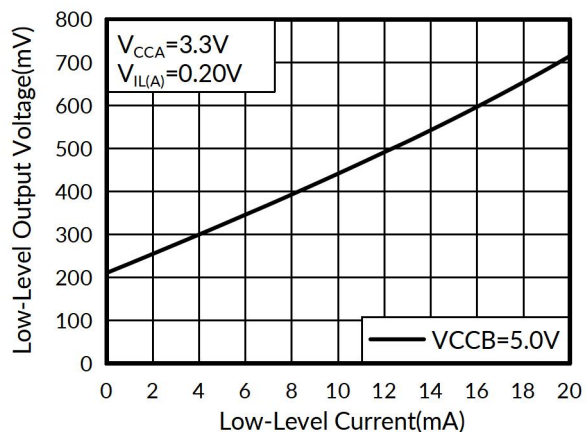


图 6：低电平输出电压与低电平电流

典型特征

注意：本说明后面提供的图表是基于有限数量样本的统计摘要，仅供参考。

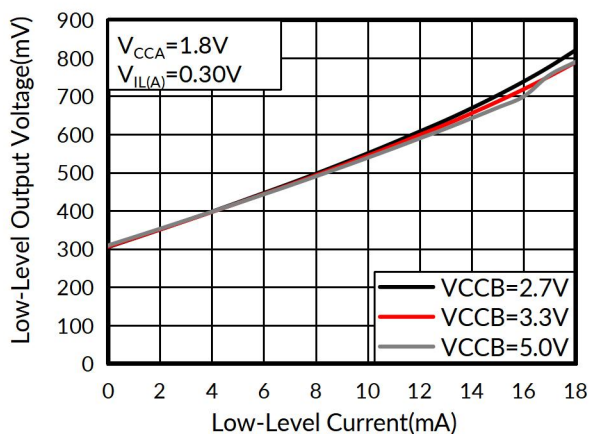


图 7：低电平输出电压与低电平电流

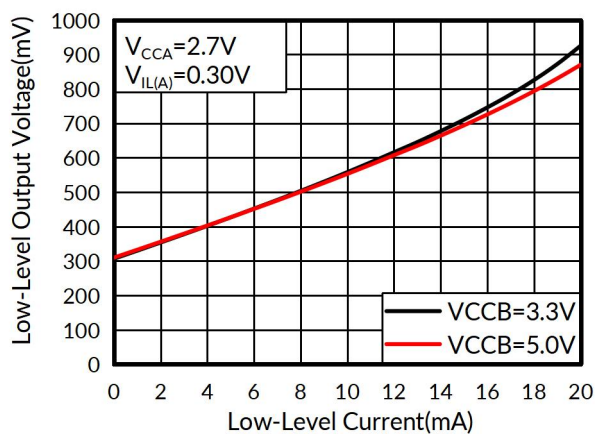


图 8：低电平输出电压与低电平电流

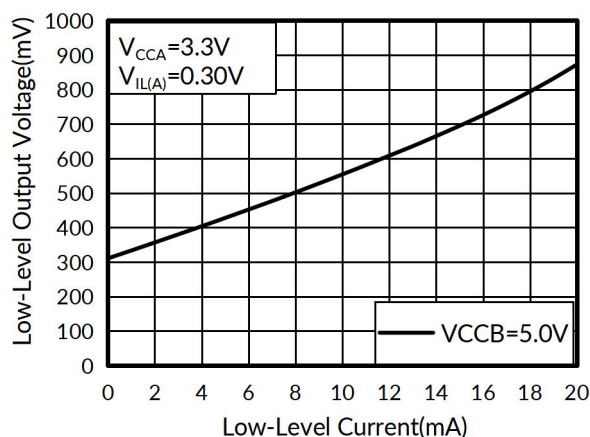


图 9：低电平输出电压与低电平电流

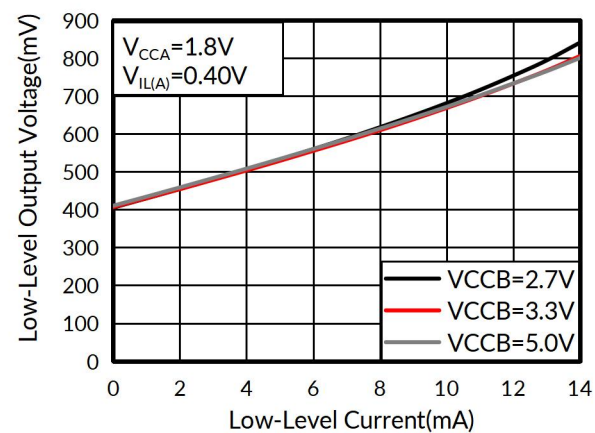


图 10：低电平输出电压与低电平电流

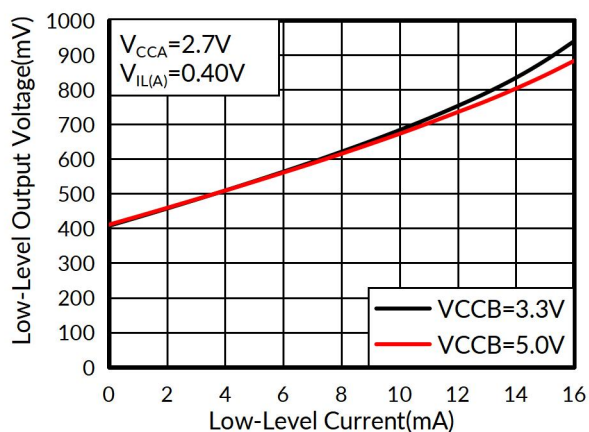


图 11：低电平输出电压与低电平电流

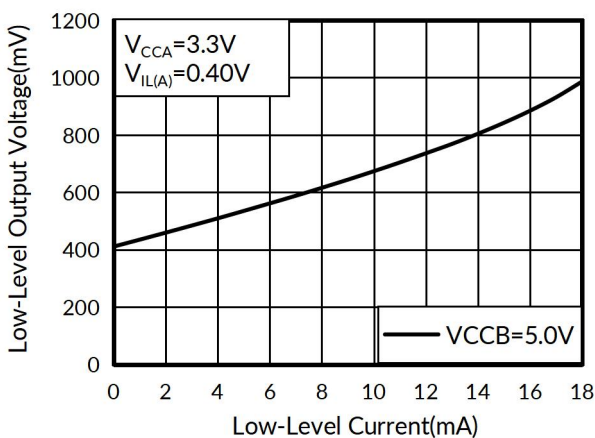


图 12：低电平输出电压与低电平电流

典型特征

注意：本说明后面提供的图表是基于有限数量样本的统计摘要，仅供参考。

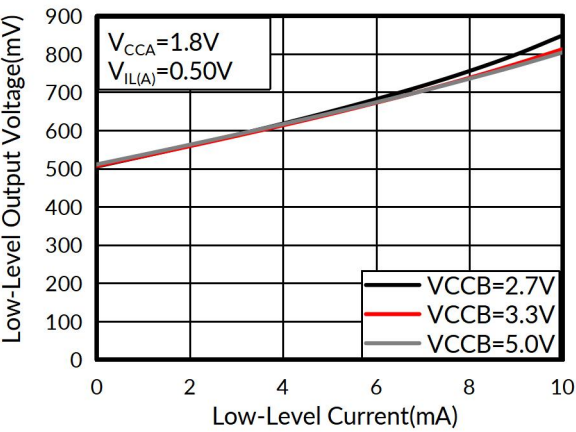


图 13：低电平输出电压与低电平电流

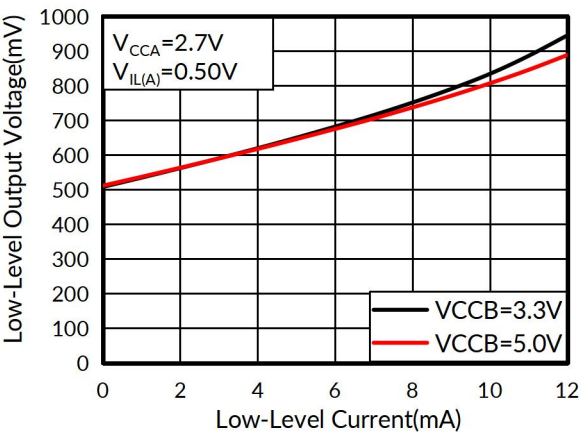


图 14：低电平输出电压与低电平电流

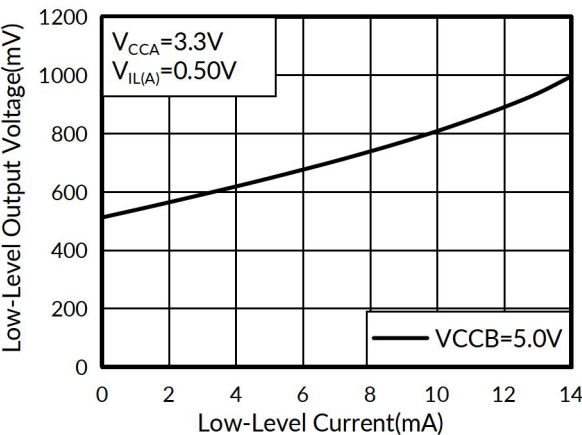


图 15：低电平输出电压与低电平电流

9 参数测量信息

除非另有说明，所有输入脉冲均由具有以下特性的发生器提供：

- PRR 10 MHz
- ZO = 50 Ω
- dv/dt ≥ 1 V/ns

笔记：所有输入脉冲每次测量一个，每次测量一个转换。

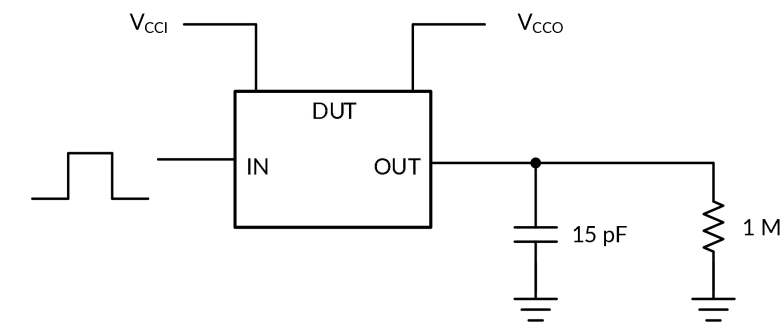


图 16. 数据速率、脉冲持续时间、传播延迟、输出上升使用推挽驱动器测量下降时间

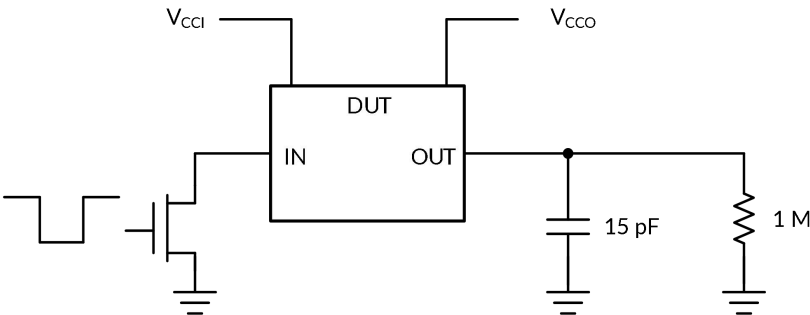


图 17. 数据速率、脉冲持续时间、传播延迟、输出上升使用开漏驱动器测量下降时间

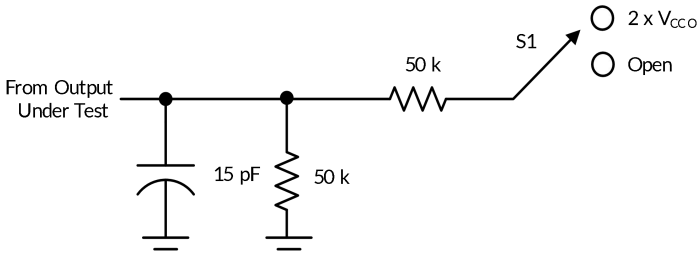


图 18. 用于启用/禁用时间测量的负载电路

表 1. 启用/禁用时序的开关配置

TEST	S1
t _{PZL} ⁽¹⁾ , t _{PLZ} ⁽²⁾	2 × V _{CCO}
t _{PHZL} ⁽¹⁾ , t _{PZH} ⁽²⁾	Open

(1) t_{PZL} 和 t_{PZH} 与 t_{en} 相同。
(2) t_{PLZ} 和 t_{PHZ} 与 t_{dis} 相同。



(1) 所有输入脉冲每次测量一个，每次测量一个转换。

图 19. 电压波形脉冲持续时间

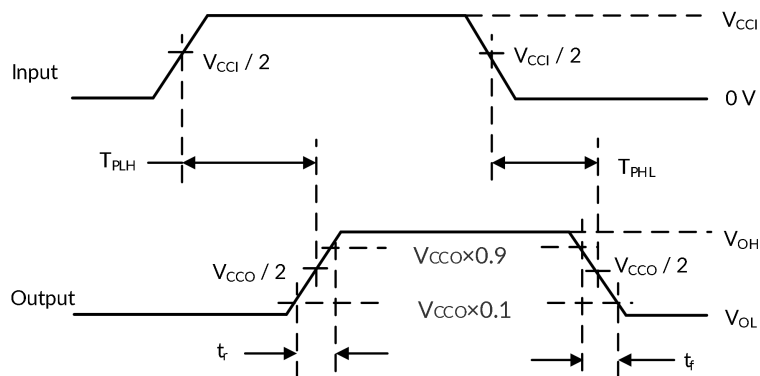
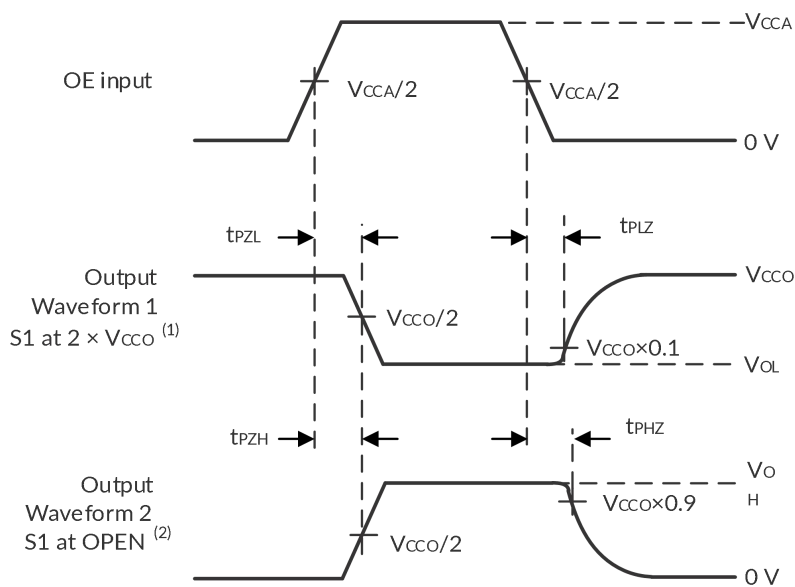


图 20. 电压波形传播延迟时间



A. 波形 1 用于具有内部的输出，使得输出为高，除非 OE 为高。

B. 波形 2 表示输出条件为输出为低，除非 OE 为高。

图 21. 电压波形启用和禁用

10 功能描述

10.1 概述

TLX0102 器件是一款无方向电压电平转换器，专为转换逻辑电压电平而设计。A 端口可接受 1.65 V 至 5.5 V 的 I/O 电压，而 B 端口可接受 2.3 V 至 5.5 V 的 I/O 电压。该器件采用传输门架构，并带有边沿速率加速器（单触发），以提高整体数据速率。该器件集成了常用于开漏应用的 10 k Ω 上拉电阻，因此无需外部电阻。虽然该器件专为开漏应用而设计，但它也可以转换推挽式 CMOS 逻辑输出。

10.2 架构

TLX0102 架构（参见图 22）是一款基于自动方向感应的转换器，无需方向控制信号来控制数据流从 A 到 B 或从 B 到 A 的方向。这两个双向通道独立确定数据流的方向，无需方向控制信号。每个 I/O 引脚都可以自动重新配置为输入或输出，这就是此自动方向功能的实现方式。

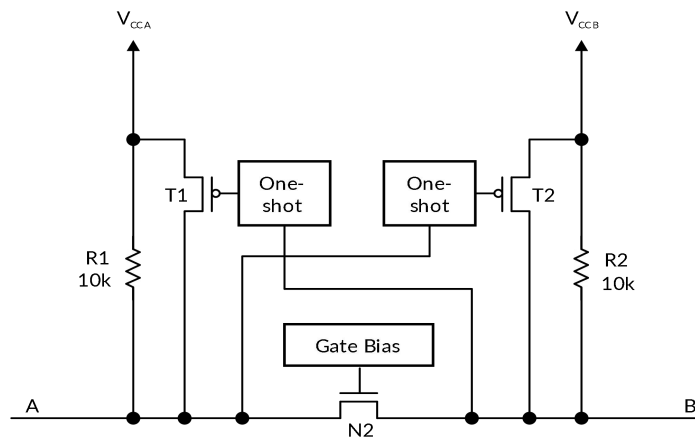


图 22. TLX0102 单元的架构

TLX0102 采用两个关键电路来实现这种电压转换：

- 1) 将 A 端口与 B 端口连接起来的 N 通道传输门晶体管拓扑
- 2) 输出单次 (OS) 边沿速率加速器电路，用于检测和加速 A 或 B 上的上升沿端口。

10.3 输入驱动器要求

连续直流电流“吸收”能力取决于与 TLX0102 I/O 引脚接口的外部系统级开漏（或推挽）驱动器。由于这些双向 I/O 电路的高带宽用于实现从输入到输出以及从输出到输入的快速切换，因此它们具有数百微安的适度直流电流“拉出”能力，这由内部 10 k Ω 上拉电阻决定。

下降时间 (t_{fA} , t_{fB}) 取决于驱动外部设备的边缘速率和输出阻抗
TLX0102 数据 I/O，以及数据线上的电容负载。

同样地， t_{PHL} 和最大数据速率也取决于外部驱动器的输出阻抗。数据手册中的 t_{fA} 、 t_{fB} 、 t_{PHL} 和最大数据速率值均假设外部驱动器的输出阻抗小于 50 Ω 。

功能描述

10.4 输出负载考虑

我们建议谨慎进行 PCB 布局，使用较短的 PCB 走线，以避免过大的电容负载并确保正确的 OS 触发。PCB 信号走线长度应保持足够短，以使任何反射的往返延迟小于单次触发持续时间。这可确保任何反射在驱动器处都具有低阻抗，从而提高信号完整性。OS 电路设计为保持开启状态约 30 ns。可驱动的集总负载的最大电容也直接取决于单次触发持续时间。对于非常重的电容负载，单次触发可能会在信号完全驱动至正电源轨之前超时。OS 持续时间的设置旨在最佳地优化动态 ICC、负载驱动能力和最大比特率考虑因素之间的权衡。PCB 走线长度和连接器都会增加 TLX0102 设备输出的电容，因此建议考虑该集中负载电容，以避免操作系统重新触发、总线争用、输出信号振荡或其他不利的系统级影响。

10.5 启用和禁用

TLX0102 器件具有 OE 输入，可通过将 OE 设置为低电平来禁用器件，这将使所有 I/O 处于高阻状态。禁用时间 (t_{dis}) 表示 OE 变为低电平和输出禁用 (Hi-Z) 之间的延迟时间。使能时间 (t_{en}) 表示用户必须允许的单个触发电路在 OE 变为高电平后开始工作的时间。

10.6 I/O 线上的上拉或下拉电阻

每个 A 端口 I/O 都有一个内部 10 k Ω 上拉电阻连接至 V_{CCA} ，每个 B 端口 I/O 都有一个内部 10 k Ω 上拉电阻连接至 V_{CCB} 。如果需要较小阻值的上拉电阻，则必须在 I/O 和 V_{CCA} 或 V_{CCB} 之间添加一个外部电阻（与内部 10 k Ω 电阻并联）。但是，添加较低阻值的上拉电阻会影响 V_{OL} 电平。当 OE 引脚为低电平时，TLX0102 的内部上拉电阻将被禁用。

11 应用与实施

以下应用部分中的信息不属于 TLXIC 组件规范的一部分，TLXIC 不保证其准确性或完整性。TLXIC 的客户应自行负责确定组件是否适合其用途。客户应验证并测试其设计实现，以确认系统功能。

11.1 申请信息

TLX0102 器件可用于弥合两个电压节点之间的数字开关兼容性差距，从而成功连接电子系统中常见的逻辑阈值电平。它应采用点对点拓扑结构，用于连接工作在不同接口电压的设备或系统。其主要目标应用是与数据 I/O（例如 I²C 或单线接口）上的开漏驱动器进行接口，这些应用中的数据是双向的，且无需控制信号。该器件也可用于将推挽驱动器连接到数据 I/O 的应用，但对于此类推挽应用，TLX0102 可能是更佳选择。

11.2 典型应用

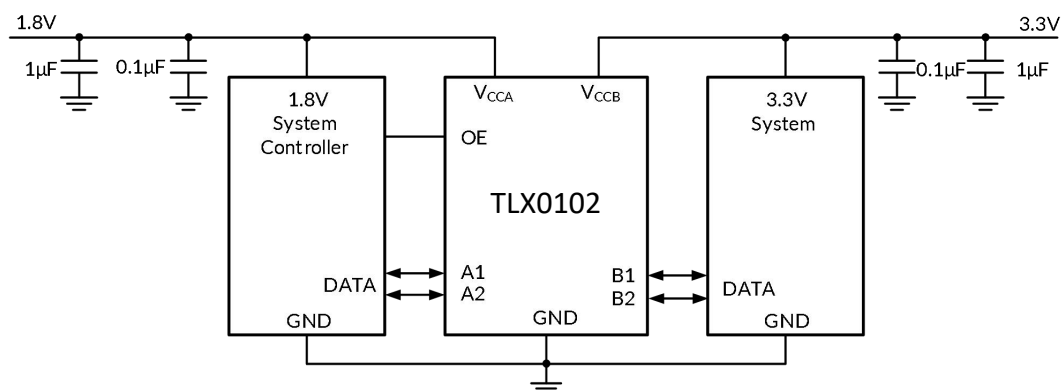
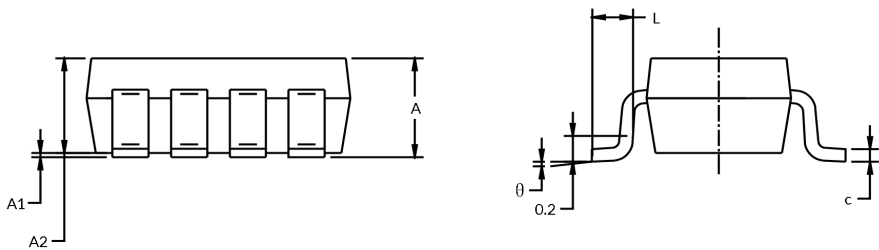
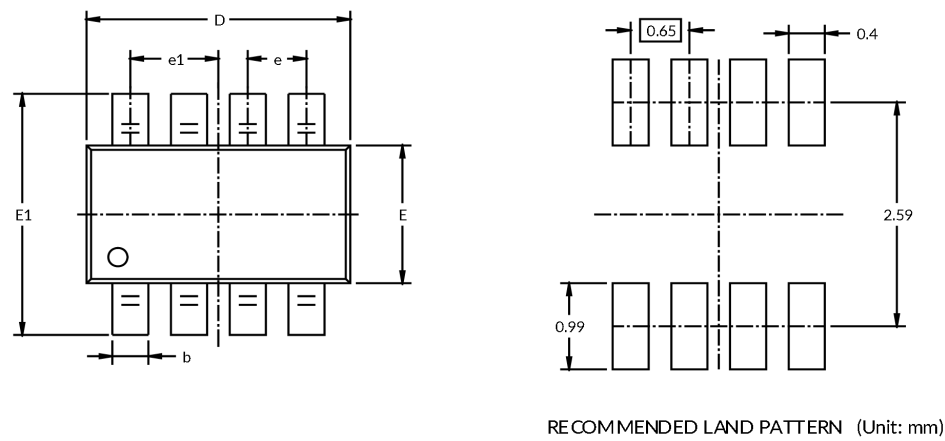


图 23. 典型应用电路

12 包装外形尺寸

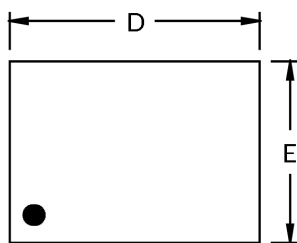
SOT23-8 (3)



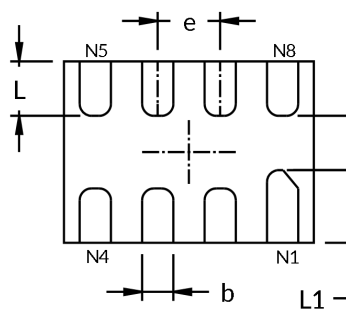
代码	尺寸 (毫米)		尺寸 (英寸)	
	最小值	最大值	最小值	最大值
A ⁽¹⁾	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D ⁽¹⁾	2.820	3.020	0.111	0.119
E ⁽¹⁾	1.500	1.700	0.059	0.067
E1	2.650	2.950	0.104	0.116
e	0.650(BSC) ⁽²⁾		0.026(BSC) ⁽²⁾	
e1	0.975(BSC) ⁽²⁾		0.038(BSC) ⁽²⁾	
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

笔记:

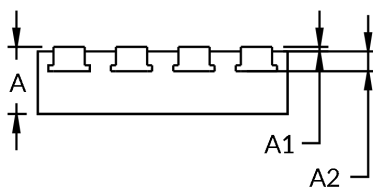
- 1.不包括每侧最大 0.15 毫米的塑料或金属突出物。
- 2. BSC (中心间基本间距), “基本”间距是名义上的。
- 3. 本图纸如有更改, 恕不另行通知。

XDFN 1.4X1-8 ⁽³⁾

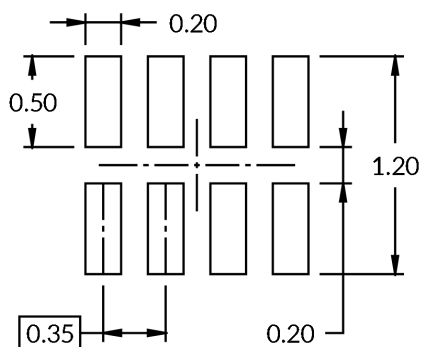
TOP VIEW



BOTTOM VIEW



SIDE VIEW

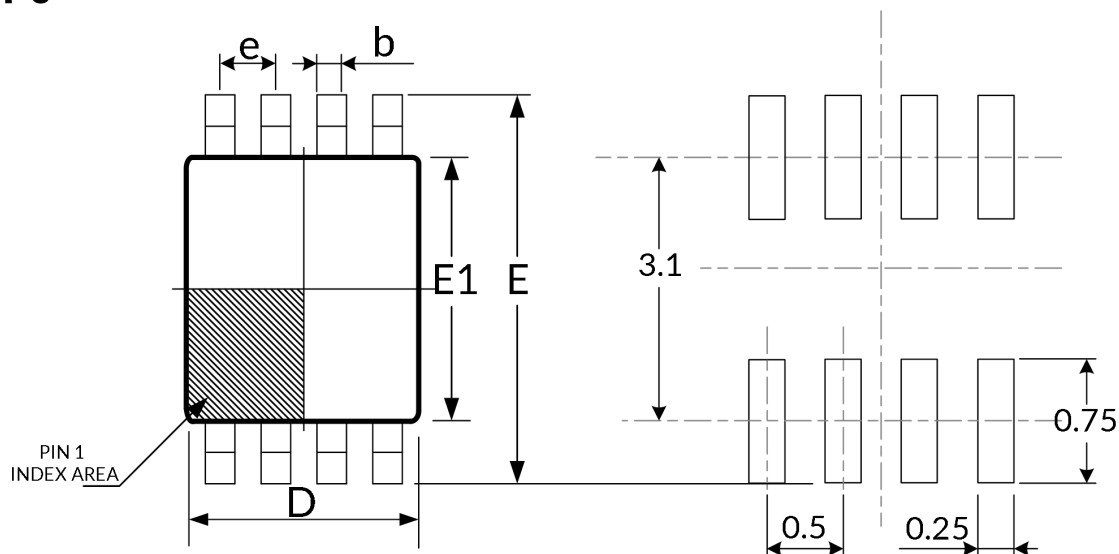


RECOMMENDED LAND PATTERN (Unit: mm)

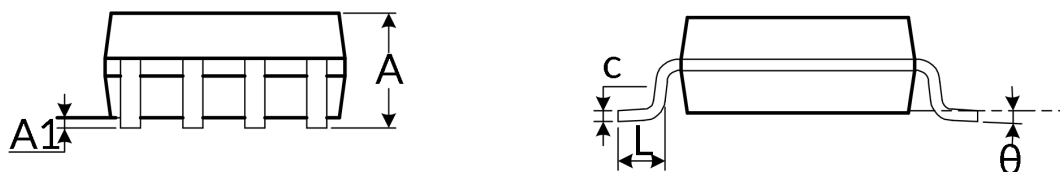
代码	尺寸 (毫米)		尺寸 (英寸)	
	最小值	最大值	最小值	最大值
A ⁽¹⁾	0.340	0.400	0.013	0.016
A1	0.000	0.050	0.000	0.002
A2	0.110 REF ⁽²⁾		0.004 REF ⁽²⁾	
D ⁽¹⁾	1.350	1.450	0.053	0.057
E ⁽¹⁾	0.950	1.050	0.037	0.041
k	0.200 MIN		0.008 MIN	
b	0.150	0.200	0.006	0.008
e	0.350 TYP		0.014 TYP	
L	0.250	0.350	0.010	0.014
L1	0.350	0.450	0.014	0.018

笔记:

1. 不包括每侧最大 0.075 毫米的塑料或金属突出物。
2. REF 是 Reference 的缩写。
3. 本图纸如有更改，恕不另行通知。

VSSOP 8 ⁽³⁾

RECOMMENDED LAND PATTERN (Unit: mm)

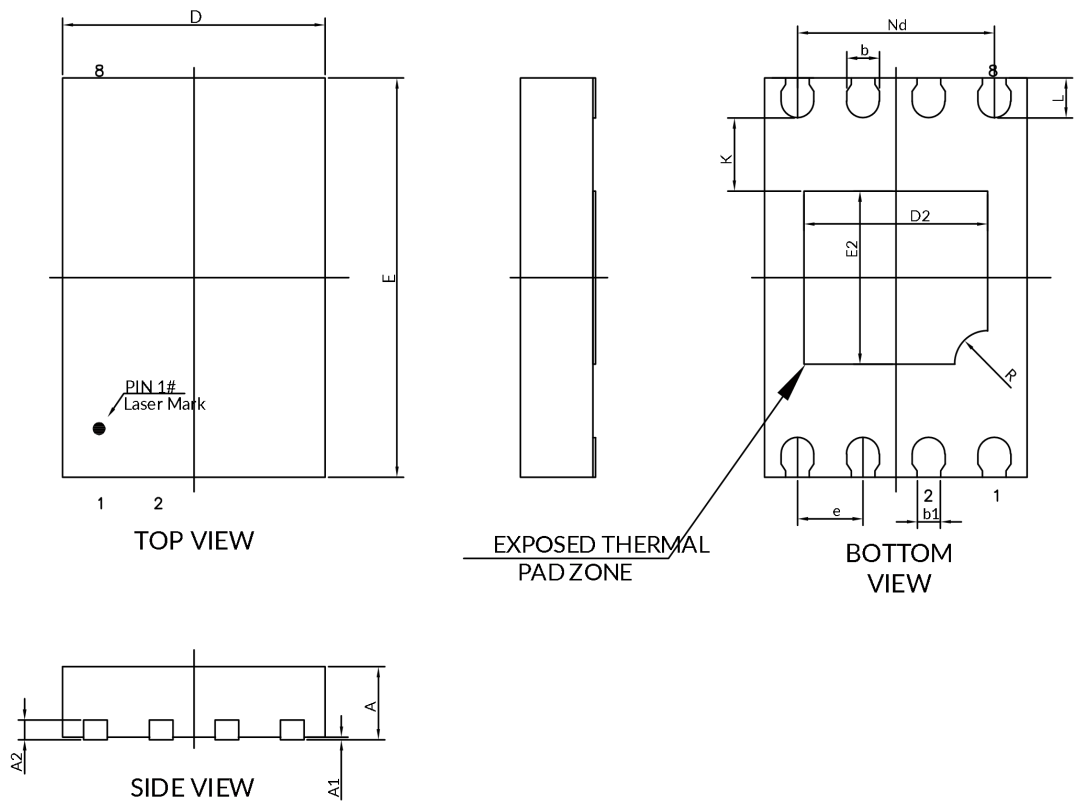


代码	尺寸 (毫米)		尺寸 (英寸)	
	最小值	最大值	最小值	最大值
A ⁽¹⁾	0.600	0.900	0.024	0.085
A1	0.000	0.100	0.000	0.004
b	0.170	0.250	0.007	0.010
c	0.100	0.200	0.004	0.008
D ⁽¹⁾	1.900	2.100	0.075	0.083
e	0.500(BSC) ⁽²⁾		0.020(BSC) ⁽²⁾	
E	3.000	3.200	0.118	0.126
E1 ⁽¹⁾	2.200	2.400	0.087	0.095
L	0.200	0.350	0.008	0.014
θ	0°	6°	0°	6°

笔记:

1. 不包括每侧最大 0.15 毫米的塑料或金属突出物。
2. BSC (中心间基本间距), “基本”间距是名义上的。
3. 本图纸如有更改, 恕不另行通知。

UDFN2X3-8 (4)



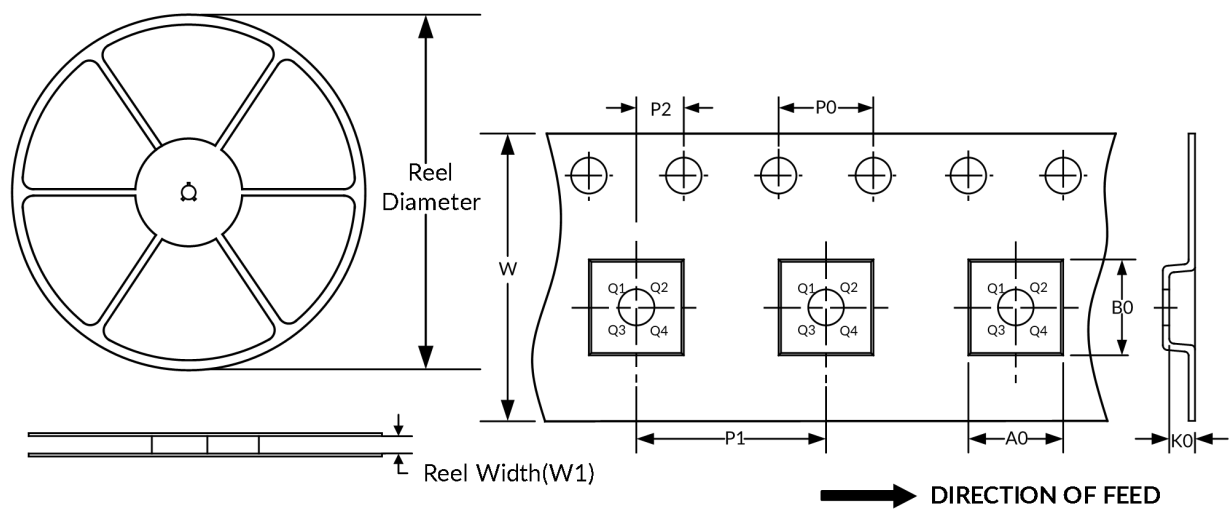
代码	尺寸（毫米）		尺寸（英寸）	
	最小值	最大值	最小值	最大值
A ⁽¹⁾	0.500	0.600	0.020	0.024
A1	0.000	0.050	0.000	0.002
A2	0.152 REF ⁽³⁾		0.006 REF ⁽³⁾	
D ⁽¹⁾	1.900	2.100	0.075	0.083
E ⁽¹⁾	2.900	3.100	0.114	0.122
D2	1.300	1.500	0.051	0.059
E2	1.200	1.400	0.047	0.055
e	0.500 BSC ⁽²⁾		0.020 BSC ⁽²⁾	
Nd	1.500 BSC ⁽²⁾		0.059 BSC ⁽²⁾	
b	0.200	0.300	0.008	0.012
b1	0.180 REF ⁽³⁾		0.007 REF ⁽³⁾	
L	0.250	0.350	0.010	0.014
R	0.200	0.300	0.008	0.012
K	0.500	0.600	0.020	0.024

笔记:

- 1.不包括每侧最大 0.075 毫米的塑料或金属突出物。
- 2. BSC（中心间基本间距），“基本”间距是名义上的。
- 3. REF 是 Reference 的缩写。
- 4. 本图纸如有更改，恕不另行通知。

13 卷带信息

卷轴尺寸 磁带尺寸



注：图片仅供参考，请以实物为准。

卷带封装关键参数表

封装类型	卷轴直径	卷轴宽度 (毫米)	A0 (mm)	B0 (mm)	K0 (mm)	P0 (mm)	P1 (mm)	P2 (mm)	W (mm)	Pin1 Quadrant
SOT23-8	7"	9.5	3.17	3.23	1.37	4.0	4.0	2.0	8.0	Q3
XDFN1.4X1-8	7"	9.5	1.2	1.6	0.5	4.0	4.0	2.0	8.0	Q1
VSSOP8	7"	9.5	2.25	3.35	1.40	4.0	4.0	2.0	8.0	Q3
UDFN2X3-8	7"	9.5	2.30	3.30	0.95	4.0	4.0	2.0	8.0	Q2

- 笔记:
- 所有尺寸均为标称尺寸。
 - 不包括每侧最大 0.15 毫米的塑料或金属突出物。