

无锡泰连芯科技有限公司

TLX1320

12 位低功耗数模转换器

2025 年 11 月

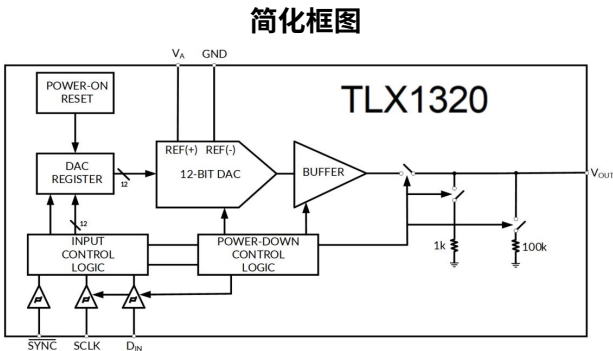
12 位低功耗数模转换器

1 特性

- 确保单调性
- 低功耗运行
- 轨到轨电压输出
- 上电复位至零伏输出
- 宽温度范围：-55°C~+125°C
- 宽电源范围：2.7 V ~ 5.5 V
- 小型封装
- 掉电功能
- 分辨率：12 位
- INL: -0.7/1.2 LSB (典型值)
- DNL: -0.1/0.2 LSB (典型值)
- 零码误差：1.3 mV (典型值)
- 满量程误差：-0.01%FS (典型值)
- 0.48mW (3.6 V) / 1.05mW (5.5 V) 标准模式功耗 (典型值)
- 0.036μW (3.6V) /0.055μW (5.5V) 掉电模式 (典型值)

2 应用

- 电池供电仪器
- 数字增益和偏移调节
- 可编程电压和电流源
- 可编程衰减器
- 汽车



3 概述

TLX1320 器件是一款功能全面的通用型 12 位电压输出数模转换器 (DAC)，支持单电源电压范围为 2.7V 至 5.5V，3.6V 工作电压下仅消耗 134μA 的电流。其片内输出放大器可实现轨到轨输出摆幅，三线串行接口在标称电源电压范围内最高支持 30MHz 时钟频率，并兼容标准 SPI™、QSPI、MICROWIRE 及 DSP 接口。

TLX1320 的电源电压兼作基准电压源，提供尽可能宽的输出动态范围。上电复位电路确保 DAC 输出在启动时归零，并保持该状态直至器件接收到有效写入指令。掉电功能可将功耗降低至不足微瓦。

TLX1320 的低功耗特性和小型封装使其成为电池供电设备的理想选择。

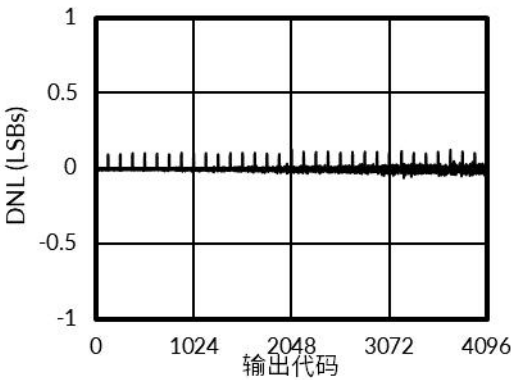
质量等级：军温级&企军标

器件信息 (1)

型号	封装	封装尺寸 (标称值)
TLX1320	SOT23-6	1.60 mm × 2.90 mm

(1) 详细的订单型号说明，请参考数据表后的封装选项部分。

DNL 与输出代码的关系



目录

1 特性	2
2 应用	2
3 概述	2
4 修订历史	4
5 封装和订单说明⁽¹⁾	5
6 引脚定义和功能	6
7 规格	7
7.1 绝对最大额定参数	7
7.2 ESD 等级	7
7.3 推荐工作条件	8
7.4 典型电气参数	9
7.5 交流和时序特性	11
7.6 典型参数曲线	13
8 详细说明	18
8.1 概览	18
8.2 功能框图	18
8.3 特性说明	18
8.3.1 DAC 架构	18
8.3.2 电阻串	18
8.3.3 输出放大器	19
8.4 器件功能模式	19
8.4.1 上电模式	19
8.4.2 掉电模式	19
8.5 编程	20
8.5.1 串行接口	20
8.5.2 输入移位寄存器	20
9 应用与设计	21
9.1 应用信息	21
9.1.1 DSP 微处理器接口	21
9.1.1.1 ADSP-2101/ADSP-2103 接口	21
9.1.1.2 80C51/80L51 接口	21
9.1.2 双极性操作	22
10 PCB 版图设计	23
10.1 PCB 布局设计注意事项	23
10.2 PCB 布局示意图	23
11 封装规格尺寸	24
12 包装规格尺寸	25

4 修订历史

注意: 更新前的版本页码可能与当前版本不同。

版本	更新日期	变更项目
A.0	2025/10/12	初始版
A.1	2025/01/14	正式版
A.2	2025/11/18	1、 INL 参数的上下限已从 ± 2.5 更改为 ± 3 。 2、 DNL 参数的上下限已从 ± 0.25 更改为 ± 0.4 。 3、 FSE 参数的上下限已从 ± 0.06 更改为 ± 0.09 , 且高低温下的典型值已从 -0.02 更改为 $-0.04/+0.02$ 。 4、 直流输出阻抗已从 1 更改为 0.5。 5、 与上一版本相比, 功耗已显著降低。 6、 增加功耗测试条件的规格说明。

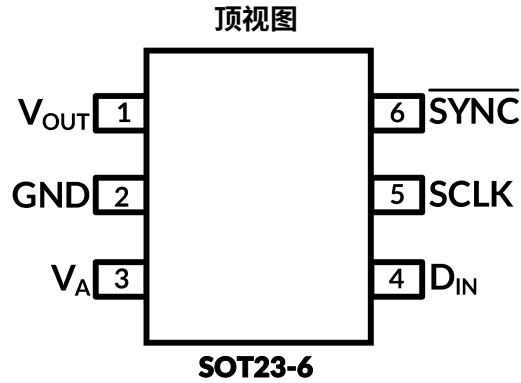
5 封装和订单说明⁽¹⁾

订单型号	温度范围	封装类型	丝印 ⁽²⁾	MSL ⁽³⁾	质量等级
JTLX1320XH6	-55°C ~125°C	SOT23-6	1320	MSL1	企军级
JTLX1320XH6(W)	-55°C ~125°C	SOT23-6	1320	MSL1	军温级
TLX1320XH6	-40°C ~125°C	SOT23-6	1320	MSL1	工业级

注意:

- (1) 该信息是当前版本的最新数据。这些数据如有更新，将及时更新到我司官网，恕不另行通知。
- (2) 丝印可能会有其他附加的代码，用于产品的内控追溯（包括数据代码和供应商代码）或者标志产地。
- (3) TLXIC 装配厂使用符合 JEDEC 工业标准 J-STD-20F 的通用预处理设置对 MSL 级别进行分类。如果您的最终应用对预处理设置非常关键，或者您有特殊要求，请与 TLXIC 技术支持联系。

6 引脚定义和功能



引脚功能

引脚		I/O	功能说明
引脚名称	SOT 编号		
V _{OUT}	1	模拟输出	模拟输出电压
GND	2	接地	所有片上电路的基准地。
V _A	3	电源	电源和基准输入。应与 GND 去耦。
D _{IN}	4	数字输入	串行数据输入。当 SYNC 信号变低后，数据在 SCLK 的下降沿被同步输入至 16 位移位寄存器中。
SCLK	5	数字输入	串行时钟输入。数据在该引脚的下降沿被同步输入至输入移位寄存器。
SYNC	6	数字输入	数据输入的帧同步信号输入。当此引脚变为低电平时，将启用输入移位寄存器，数据在 SCLK 的下降沿进行传输。DAC 在第 16 个时钟周期更新输出；若在第 16 个时钟前 SYNC 被拉高，则其上升沿将作为中断信号，DAC 忽略此次写入序列。

7 规格

7.1 绝对最大额定参数

在自然通风温度范围内（除非特别注明）⁽¹⁾⁽²⁾

		最小值	最大值	单位
电源电压, V _A			6.5	V
任意输入引脚上的电压		-0.3	(V _A + 0.3)	V
任意引脚的输入电流 ⁽³⁾			10	mA
封装输入电流 ⁽³⁾			20	mA
T _A = 25°C 功耗		See ⁽⁴⁾		
结至环境热阻, θ _{JA} ⁽⁵⁾	SOT23-6		250	°C/W
储存温度, T _{stg}		-65	150	°C

- (1) 这里只表示产品在测试条件下得到的极限值，并不表示产品在这些条件下或者其他超出规格限定的参数条件下能够正常工作，超过上述绝对最大额定值所规定的范围将对产品造成损害，无法预测产品在上述条件外的工作状态。如果产品长期在上述条件外的条件下工作，可能影响产品性能。
- (2) 所有电压测量均以接地端 (GND=0V) 为基准，除非特别注明。
- (3) 当任意引脚输入电压超过电源范围（即低于 GND 或高于工作电压 V_A）时，该引脚电流必须限制在 10mA 以内。因封装最大输入电流额定值为 20mA，故最多允许两个引脚在超过电源范围时以 10mA 电流工作。
- (4) 器件最高结温 (T_{JMAX}) 为 150°C。最大允许功耗由 T_{JMAX}、结至环境热阻 (θ_{JA}) 及环境温度 (T_A) 共同决定，计算公式为：P_{DMAX} = (T_{JMAX} - T_A) / θ_{JA}。需注意，最大功耗值仅在严重故障状态下才会达到（例如输入/输出引脚电压超出电源范围或电源极性反接），此类情况必须严格避免。
- (5) 封装热阻抗根据 JESD-51 标准计算。

7.2 ESD 等级

以下 ESD 信息仅针对在防静电保护区内操作的敏感设备。

			标称值	单位
V _(ESD)	静电放电	人体模型 (HBM)，符合 ANSI/ESDA/JEDEC JS001-2023 规范	±2000	V
		带电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002-2022 规范	±1500	
		机械模型 (MM)，符合 JESD22-A115C(2010)	±200	



ESD 灵敏性警告

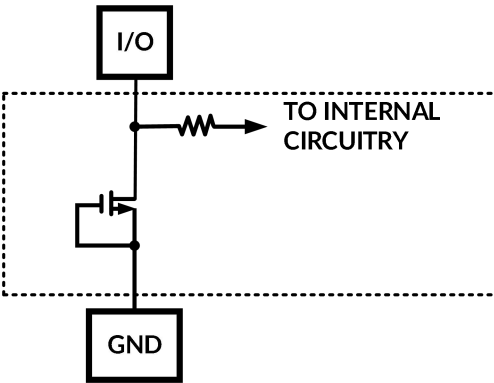
ESD 损坏的范围可以从细微的性能下降到完全的设备失效。精密集成电路可能更容易受到损坏，因为非常小的参数变化有可能导致器件不符合其公布的参数规格。

7.3 推荐工作条件

在自然通风温度范围内（除非特别注明）

	最小值	最大值	单位
自然通风条件下的工作温度范围, T _A	-55	125	°C
电源电压, V _A	2.7	5.5	V
任意输入电压 ⁽³⁾	-0.1	(V _A + 0.1)	V
输出负载	0	1500	pF
SCLK 频率		30	MHz

- (1) 绝对最大额定值表示设备可能受损的极限值。推荐工作额定值指设备可正常运行的条件，但不保证具体性能极限。有关保证规格和测试条件，请参阅电气特性部分。保证规格仅适用于所列测试条件。当设备未在所列测试条件下运行时，某些性能指标可能会下降。
- (2) 所有电压均以 GND = 0 V 为基准测量，除非另有说明。
- (3) 模拟输入保护方式如下所示：输入电压幅值不超过 V_A + 300 mV 或低于 GND 300 mV 时不会损坏本设备。但若任何输入电压超过 V_A 或低于 GND 超过 100 mV，则可能导致转换结果误差。例如，若输入电压为 2.7V_{DC}，请确保 -100mV ≤ 输入电压 ≤ 2.8V_{DC} 以保证准确转换。



7.4 典型电气参数

以下规格适用于 $V_A = 2.7\text{ V}$ 至 5.5 V 、 $R_L = 2\text{ k}\Omega$ 至 GND、 $C_L = 200\text{ pF}$ 至 GND、 $f_{\text{SCLK}} = 30\text{ MHz}$ 、输入码范围 48 至 4047。

所有限值均适用于 $T_A = 25^\circ\text{C}$ ，除非特别注明。

参数		测试条件		最小值 ⁽¹⁾	典型值 ⁽¹⁾	最大值 ⁽¹⁾	单位
静态性能							
分辨率		T _{MIN} ≤ T _A ≤ T _{MAX}		12			Bits
单调性		T _{MIN} ≤ T _A ≤ T _{MAX}		12			Bits
INL	积分非线性	十进制码 48 至 4047	T _A = 25°C	-3	-0.7/1.2	3	LSB
			T _{MIN} ≤ T _A ≤ T _{MAX}		-0.9/1.4		
DNL	微分非线性	V _A = 2.7 V to 5.5 V	T _A = 25°C	-0.4	-0.1/0.2	0.4	LSB
			T _{MIN} ≤ T _A ≤ T _{MAX}		-0.1/0.25		
ZE	零码误差	I _{OUT} = 0	T _A = 25°C		1.3	4	mV
			T _{MIN} ≤ T _A ≤ T _{MAX}		1.8		
FSE	满量程误差	I _{OUT} = 0	T _A = 25°C	-0.09	-0.01	0.09	%FSR
			T _{MIN} ≤ T _A ≤ T _{MAX}		-0.04/0.02		
GE	增益误差	所有都加载到 DAC 寄存器	T _A = 25°C		-0.03		%FSR
			T _{MIN} ≤ T _A ≤ T _{MAX}		-0.08		
ZCED	零码误差温漂	V _A = 3 V				3.4	μV/°C
		V _A = 5 V				3.7	
TC GE	增益误差温漂	V _A = 3 V				-0.6	ppm/°C
		V _A = 5 V				-0.8	
模拟输出特性 (V _{OUT})							
	输出电压范围 ⁽²⁾			0		V _A	V
ZCO	零码输出	V _A = 3 V, I _{OUT} = 10 μA			1.5	3	mV
		V _A = 3 V, I _{OUT} = 100 μA			4	6	
		V _A = 5 V, I _{OUT} = 10 μA			1.6	3	
		V _A = 5 V, I _{OUT} = 100 μA			2.8	6	
FSO	满量程输出	V _A = 3 V, I _{OUT} = 10 μA		2.995	2.998		V
		V _A = 3 V, I _{OUT} = 100 μA		2.99	2.994		
		V _A = 5 V, I _{OUT} = 10 μA		4.99	4.998		
		V _A = 5 V, I _{OUT} = 100 μA		4.99	4.996		
最大负载电容		R _L = ∞				1500	pF
		R _L = 2 kΩ				1500	
直流输出阻抗					0.5		Ohm
I _{OS}	输出短路电流 (I _{SOURCE})	V _A = 3 V, V _{OUT} = 0 V, 输入码 = FFFh.			-35	-43	mA
		V _A = 5 V, V _{OUT} = 0 V, 输入码 = FFFh.			-38	-45	
I _{OS}	输出短路电流 (I _{SINK})	V _A = 3 V, V _{OUT} = 3 V, 输入码 = 000h.			58	71	mA
		V _A = 5 V, V _{OUT} = 5 V, 输入码 = 000h.			60	73	
逻辑输入							
I _{IN}	输入电流	T _{MIN} ≤ T _A ≤ T _{MAX}				±1	μA
V _{IH}	输入高电压	V _A = 3 V, T _{MIN} ≤ T _A ≤ T _{MAX}		2.1			V
		V _A = 5 V, T _{MIN} ≤ T _A ≤ T _{MAX}		2.8			

典型电气参数 (续)

以下规格适用于 $V_A = 2.7\text{ V}$ 至 5.5 V 、 $R_L = 2\text{ k}\Omega$ 至 GND、 $C_L = 200\text{ pF}$ 至 GND、 $f_{\text{SCLK}} = 30\text{ MHz}$ 、输入码范围 48 至 4047。

所有限值均适用于 $T_A = 25^\circ\text{C}$ ，除非特别注明。

参数		测试条件		最小值 ⁽¹⁾	典型值 ⁽¹⁾	最大值 ⁽¹⁾	单位
V _{IL}	输入低电压	V _A = 3 V, T _{MIN} ≤ T _A ≤ T _{MAX}				0.4	V
		V _A = 5 V, T _{MIN} ≤ T _A ≤ T _{MAX}				0.6	
C _{IN}	输入引脚电容 ⁽²⁾	T _{MIN} ≤ T _A ≤ T _{MAX}			4		pF
电源要求							
I _A	电源电流（空载输出） ⁽³⁾	正常模式	T _A = 25°C		134		μA
		V _A = 3.6 V, f _{SCLK} = 30 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		141		
		正常模式	T _A = 25°C		190		μA
		V _A = 5.5 V, f _{SCLK} = 30 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		225		
		正常模式	T _A = 25°C		114		μA
		V _A = 3.6 V, f _{SCLK} = 20 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		122		
		正常模式	T _A = 25°C		170		μA
		V _A = 5.5 V, f _{SCLK} = 20 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		185		
		正常模式	V _A = 3.6 V		93	105	μA
		f _{SCLK} = 0 MHz	V _A = 5.5 V		113	131	
		所有 PD 模式	T _A = 25°C		43		μA
		V _A = 3 V, f _{SCLK} = 30 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		48		
		所有 PD 模式	T _A = 25°C		94		μA
		V _A = 5 V, f _{SCLK} = 30 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		109		
		所有 PD 模式	T _A = 25°C		29		μA
		V _A = 3 V, f _{SCLK} = 20 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		32		
		所有 PD 模式	T _A = 25°C		63		μA
		V _A = 5 V, f _{SCLK} = 20 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		73		
所有 PD 模式	T _A = 25°C		0.003		μA		
V _A =3.6 V, f _{SCLK} = 0 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		0.7				
所有 PD 模式	T _A = 25°C		0.006		μA		
V _A = 5.5 V, f _{SCLK} = 0 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		1.3				
P _C	功耗（空载输出） ⁽³⁾	正常模式	T _A = 25°C		0.48		mW
		V _A = 3.6 V, f _{SCLK} = 30 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		0.5		
		正常模式	T _A = 25°C		1.05		mW
		V _A = 5.5 V, f _{SCLK} = 30 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		1.24		
		正常模式	T _A = 25°C		0.41		mW
		V _A = 3.6 V, f _{SCLK} = 20 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		0.44		
		正常模式	T _A = 25°C		0.93		mW
		V _A = 5.5 V, f _{SCLK} = 20 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		1		
		正常模式	V _A = 3.6 V		0.34	0.38	mW
		f _{SCLK} = 0 MHz	V _A = 5.5 V		0.62	0.72	
		所有 PD 模式	T _A = 25°C		0.13		mW
		V _A = 3 V, f _{SCLK} = 30 MHz	T _{MIN} ≤ T _A ≤ T _{MAX}		0.15		

典型电气参数 (续)

以下规格适用于 $V_A = 2.7\text{ V}$ 至 5.5 V 、 $R_L = 2\text{ k}\Omega$ 至 GND、 $C_L = 200\text{ pF}$ 至 GND、 $f_{\text{SCLK}} = 30\text{ MHz}$ 、输入码范围 48 至 4047。

所有限值均适用于 $T_A = 25^\circ\text{C}$ ，除非特别注明。

参数		测试条件		最小值 ⁽¹⁾	典型值 ⁽¹⁾	最大值 ⁽¹⁾	单位
P _C	功耗 (空载输出) ⁽³⁾	所有 PD 模式	$T_A = 25^\circ\text{C}$		0.47		mW
		$V_A = 5\text{ V}$, $f_{\text{SCLK}} = 30\text{ MHz}$	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		0.54		
		所有 PD 模式	$T_A = 25^\circ\text{C}$		0.09		mW
		$V_A = 3\text{ V}$, $f_{\text{SCLK}} = 20\text{ MHz}$	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		0.1		
		所有 PD 模式	$T_A = 25^\circ\text{C}$		0.31		mW
		$V_A = 5\text{ V}$, $f_{\text{SCLK}} = 20\text{ MHz}$	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		0.37		
		所有 PD 模式	$T_A = 25^\circ\text{C}$		0.01	0.42	μW
		$V_A = 3.6\text{ V}$, $f_{\text{SCLK}} = 0\text{ MHz}$	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		2.35		
I _{OUT} / I _A	电源效率	I _{LOAD} = 2 mA	$V_A = 5\text{ V}$		95%		
			$V_A = 3\text{ V}$		96%		

(1) 典型值在 $T_A = 25^\circ\text{C}$ 时给出，代表最可能的参数规范。测试限值指定为 AOQL（平均输出质量水平）。

(2) 该参数由设计和/或特性确定，未在生产中进行测试。

(3) 该参数的值随 SCLK 和 SYNC 的变化而变化，其测试条件如下：当 $f_{\text{SCLK}} = 30\text{ MHz}$ 时， $f_{\text{SYNC}} = 176\text{ kHz}$ ；当 $f_{\text{SCLK}} = 20\text{ MHz}$ 时， $f_{\text{SYNC}} = 118\text{ kHz}$ 。

7.5 交流和时序特性

以下规格适用于 $V_A = 2.7\text{ V}$ 至 5.5 V 、 $R_L = 2\text{ k}\Omega$ 至 GND、 $C_L = 200\text{ pF}$ 至 GND、 $f_{\text{SCLK}} = 30\text{ MHz}$ 、输入码范围 48 至 4047。

所有限值均适用于 $T_A = 25^\circ\text{C}$ ，除非特别注明。

参数		测试条件		最小值	典型值	最大值	单位
f _{SCLK}	SCLK 频率	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$				30	MHz
t _s	输出电压建立时间 ⁽¹⁾	400h 至 C00h 代码变更 $R_L = 2\text{ k}\Omega$, $T_A = 25^\circ\text{C}$	$C_L \leq 200\text{ pF}$		3		μs
			$C_L = 500\text{ pF}$		4		
		00Fh 至 FF0h 代码变更, $R_L = 2\text{ k}\Omega$, $T_A = 25^\circ\text{C}$	$C_L \leq 200\text{ pF}$		4		μs
			$C_L = 500\text{ pF}$		6		
SR	输出压摆率				1		V/ μs
	毛刺脉冲	代码从 800h 变更至 7FFh			40		nV-sec
	数字馈通				0.5		nV-sec
t _{WU}	唤醒时间	$V_A = 3\text{ V}$			5		μs
		$V_A = 5\text{ V}$			4		
1/f _{SCLK}	串行时钟频率	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		33			ns
t _H	SCLK 高电平时间	$T_A = 25^\circ\text{C}$		5			ns
		$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		13			
t _L	SCLK 低电平时间	$T_A = 25^\circ\text{C}$		5			ns
		$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		13			
t _{SUCL}	建立时间 SYNC 至 SCLK 上升沿	$T_A = 25^\circ\text{C}$		-15			ns
		$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$		0			

(1) 该参数由设计和/或特性确定，未在生产中进行测试。

交流和时序特性（续）

以下规格适用于 $V_A = 2.7\text{ V}$ 至 5.5 V 、 $R_L = 2\text{ k}\Omega$ 至 GND、 $C_L = 200\text{ pF}$ 至 GND、 $f_{\text{SCLK}} = 30\text{ MHz}$ 、输入码范围 48 至 4047。
所有限值均适用于 $T_A=25^\circ\text{C}$ ，除非特别注明。

参数		测试条件	最小值	典型值	最大值	单位
t_{SUD}	数据建立时间	$T_A = 25^\circ\text{C}$	4			ns
		$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	5			
t_{DHD}	数据保持时间	$T_A = 25^\circ\text{C}$	4			ns
		$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	5			
t_{CS}	SCLK 下降沿至 $\overline{\text{SYNC}}$ 上升沿时间	$V_A = 3\text{ V}$	$T_A = 25^\circ\text{C}$	3		ns
			$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	5		
		$V_A = 5\text{ V}$	$T_A = 25^\circ\text{C}$	3		ns
			$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	5		
t_{SYNC}	$\overline{\text{SYNC}}$ 高电平时间	$2.7 \leq V_A \leq 3.6$	$T_A = 25^\circ\text{C}$	10		ns
			$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	20		
		$3.6 \leq V_A \leq 5.5$	$T_A = 25^\circ\text{C}$	6		ns
			$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	10		

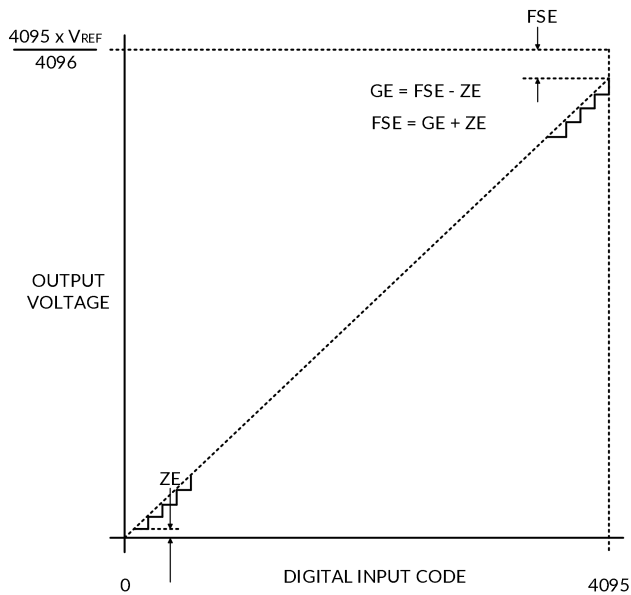


图 1. 输入/输出传输特性

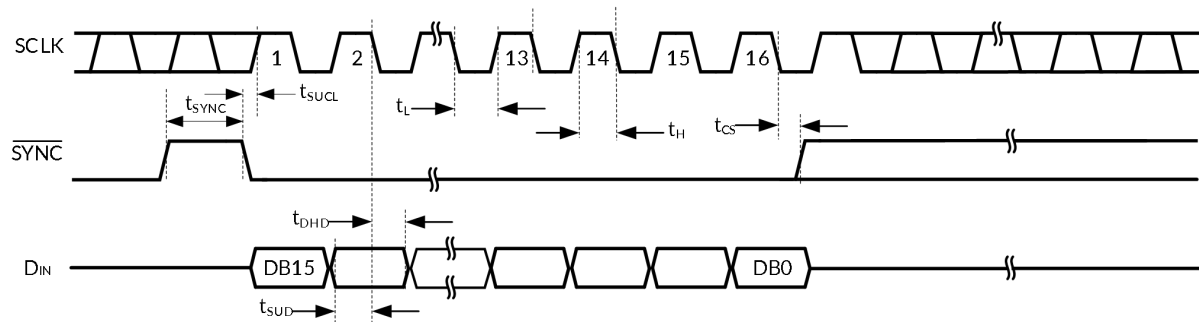


图 2. TLX1320 时序

7.6 典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

$f_{\text{SCLK}} = 30 \text{ MHz}$, $T_A = 25^\circ\text{C}$, 输入码范围 48 至 4047, 除非特别注明。

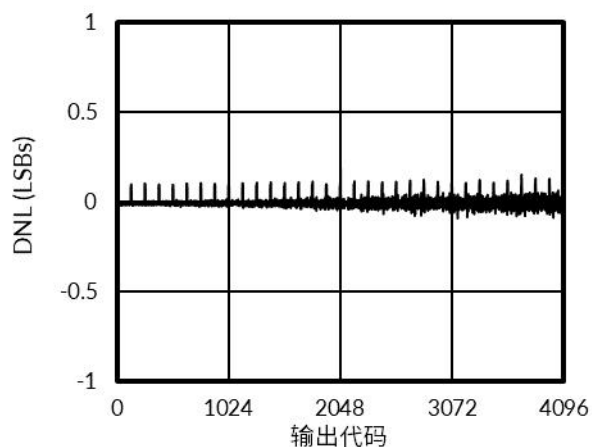


图 3. $V_A = 3\text{V}$ 时的微分非线性 (DNL) 曲线

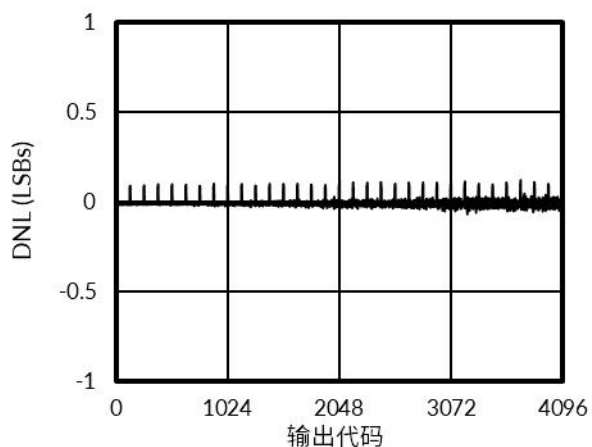


图 4. $V_A = 5\text{V}$ 时的微分非线性 (DNL) 曲线

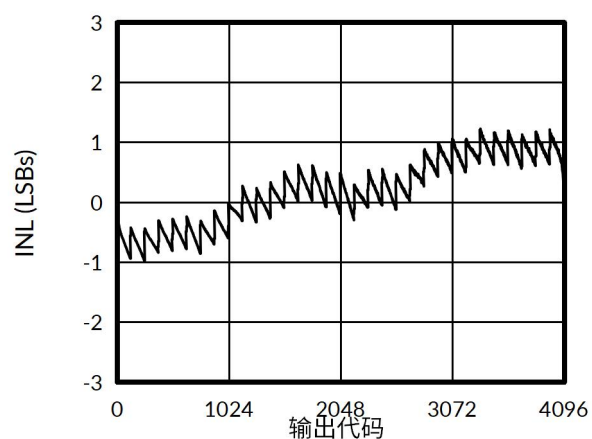


图 5. $V_A = 3\text{V}$ 时的积分非线性 (INL) 曲线

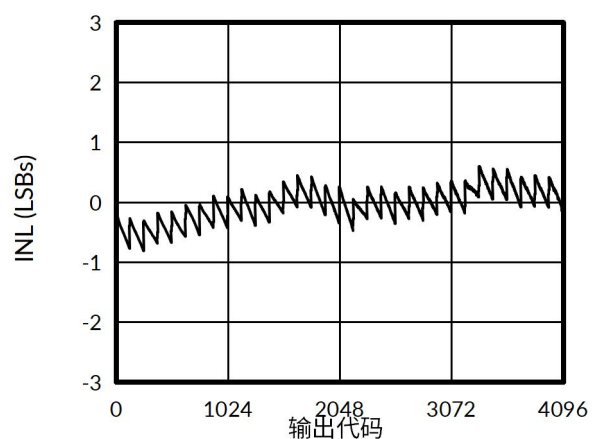


图 6. $V_A = 5\text{V}$ 时的积分非线性 (INL) 曲线

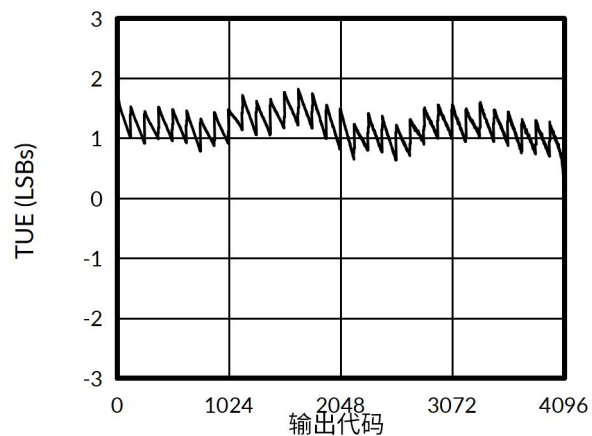


图 7. $V_A = 3\text{V}$ 时的总未调整误差 (TUE) 曲线

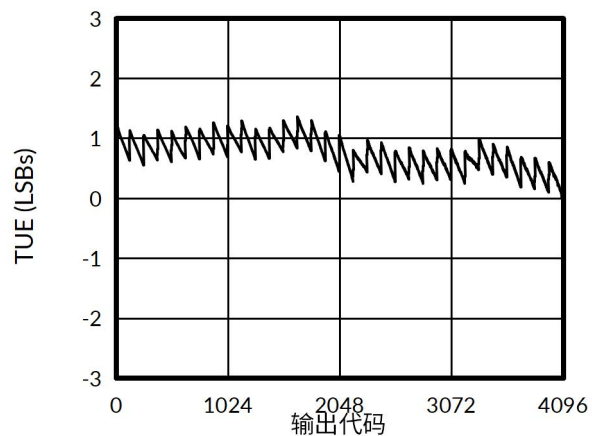


图 8. $V_A = 5\text{V}$ 时的总未调整误差 (TUE) 曲线

典型参数曲线 (续)

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

$f_{SCLK} = 30 \text{ MHz}$, $T_A = 25^\circ\text{C}$, 输入码范围 48 至 4047, 除非特别注明。

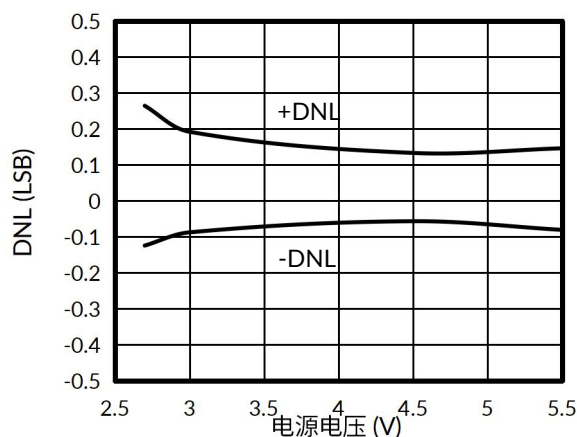


图 9. 微分非线性 (DNL) 与电源电压 (V_A) 的关系

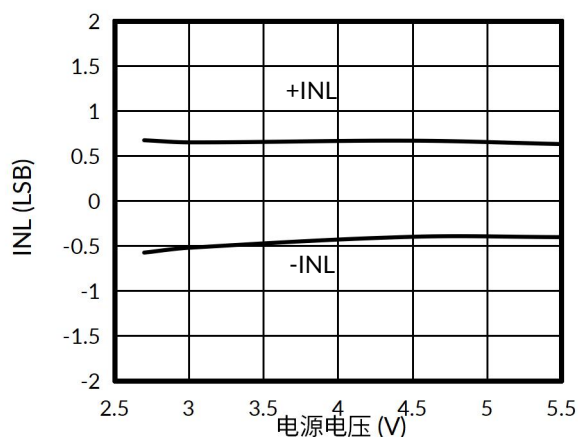


图 10. 积分非线性 (INL) 与电源电压 (V_A) 的关系

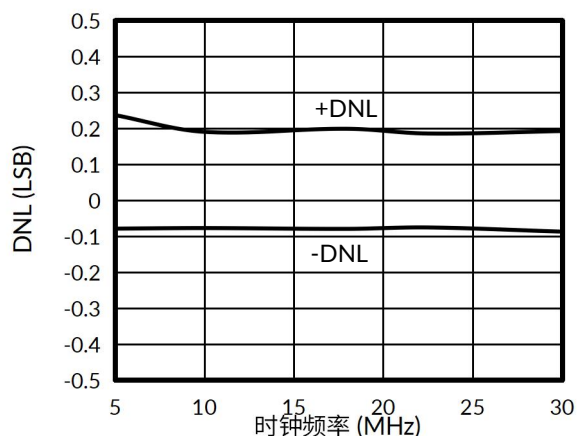


图 11. 3V 时微分非线性 (DNL) 与时钟频率 (f_{SCLK}) 的关系

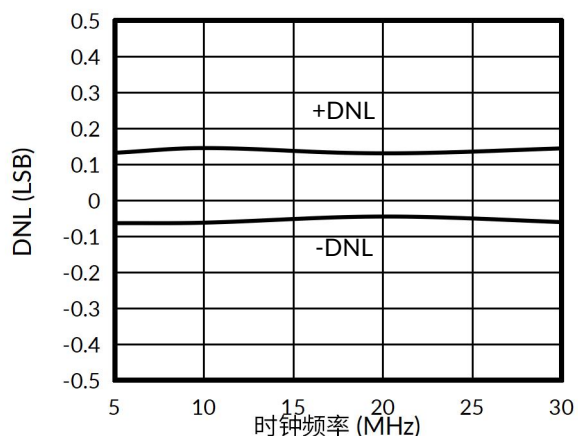


图 12. 5V 时微分非线性 (DNL) 与时钟频率 (f_{SCLK}) 的关系

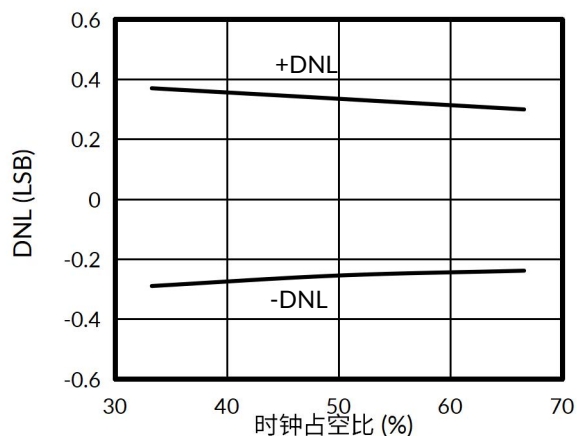


图 13. 3V 时微分非线性 (DNL) 与时钟占空比的关系

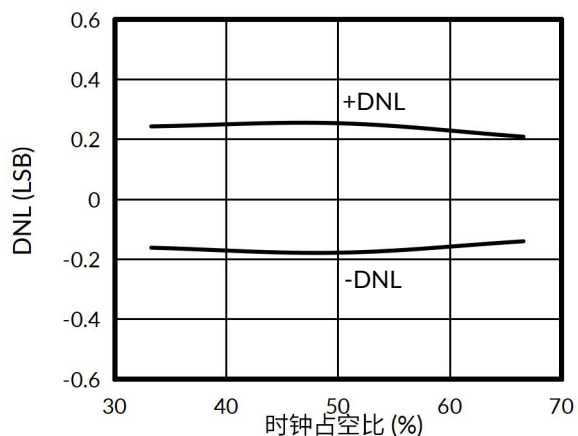


图 14. 5V 时微分非线性 (DNL) 与时钟占空比的关系

典型参数曲线 (续)

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

$f_{SCLK} = 30 \text{ MHz}$, $T_A = 25^\circ\text{C}$, 输入码范围 48 至 4047, 除非特别注明。

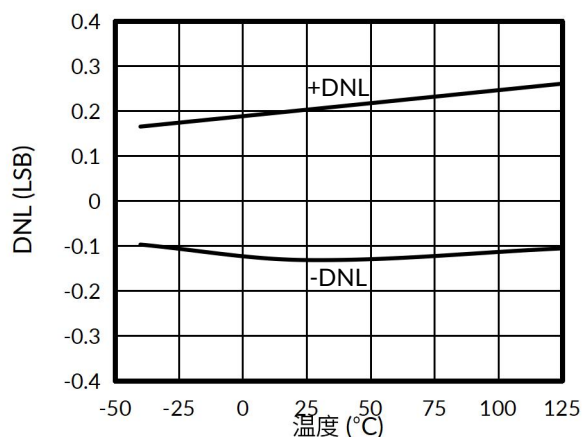


图 15. 3V 时微分非线性 (DNL) 与温度的关系

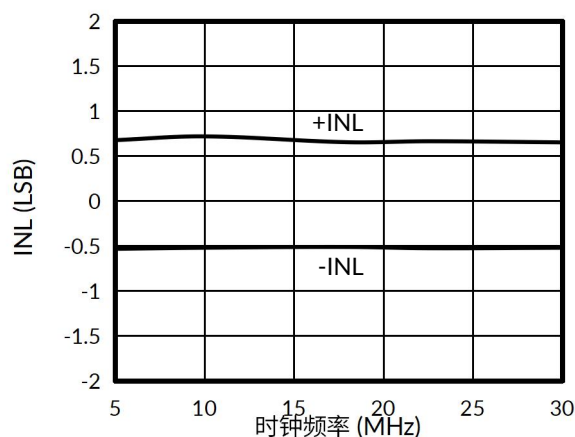


图 16. 3V 时积分非线性 (INL) 与时钟频率 (f_{SCLK}) 的关系

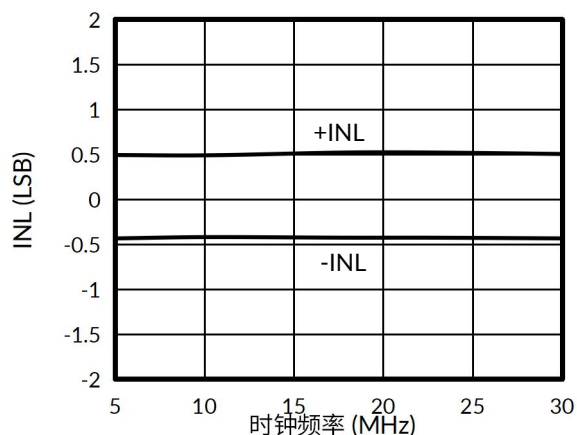


图 17. 5V 时积分非线性 (INL) 与时钟频率 (f_{SCLK}) 的关系

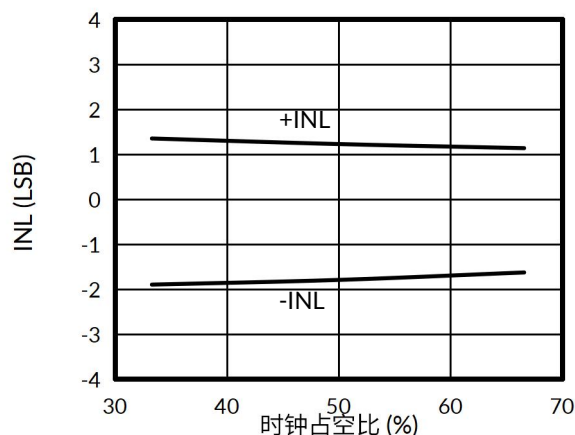


图 18. 3V 时积分非线性 (INL) 与时钟占空比的关系

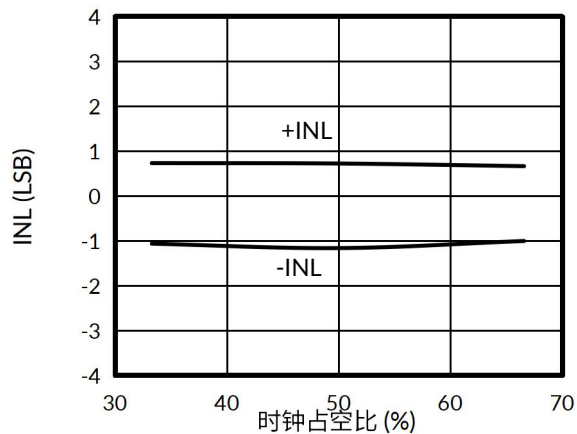


图 19. 5V 时积分非线性 (INL) 与时钟占空比的关系

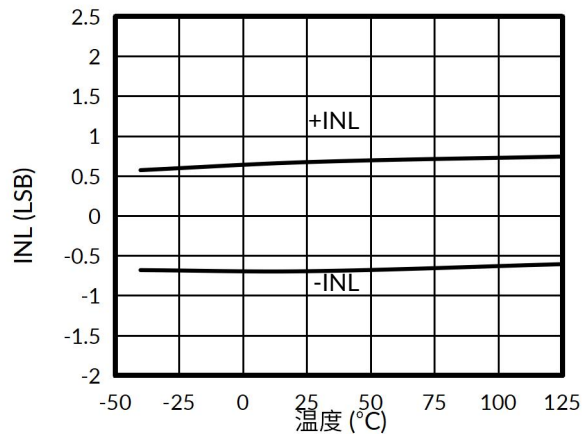


图 20. 3V 时积分非线性 (INL) 与温度的关系

典型参数曲线 (续)

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

$f_{\text{CLK}} = 30 \text{ MHz}$, $T_A = 25^\circ\text{C}$, 输入码范围 48 至 4047, 除非特别注明。

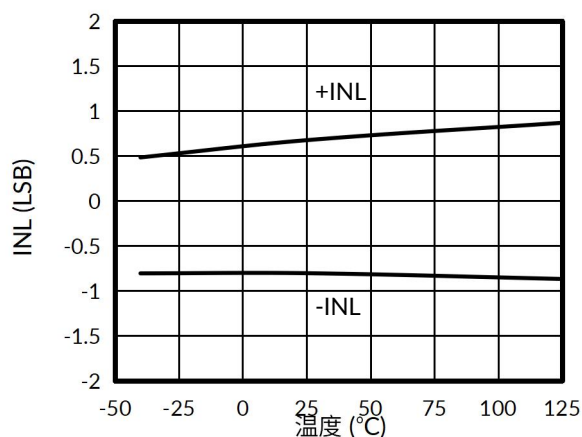


图 21. 5V 时积分非线性 (INL) 与温度的关系

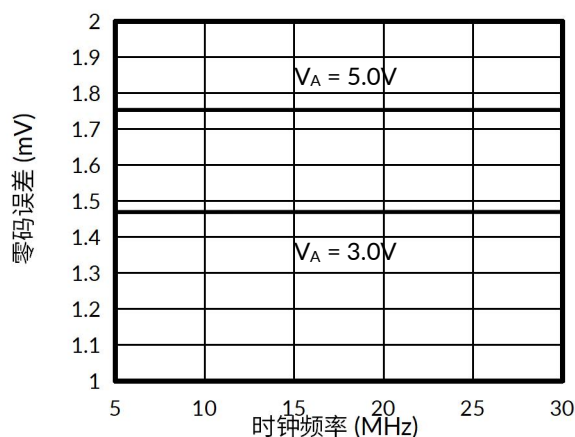


图 22. 零码误差与时钟频率 (f_{CLK}) 的关系

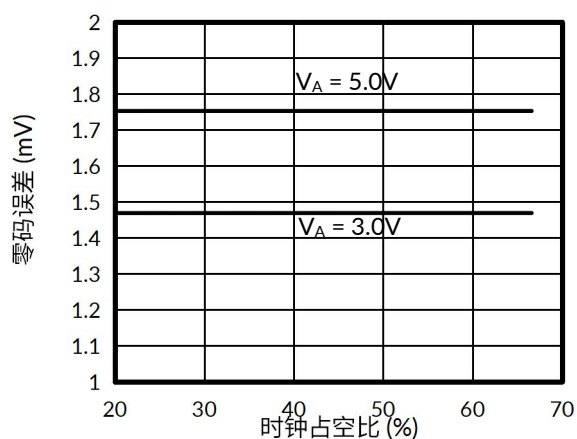


图 23. 零码误差与时钟占空比的关系

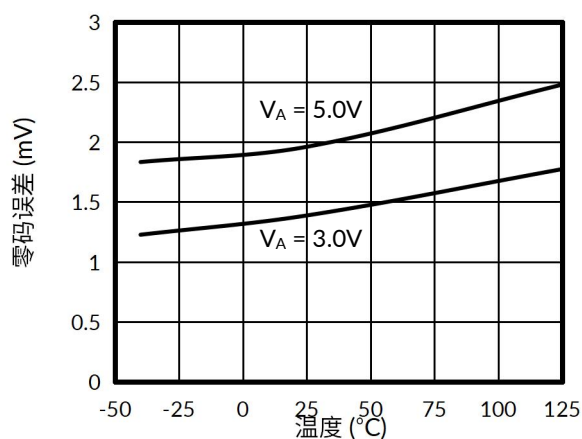


图 24. 零码误差与温度的关系

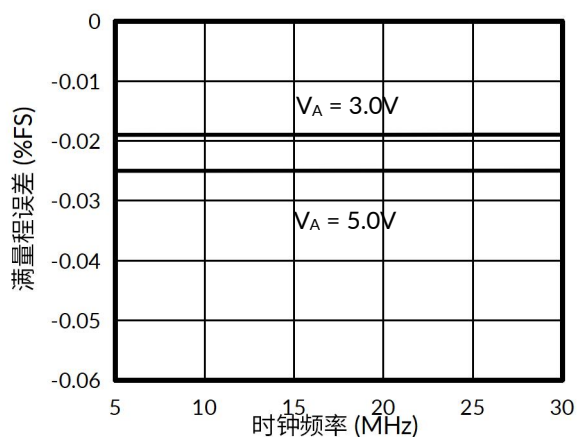


图 25. 满量程误差与时钟频率 (f_{CLK}) 的关系

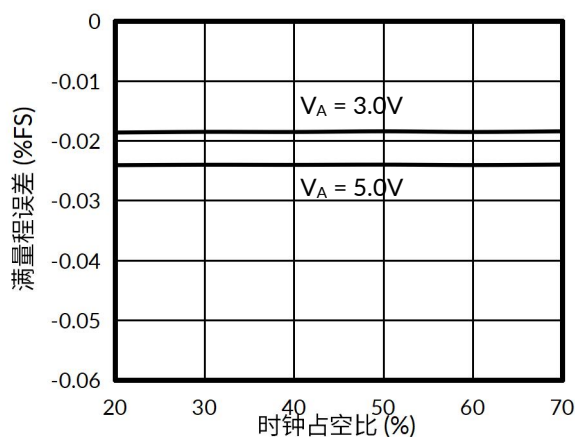


图 26. 满量程误差与时钟占空比的关系

典型参数曲线 (续)

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

$f_{\text{SCLK}} = 30 \text{ MHz}$, $T_A = 25^\circ\text{C}$, 输入码范围 48 至 4047, 除非特别注明。

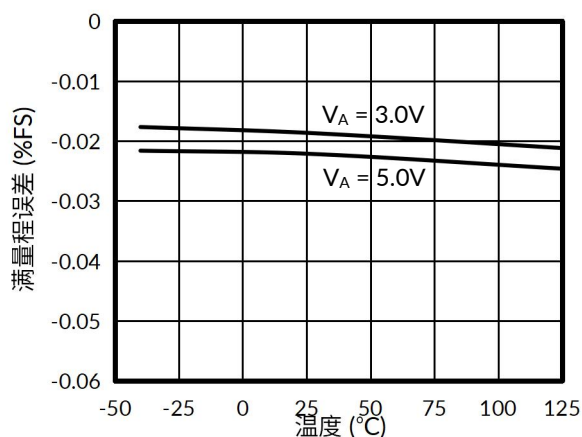


图 27. 满量程误差与温度的关系

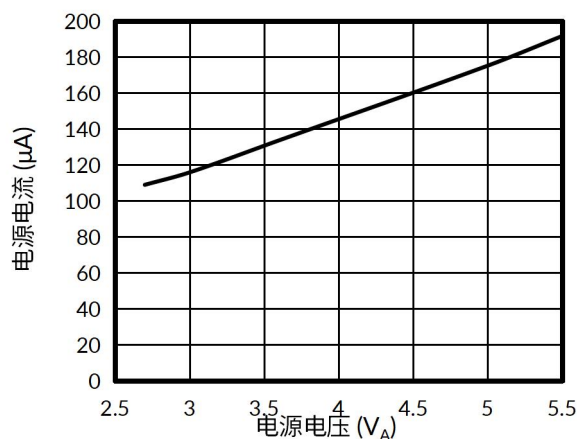


图 28. 电源电流与电源电压 (V_A) 的关系

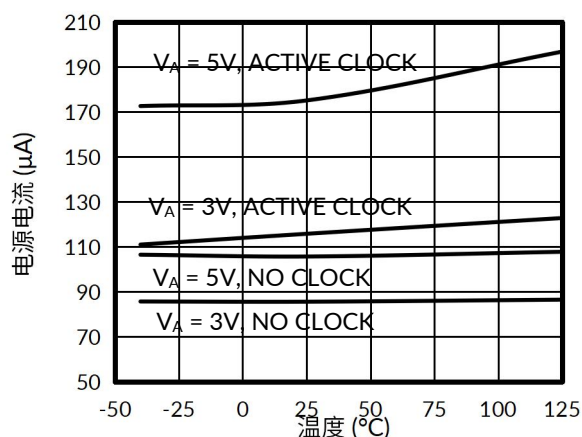


图 29. 电源电流与温度的关系

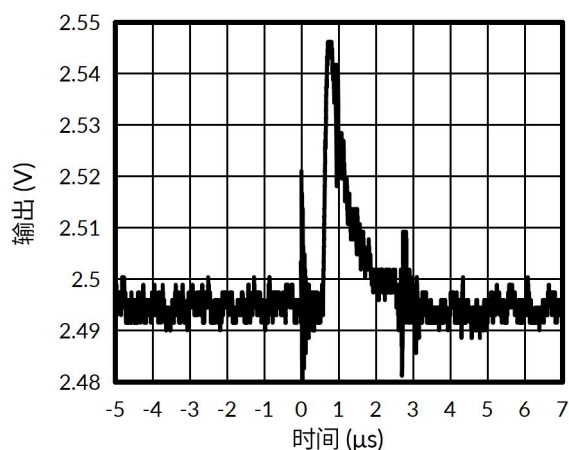


图 30. 5V 毛刺响应

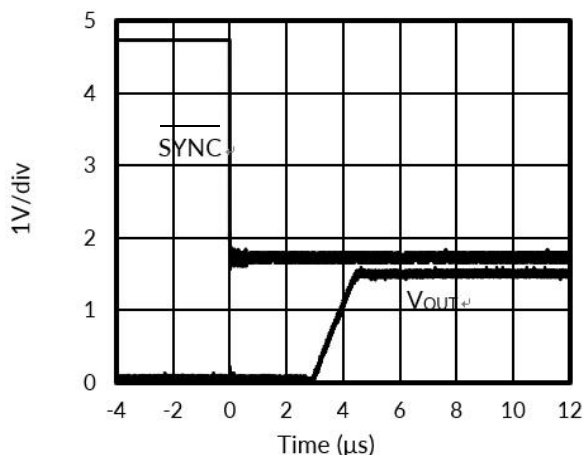


图 31. 3V 唤醒时间

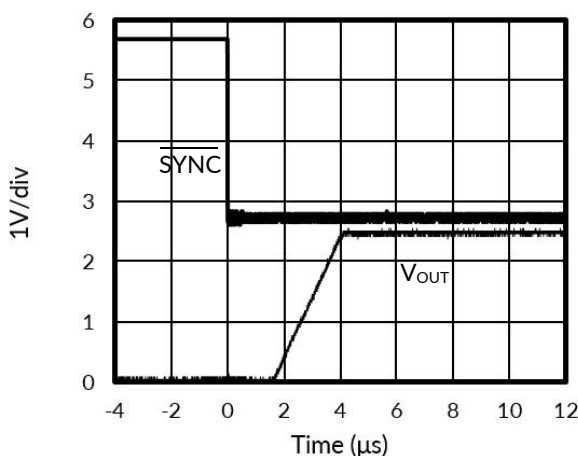


图 32. 5V 唤醒时间

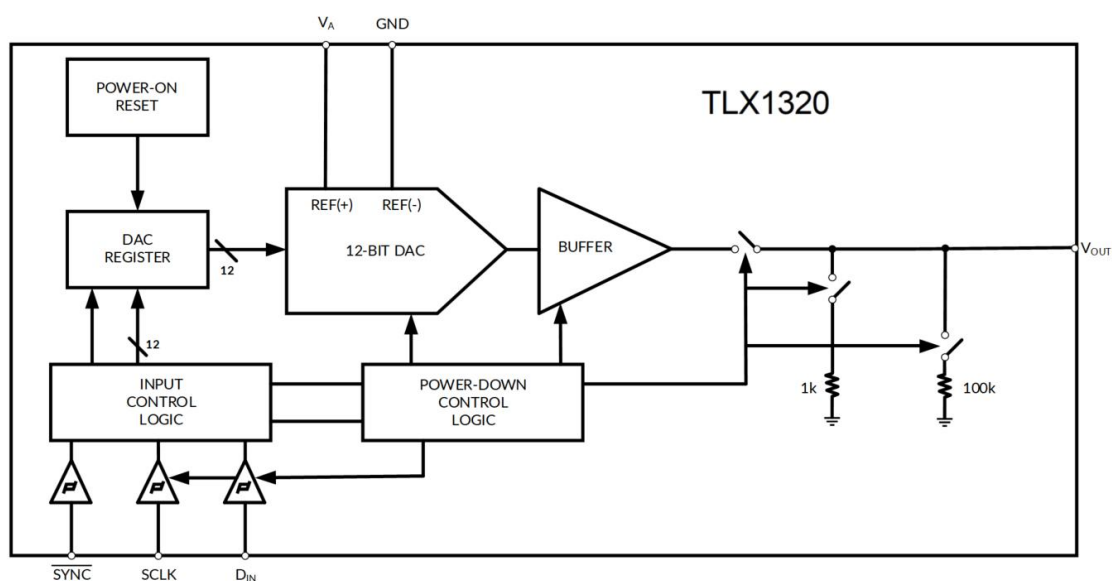
8 详细说明

8.1 概览

TLX1320 器件是一款功能全面的通用型 12 位电压输出数模转换器（DAC），具备 6μs 的稳定时间。其输出控制通过三线 SPI 接口实现，一旦 DAC 输出被完成设定，除非需要调整输出状态，否则无需进行额外通信。同理，TLX1320 的上电初始状态为 0V，此时 DAC 输出将保持 0V 状态直至接收到有效的写入序列。

TLX1320 的独特优势在于其 SPI™ 输入引脚的逻辑电平特性。SCLK、D_{IN} 和 $\overline{\text{SYNC}}$ 的逻辑电平独立于电源 V_A。这一特性在以下应用场景中具有优势：当模拟电路需要以 5V 电压运行以提升信噪比，而数字逻辑电路则需采用 3V 电压来节省功耗时，该设计能完美适配。

8.2 功能框图



8.3 特性说明

8.3.1 DAC 架构

TLX1320 采用 CMOS 工艺制造，其架构包含开关和电阻串，后接输出缓冲器。电源作为参考电压使用。输入代码采用直接二进制形式，其理想输出电压为：

$$V_{\text{OUT}} = V_A \times (D / 4096)$$

其中

- D 是载入 DAC 寄存器的二进制码对应的十进制数值，取值范围为 0 至 4095。 (1)

8.3.2 电阻串

电阻串结构如图 33 所示，由 4096 个等值电阻组成，每个电阻连接点处设有一个开关，并且还有一个接地开关。载入 DAC 寄存器的代码决定了闭合哪个开关，从而将正确的节点连接到放大器。这种配置确保了 DAC 的单调性。

特性说明（续）

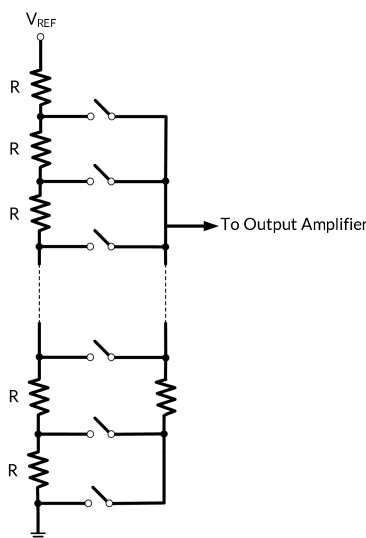


图 33. DAC 电阻串

8.3.3 输出放大器

输出缓冲放大器采用轨到轨设计，可提供 $0V$ 至 V_A 的输出电压范围。所有放大器（包括轨到轨类型）在接近电源轨（本例中为 $0V$ 和 V_A ）时都会出现线性度下降现象。因此，其线性度指标通常限定在小于其完整输出范围的区间内。放大器的具体输出性能参数详见典型电气参数部分。

8.4 器件功能模式

8.4.1 上电模式

上电复位电路在上电期间控制输出电压。在上电时，DAC 寄存器自动清零，输出电压锁定为 $0V$ ，并保持此状态，直到对 DAC 执行有效的写入操作。

8.4.2 掉电模式

TLX1320 支持四种工作模式，通过控制寄存器中的 DB13 和 DB12 两位进行配置。

表 1. 工作模式

DB13	DB12	工作模式
0	0	正常运行
0	1	1k Ω 接地掉电模式
1	0	100k Ω 接地掉电模式
1	1	高阻态掉电模式

当 DB13 和 DB12 均为 0 时，器件正常工作。其余三种位组合状态下，电源电流降至其掉电水平，输出被 $1k\Omega$ 或 $100K\Omega$ 电阻下拉至地，或者处于高阻抗状态，如表 1 所述。

在任意掉电模式下，偏置发生器、输出放大器、电阻串和其他线性电路均完全断电。但是，DAC 寄存器的数值在掉电时不受影响，因此在退出掉电模式后，输出电压将恢复至进入掉电前的原始电平。。

在禁用 SCLK 且 $\overline{\text{SYNC}}$ 和 D_{IN} 处于低电平的掉电模式下，系统可实现最低功耗。如交流和时序特性表中所述，退出掉电模式所需的时间（唤醒时间）通常为 t_{WU} 微秒。

8.5 编程

8.5.1 串行接口

三线接口兼容 SPI、QSPI、MICROWIRE 以及大多数 DSP 的通信协议。写入操作时序详见时序图。

写入序列的启动需要先将 $\overline{\text{SYNC}}$ 拉低。当 $\overline{\text{SYNC}}$ 处于低电平时， D_{IN} 上的数据会在 SCLK 信号的下降沿被同步输入到 16 位串行输入寄存器中。在第 16 个时钟下降沿，最后一位数据锁存完成，此时将执行预设功能（如改变工作模式或调整 DAC 寄存器内容）。此时 $\overline{\text{SYNC}}$ 可保持低电平或拉至高电平，若需启动下一次写操作，必须在最低持续时间要求内将同步信号拉高，因其下降沿将触发新的写入周期。

由于 $\overline{\text{SYNC}}$ 和 D_{IN} 缓冲器在高电平时功耗更高，因此必须在写入序列之间将其置于低电平闲置状态，以尽量减少功耗。

8.5.2 输入移位寄存器

输入移位寄存器具有 16 位，前两位为无效位，后面两位决定工作模式（正常模式或三种掉电模式之一）。串行输入寄存器的数据将在 SCLK 的第 16 个下降沿被传输到 DAC 寄存器。参见图 34。

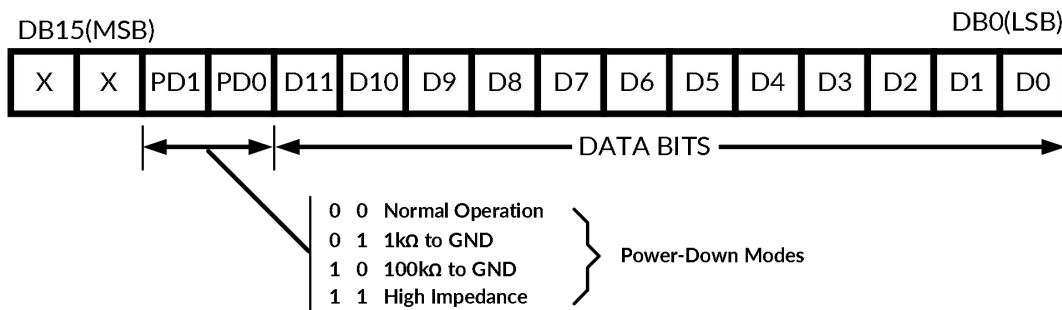


图 34. 输入寄存器内容

通常情况下， $\overline{\text{SYNC}}$ 信号维持低电平至少 16 个 SCLK 周期，此时 DAC 寄存器会在第 16 个 SCLK 下降沿完成更新。但若在第 16 个下降沿前将 $\overline{\text{SYNC}}$ 信号拉高，移位寄存器会被清空复位，导致写入序列失效。此时 DAC 寄存器不会更新，工作模式和输出电压均保持不变。

9 应用与设计

以下应用设计部分中的信息不属于 TLXIC 器件规格的范围，TLXIC 不保证其准确性和完整性。TLXIC 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

9.1.1 DSP 微处理器接口

TLX1320 结构简洁易用。但需注意，任何使用其电源电压作为其参考电压的数据转换器基本上将具有零 PSRR（电源抑制比）。因此必须为该器件提供无噪声的电源电压。

将 TLX1320 与微处理器和 DSP 接口方案极为简易，以下准则可加快设计进程。

9.1.1.1 ADSP-2101/ADSP-2103 接口

图 35 展示了 TLX1320 与 ADSP-2101/ADSP-2103 之间的串行接口连接方案。需将 DSP 配置为 SPORT 发送交替帧模式，通过 SPORT 控制寄存器进行编程，并配置为内部时钟运行、低电平有效帧同步及 16 位字长。启用 SPORT 模式后，需向发送寄存器写入数据字节以启动传输。

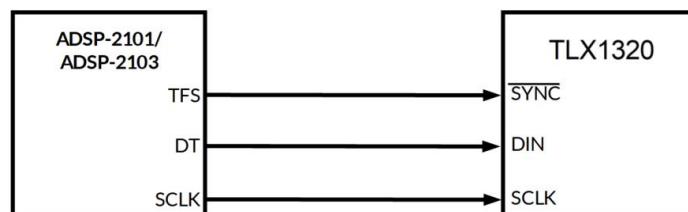


图 35. ADSP-2101/2103 接口

9.1.1.2 80C51/80L51 接口

TLX1320 与 80C51/80L51 微控制器之间的串行接口连接方案如图 36 所示。其中 $\overline{\text{SYNC}}$ 信号由微控制器的可编程引脚输出，本例中采用的是 P3.3 端口线。当需要向 TLX1320 发送数据时，该线路会被拉至低电平。由于 80C51/80L51 采用 8 位字节传输模式，整个发送周期仅会出现八次时钟下降沿。为将数据加载至数模转换器（DAC），需在完成前八个比特位传输后保持 P3.3 线路为低电平。待第二个写入周期开始传输第二字节数据后，再将 P3.3 端口线置为高电平。80C51/80L51 传输程序必须注意：该芯片采用低字节优先传输方式，而 TLX1320 则要求高字节优先传输。

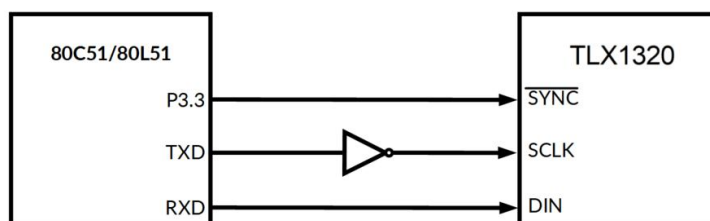


图 36. 80C51/80L51 接口

9.1.2 双极性操作

TLX1320 设计用于单电源供电，默认输出单极性电压。但是，采用图 37 中的电路可以获得 $\pm 5V$ 双极性输出。如果放大器供电为 $\pm 5V$ ，则必须使用轨到轨运算放大器。

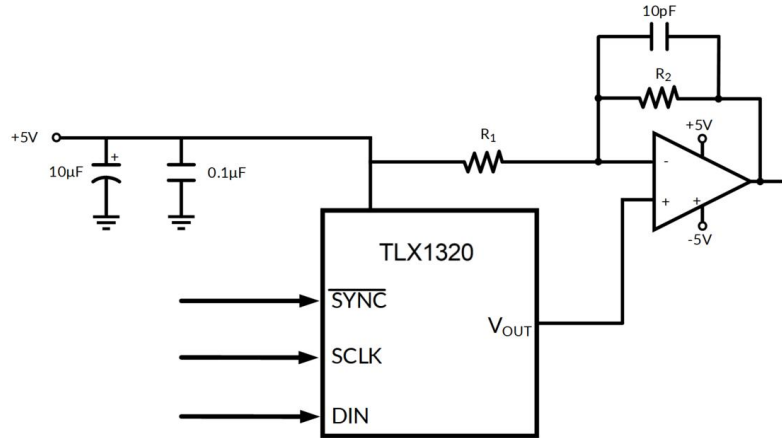


图 37. 双极性操作

该电路对任意输入代码的输出电压计算公式为：

$$V_O = (V_A \times (D / 4096) \times ((R_1 + R_2) / R_1) - V_A \times R_2 / R_1)$$

其中

- D 表示输入代码的十进制值。 (2)

当 $V_A = 5V$ 且 $R_1 = R_2$ 时，

$$V_O = (10 \times D / 4096) - 5V \quad (3)$$

10 PCB 版图设计

10.1 PCB 布局设计注意事项

精密模拟器件需满足：严谨的布局规划、充分的旁路设计、以及纯净且稳压的电源。模拟电源 (V_A) 必须采用低噪声稳压源。开关电源和 DC/DC 转换器输出常携带高频毛刺或电压尖峰。此外，数字器件逻辑状态切换时也会产生同类高频干扰。这些噪声会通过电源-模拟输出间寄生路径耦合至 DAC 输出电压。与接地连接类似， V_A 电源需接入独立于数字电源的专用布线层/走线，仅在电源入口处与数字电源汇合。

TLX1320 电源必须使用 $10\mu\text{F}$ 和 $0.1\mu\text{F}$ 电容器进行旁路，这两个电容器应尽可能靠近设备安装，其中 $0.1\mu\text{F}$ 电容器需紧贴设备的电源引脚。 $10\mu\text{F}$ 电容器必须选用钽电容，而 $0.1\mu\text{F}$ 电容器则需采用低 ESL（等效串联电感）和低 ESR（等效串联电阻）型陶瓷电容。TLX1320 电源仅限用于模拟电路。

为确保最佳精度和最小噪声，PCB 需划分独立模拟/数字区域。这两个区域由模拟与数字电源平面的位置共同界定，且必须位于同一布线层。优先采用单点接地层，但需确保数字回流路径不穿越模拟地区域。通常单点接地方案会采用隔离技术来防止模拟与数字地电流混合，但仅在隔离技术失效时才需单独设置接地平面。所有独立接地平面必须集中连接，最佳位置应靠近 TLX1320 器件。需特别注意：严禁高速数字信号跨越分割地，其走线下方需保证完整回流路径。

避免模拟信号和数字信号交叉，并将时钟线和数据线保留在板的组件侧。时钟线和数据线必须具有受控阻抗。

10.2 PCB 布局示意图

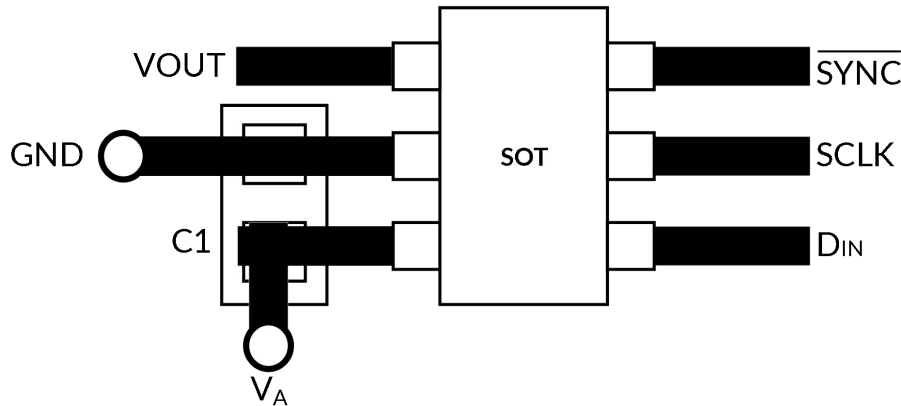
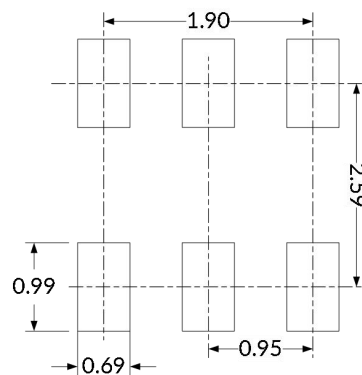
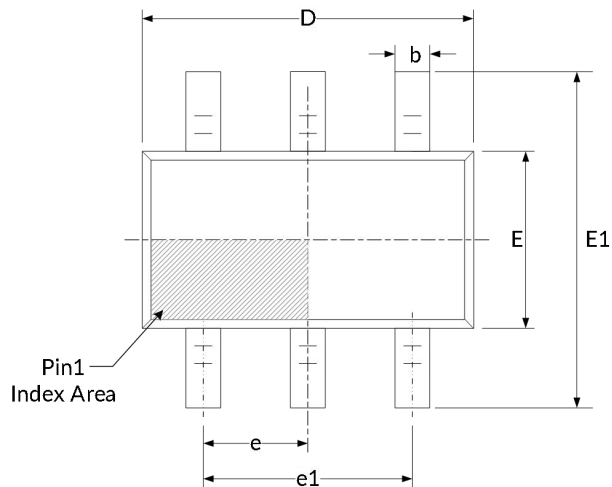
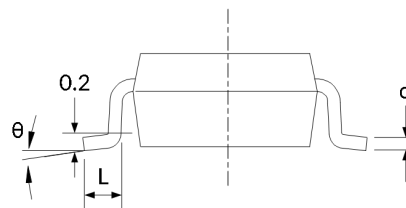
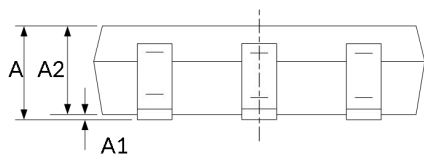


图 38. 典型 PCB 布局

11 封装规格尺寸

SOT23-6⁽³⁾

推荐焊盘尺寸 (单位: 毫米)

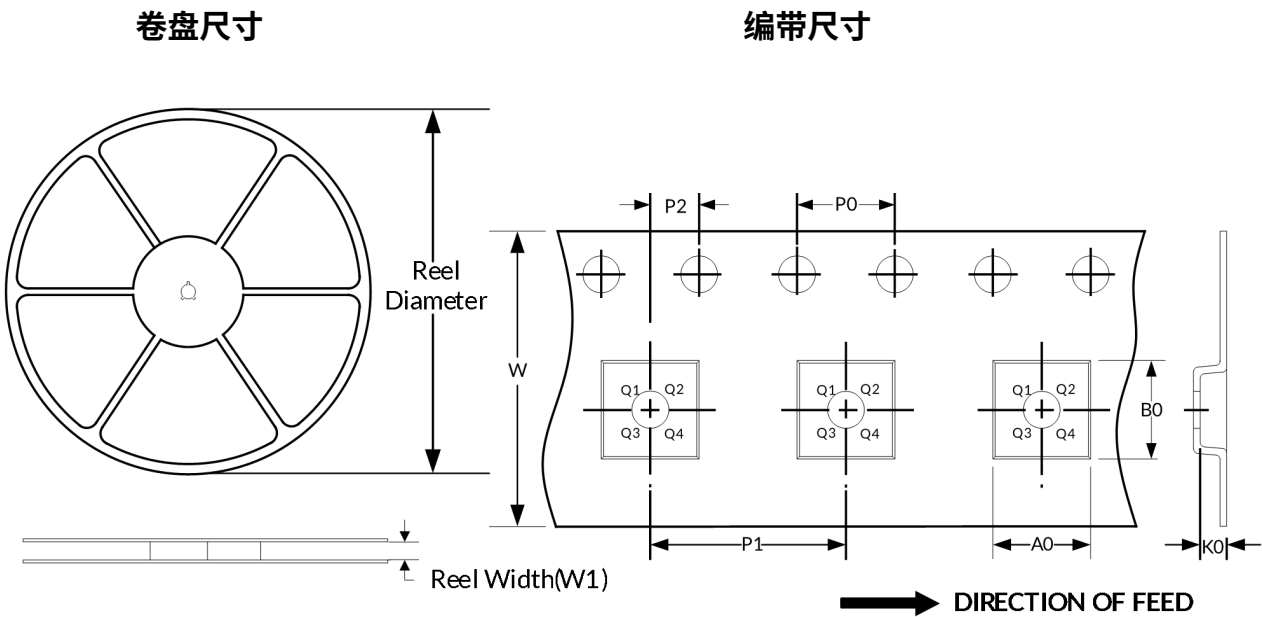


符号	尺寸 (单位: 毫米)		尺寸 (单位: 英寸)	
	最小值	最大值	最小值	最大值
A ⁽¹⁾	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D ⁽¹⁾	2.820	3.020	0.111	0.119
E ⁽¹⁾	1.500	1.700	0.059	0.067
E1	2.650	2.950	0.104	0.116
e	0.950(BSC) ⁽²⁾		0.037(BSC) ⁽²⁾	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

注意:

1. 不包括每侧最大 0.15mm 的塑封料或金属突起。
2. BSC (基本中心间距), “基本”间距为标称间距。
3. 本图如有更改, 恕不另行通知。

12 包装规格尺寸



注意：图片仅供参考。请以实物为标准。

关键参数表

Package Type	Reel Diameter	Reel Width (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P0 (mm)	P1 (mm)	P2 (mm)	W (mm)	Pin1 Quadrant
SOT23-6	7"	9.5	3.17	3.23	1.37	4.0	4.0	2.0	8.0	Q3

注意：

1. 所有尺寸均为标称尺寸。
2. 不包括每边最大 0.15 毫米的塑封料或金属突起。