

无锡泰连芯科技有限公司

TLX1472
14 位 2 MSPS 双通道差分模数转换器

2024 年 06 月

14 位 2 MSPS 双通道差分模数转换器

1 特性

- 采样率：**2 MSPS**
- 积分非线性 **INL 2.5 LSB (最大值)**
- 宽电源范围：
 模拟：**2.7 V 至 5.25 V**
 数字：**1.65 V 至 AVDD**
- **14 位** 无失码方案
- 低速状态下自动关断
- 两个差分输入端
- 工作温度范围 **-55 °C 至 125 °C**
- **SPI 兼容接口**
- 封装：**QFN3X3-16**
- 质量等级：军温级&企军标

2 应用

- 光纤网络
- 传感器测量
- 便携式仪器
- 医疗仪器
- 数据采集系统
- 电池供电设备

3 概述

TLX1472 是一款 14 位、2MSPS 模数转换器 (ADC)，它提供差分输入。该器件以 2MSPS 采样率工作，具有标准的 16 位时钟数据帧。该器件包括一个双通道输入多路复用器和一个低功耗逐次逼近寄存器 (SAR) ADC，具有固有的采样保持 (S/H) 输入级。

TLX1472 支持较宽的模拟电源范围，允许满量程输入范围扩展到 ±5Vpp。简单的 SPI 具有低至 1.65 V 的数字电源，可轻松连接到各种数字控制器。当低速运行时，可以启用自动关断功能，以显著降低功耗。

TLX1472 采用 QFN3X3-16 封装且工作温度范围在 -55°C 至 +125°C。

器件信息 (1)

型号	封装	封装尺寸 (标称值)
TLX1472	QFN3X3-16	3.00mm x 3.00mm

(1) 详细的订单型号说明，请参考数据表后的封装选项部分。

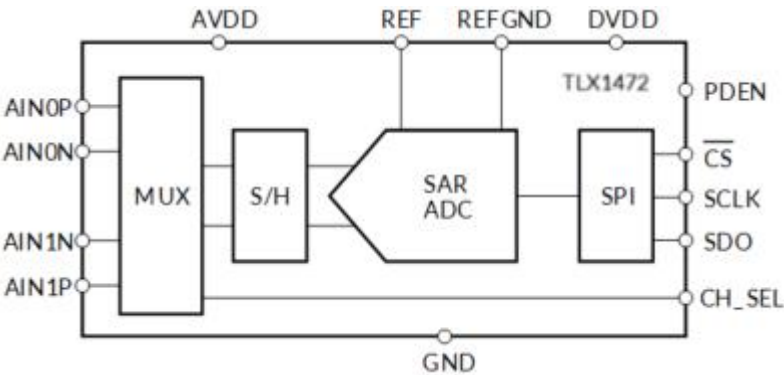


图 1. 系统框图

目录

1 特性	1
2 应用	1
3 概述	1
4 修订历史	3
5 封装和订单说明⁽¹⁾	4
6 引脚定义和功能（顶视图）	5
7 规格	6
7.1 绝对最大额定参数	6
7.2 ESD 等级	6
7.3 推荐工作条件	7
7.4 典型电气参数	8
7.5 时序图：TLX1472	10
7.6 典型参数曲线	11
8 概览	19
8.1 多路复用器和 ADC 输入	19
8.2 参考	20
8.3 ADC 传递函数	21
9 器件运行	22
9.1 16 位时钟数据帧	22
9.2 32 位时钟数据帧	22
9.3 转换中止	23
9.4 关断	23
9.5 应用信息	25
9.6 输入共模范围	26
9.7 无驱动运算放大器的情况下驱动 ADC	26
10 封装规格尺寸	27
11 包装规格尺寸	28

4 修订历史

注意: 更新前的版本页码可能与当前版本不同。

版本	更新日期	变更项目
A.0	2023/02/14	初始版
A.1	2024/01/31	正式版

5 封装和订单说明⁽¹⁾

订单型号	温度范围	封装类型	MSL ⁽³⁾	质量等级
TLX1472XTQC16	-40°C ~+125°C	QFN3X3-16	MSL3	工业级
JTLX1472XTQC16	-55°C ~+125°C	QFN3X3-16	MSL3	企军标
JTLX1472XTQC16(W)	-55°C ~+125°C	QFN3X3-16	MSL3	军温级

注意:

- (1) 该信息是当前版本的最新数据。这些数据如有更新，将及时更新到我司官网，恕不另行通知。
- (2) 丝印可能会有其他附加的代码，用于产品的内控追溯（包括数据代码和供应商代码）或者标志产地。
- (3) TLXIC 装配厂使用符合 JEDEC 工业标准 J-STD-20F 的通用预处理设置对 MSL 级别进行分类。如果您的最终应用对预处理设置非常关键，或者您有特殊要求，请与 TLXIC 技术支持联系。

6 引脚定义和功能（顶视图）

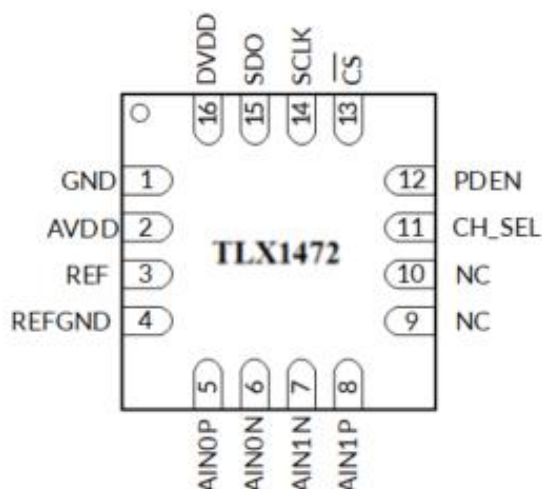


图 2. QFN3X3-16

表 1. 引脚功能

引脚	引脚名称	功能说明
1	GND	电源接地
2	AVDD	ADC 电源
3	REF	ADC 正参考输入，将此引脚与 REFGND 去耦
4	REFGND	参考返回；对模拟接地层短路
5	AIN0P	0 通道正模拟输入
6	AIN0N	0 通道负模拟输入
7	AIN1N	1 通道负模拟输入
8	AIN1P	1 通道正模拟输入
9	NC	无内部连接，建议将此引脚短接至 GND
10	NC	无内部连接，建议将此引脚短接至 GND
11	CH_SEL	选择模拟输入通道。 低电平 = 0 通道 高电平 = 1 通道 建议在一个时钟的窗口内更改通道，从 $\overline{CS}$ 下降沿后的半个时钟开始。此更改可确保在采样开始之前稳定多路复用器输出。
12	PDEN	如果 $\overline{CS}$ 上升沿为高电平，则启用关断功能
13	$\overline{CS}$	片选信号，低电平有效
14	SCLK	串行 SPI 时钟
15	SDO	串行数据输出
16	DVDD	数字输入/输出电源

7 规格

7.1 绝对最大额定参数

在自然通风温度范围内（除非特别注明）⁽¹⁾

			最小值	最大值	单位
电压参数	AVDD 到 GND, DVDD 到 GND ⁽²⁾		-0.3	6	V
	数字输入电压至 GND		-0.3	DVDD+0.3	
	模拟输出引脚 ⁽³⁾		-0.3	DVDD+0.3	
电流参数	信号输入引脚		-10	10	mA
θ_{JA}	结至环境热阻 ⁽⁴⁾	QFN3×3-16		70	°C/W
温度参数	自然通风条件下的工作温度范围, T_A		-55	125	°C
	结温, T_J ⁽⁵⁾		-55	150	
	储存温度范围, T_{stg}		-65	150	

- (1) 这里只表示产品在测试条件下得到的极限值, 并不表示产品在这些条件下或者其他超出规格限定的参数条件下能够正常工作, 超过上述绝对最大额定值所规定的范围将对产品造成损害, 无法预测产品在上述条件外的工作状态。如果产品长期在上述条件外的条件下工作, 可能影响产品性能。
- (2) 输入端口内部设计有对电源轨的钳位保护二极管, 当输入信号幅值超过电源轨 0.3V 及以上时, 必须限制输入的电流不超过 10mA。
- (3) 包括 $\overline{CS}$, SCLK, SDO。
- (4) 封装热阻抗根据 JESD-51 标准计算。
- (5) 最大功耗是有关 $T_{J(MAX)}$ 、 $R_{\theta JA}$ 和 T_A 的函数。任意环境温度下的最大功耗为 $P_D = (T_{J(MAX)} - T_A) / R_{\theta JA}$ 。适用于直接焊接到 PCB 上的封装。

7.2 ESD 等级

以下 ESD 信息仅针对在防静电保护区内操作的敏感设备。

			标称值	单位
$V_{(ESD)}$	静电放电	人体模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 规范 ⁽¹⁾	±2000	V
		带电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 规范 ⁽²⁾	±500	
		机械模型 (MM)	±200	

(1) JEDEC 文件 JEP155 指出, 500V HBM 允许使用标准 ESD 控制过程进行安全制造。

(2) JEDEC 文件 JEP157 指出, 250V CDM 允许使用标准 ESD 控制过程进行安全制造。



ESD 灵敏性警告

ESD 损坏的范围可以从细微的性能下降到完全的设备失效。精密集成电路可能更容易受到损坏, 因为非常小的参数变化有可能导致器件不符合其公布的参数规格。

7.3 推荐工作条件

在自然通风温度范围内（除非特别注明）

		最小值	典型值	最大值	单位
工作电压范围	AVDD to GND	2.7	3.3	5.25	V
	DVDD to GND	1.65	3.3	AVDD	
满量程输入	$V_{IN}=V_{(A1NP)} - V_{(A1NN)}$	$-V_{REF}$		V_{REF}	V
自然通风条件下的工作温度范围		-55		125	°C

7.4 典型电气参数

(测试条件为: $T_A = -55^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $\text{AVDD} = 2.7\text{V}$ 至 5.25V , $\text{DVDD} = 1.65\text{V}$ 至 AVDD , 输入共模电压 $=V_{\text{REF}}/2 \pm 0.2$, $f_{\text{SAMPLE}} = 2\text{MSPS}$, 典型值在 $T_A = +25^{\circ}\text{C}$, $\text{AVDD} = 5\text{V}$, $\text{DVDD}=1.8\text{V}$ 测得, 除非特别注明。)

参数	测试条件	最小值	典型值	最大值	单位
模拟输入参数					
满量程输入范围 ⁽¹⁾	$\text{AINxP} - \text{AINxN}$	$-V_{\text{REF}}$	V_{REF}		V
绝对输入范围	$\text{AIN0P}, \text{AIN1P}$	-0.2	$\text{AVDD} + 0.2$		V
	$\text{AIN0N}, \text{AIN1N}$	-0.2	$\text{AVDD} + 0.2$		V
输入共模范围 ⁽²⁾	$(\text{AINxP} + \text{AINxN})/2$	$V_{\text{REF}}/2 \pm 0.2$			V
输入电容 ⁽³⁾			36		pF
输入漏电流	At $+125^{\circ}\text{C}$		1		uA
系统特性参数					
分辨率			14		Bits
无失码		14			Bits
积分非线性		-2.5	± 0.8	2.5	LSB ⁽⁴⁾
微分线性		-1	± 0.6	1.5	LSB
失调误差 ⁽⁵⁾		-4	± 1.5	4	LSB
增益误差		-4	± 2	4	LSB
过渡噪声			60		μVRMS
电源抑制	AVDD 上施加 500 Hz 正弦波		60		dB
数字特性参数					
总谐波失真 (THD) ⁽⁶⁾	20kHz, $V_{\text{REF}} = 4.096\text{V}$		-92		dB
信噪比 (SNR)	20kHz, $V_{\text{REF}} = 4.096\text{V}$	82	84		dB
	100k Hz, $V_{\text{REF}} = 4.096\text{V}$		83		dB
信纳比 (SINAD)	20kHz, $V_{\text{REF}} = 4.096\text{V}$		84		dB
无杂散动态范围 (SFDR)	20kHz, $V_{\text{REF}} = 4.096\text{V}$		94		dB
全功率带宽 ⁽⁷⁾	At -1dB		20		MHz
采样动态参数					
转换时间				16	SCLK
采集时间		80			ns
最大采样率 (吞吐率)	40 MHz SCLK 具有 16 时钟帧			2	MSPS
孔径延迟 ⁽⁸⁾			10		ns

注意:

- (1) 理想的输入范围; 不包括增益或偏移误差。
- (2) 请参阅应用信息中的输入共模范围部分。
- (3) 采样电路详情参见图 47。
- (4) LSB 表示最低有效位。
- (5) 在动态特性测试中, 输入信号符合 $\text{PIN} = -0.5\text{dBFS}$ 。
- (6) 根据输入频率的前九个谐波计算。
- (7) 表示欠采样应用的信号带宽。
- (8) 通过模拟确保。

典型电气参数

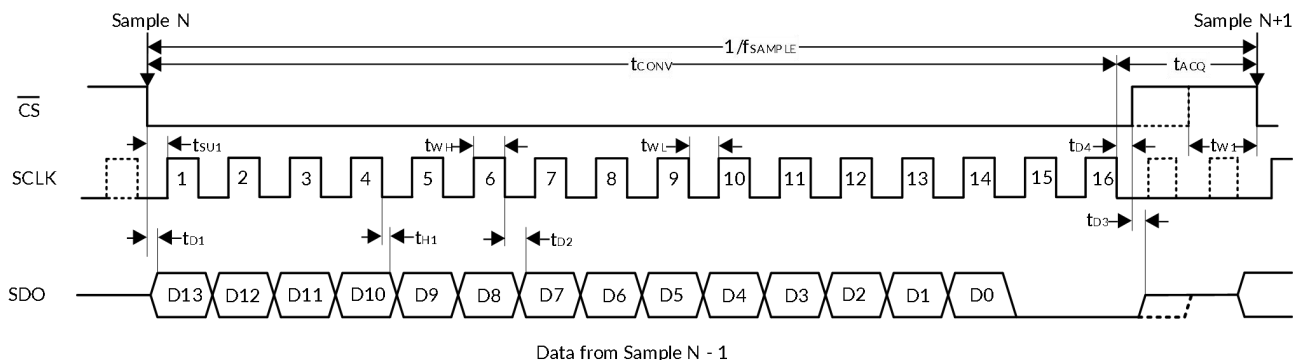
(测试条件为: $T_A = -55^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $\text{AVDD} = 2.7\text{V}$ 至 5.25V , $\text{DVDD} = 1.65\text{V}$ 至 AVDD , 输入共模电压 $=V_{\text{REF}}/2 \pm 0.2$, $f_{\text{SAMPLE}} = 2\text{MSPS}$, 典型值在 $T_A = +25^{\circ}\text{C}$, $\text{AVDD} = 5\text{V}$, $\text{DVDD}=1.8\text{V}$ 测得, 除非特别注明。)

参数		测试条件	TLX1472			单位
			最小值	典型值	最大值	
数字输入/输出参数						
V _{IH}	高电平输入电压		0.7DVDD		DVDD	V
V _{IL}	低电平输入电压		GND		0.3DVDD	V
V _{OH}	高电平输出电压	SDO 负载 20 pF	0.8DVDD			V
V _{OL}	低电平输出电压	SDO 负载 20 pF			0.2DVDD	V
I _{LEAK}	输入漏电流	0 < VIN < DVDD		±1		μA
外部基准电压			2.5		AVDD	V
电源参数						
AVDD	模拟电源电压		2.7	3.3	5.25	V
DVDD	数字电源电压		1.65	3.3	AVDD	V
I _{AVDD}	模拟电源电流	AVDD = 3.3V, f _{SAMPLE} = 2MSPS		3.6	4.2	mA
		AVDD = 5V, f _{SAMPLE} = 2MSPS		4.5	5.5	
		AVDD = 3.3V, SCLK off		2.7		
		AVDD = 5V, SCLK off		3	3.5	
I _{DVDD}	数字电源电流 ⁽⁹⁾	DVDD =3.3V, f _{SAMPLE} = 2MSPS SDO 负载 20pF		850		μA
I _{PD}	掉电状态	SCLK = 40 MHz		500		μA
	AVDD 电源电流	SCLK off			2.5	μA
P _{ST}	上电时间	通过 PDEN 引脚从掉电状态		0.3 ⁽⁴⁾	1	μs
T _A	自然通风条件下的工作温度范围		-55		125	°C

注意:

(9) DVDD 仅消耗动态电流。 $I_{\text{DVDD}} = \text{CLOAD} \times \text{DVDD} \times (\text{SDO} \times f_{\text{SAMPLE}} \text{中} 0 \rightarrow 1 \text{跳变的次数})$ 。这是一个与负载相关的电流, 当输出不切换时没有 DVDD 电流。

7.5 时序图：TLX1472

表 2. 时序要求：TLX1472⁽¹⁾

参数	测试条件 ⁽²⁾	最小值	典型值	最大值	单位
t_{CONV}	转换时间			16	SCLK
t_{ACQ}	采集时间	80			ns
t_{SAMPLE}	采样率 (吞吐量)	SCLK=40MHz 16 时钟帧		2	MSPS
t_{W1}	$\overline{CS}$ 高电平脉冲宽度	25			ns
t_{D1}	延迟时间, $\overline{CS}$ 低电平到第一组数据 (D0~D15) 输出	DVDD = 1.8V		14.5	ns
		DVDD = 3V		12.5	ns
		DVDD = 5V		8.5	ns
t_{SU1}	建立时间, $\overline{CS}$ 低电平到 SCLK 第一个上升沿	DVDD = 1.8V	3.5		ns
		DVDD = 3V	3.5		ns
		DVDD = 5V	3.5		ns
$t_{D2}^{(3)}$	延迟时间, SCLK 下降沿到 SDO 输出	DVDD = 1.8V		11	
		DVDD = 3V		9	
		DVDD = 5V		7.1	
t_{H1}	保持时间, SCLK 下降沿到数据有效	DVDD = 1.8V	4		ns
		DVDD = 3V	3		ns
		DVDD = 5V	2		ns
t_{D3}	延迟时间, $\overline{CS}$ 高电平至 SDO 三态输出	DVDD = 1.8V		15	ns
		DVDD = 3V		12.5	ns
		DVDD = 5V		8.5	ns
t_{D4}	延迟时间, $\overline{CS}$ 从转换结束到上升沿	10			ns
t_{WH}	脉冲持续时间, SCLK 高电平	8			ns
t_{WL}	脉冲持续时间, SCLK 低电平	8			ns
	SCLK 频率			40	MHz
t_{PDSU}	设置时间, PDEN 高电平至 $\overline{CS}$ 上升沿	2			ns
t_{PDH}	保持时间, $\overline{CS}$ 上升沿到 PDEN 下降沿	20			ns

(1) 除非另有说明, 否则所有规格均通过 $T_A = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$ 和 DVDD = 1.65 V 至 AVDD 的模拟来确保。

(2) 1.8V 规格适用于 1.65V 至 2V; 3V 规格适用于 2.7V 至 3.6V; 5V 规格适用于 4.75V 至 5.25V。

(3) 负载为 20 pF。

7.6 典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

测试条件为： $T_A = +25^\circ\text{C}$, $AVDD = 5.0\text{ V}$, $DVDD = 1.8\text{ V}$, $VREF = 2.5\text{ V}$, $f_{\text{SAMPLE}} = 2\text{ MSPS}$, $f_{\text{IN}} = 20\text{ kHz}$, $P_{\text{IN}} = -0.5\text{ dBFS}$, $f_{\text{SCLK}} = 40\text{ MHz}$, $\text{PDEN} = 0$ (除非特别注明)

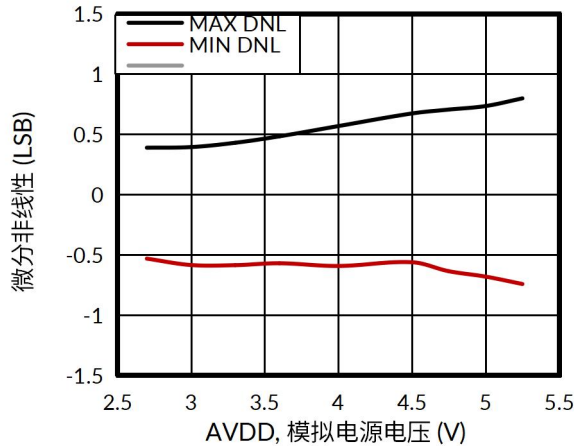


图 3. 微分非线性与模拟电源电压的关系

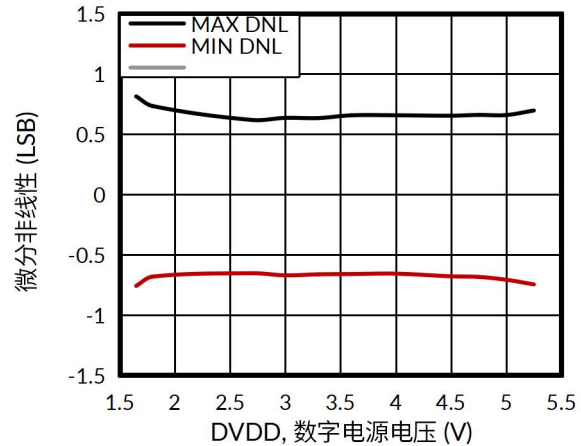


图 4. 微分非线性与数字电源电压的关系

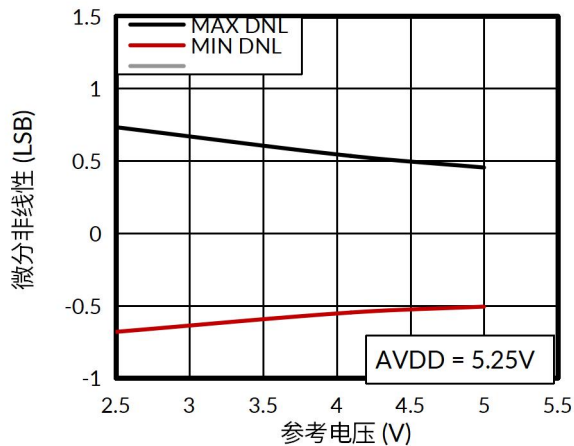


图 5. 微分非线性与参考电压的关系

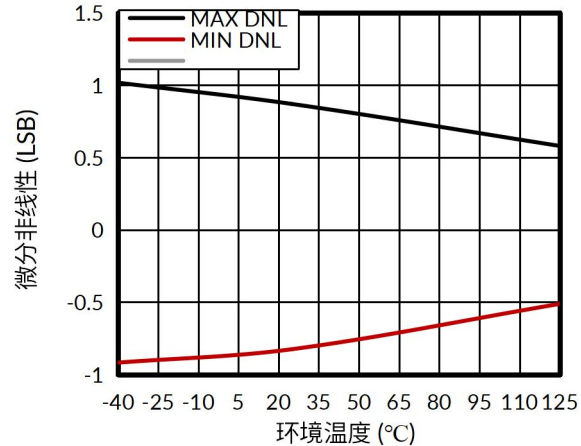


图 6. 微分非线性与环境温度的关系

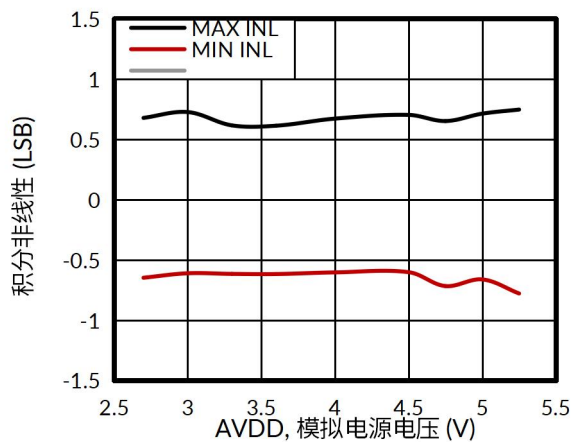


图 7. 积分非线性与模拟电源电压的关系

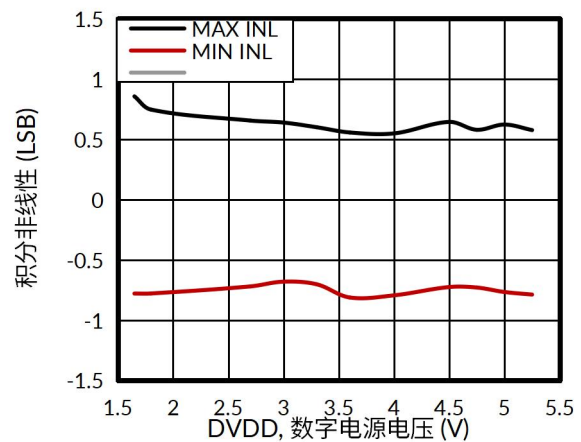


图 8. 积分非线性与数字电源电压的关系

典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

测试条件为： $T_A = +25^{\circ}\text{C}$, $AVDD = 5.0\text{ V}$, $DVDD = 1.8\text{ V}$, $VREF = 2.5\text{ V}$, $f_{\text{SAMPLE}} = 2\text{ MSPS}$, $f_{\text{IN}} = 20\text{ kHz}$, $P_{\text{IN}} = -0.5\text{ dBFS}$, $f_{\text{SCLK}} = 40\text{ MHz}$, $\text{PDEN} = 0$ （除非特别注明）

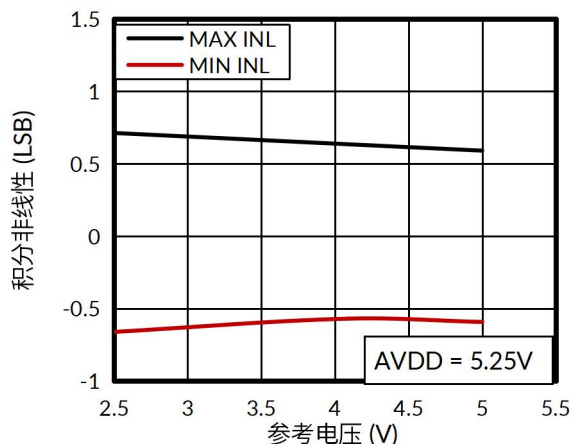


图 9. 积分非线性与参考电压的关系

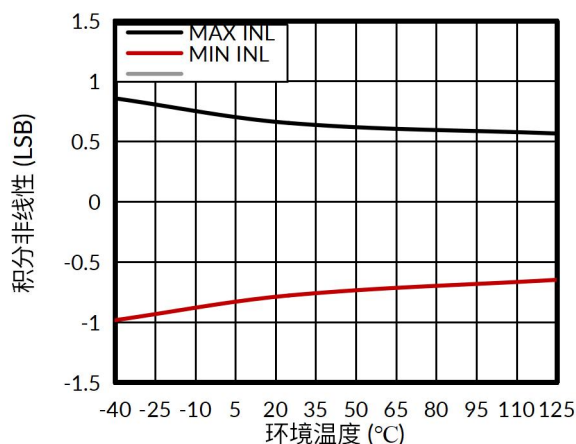


图 10. 积分非线性与环境温度的关系

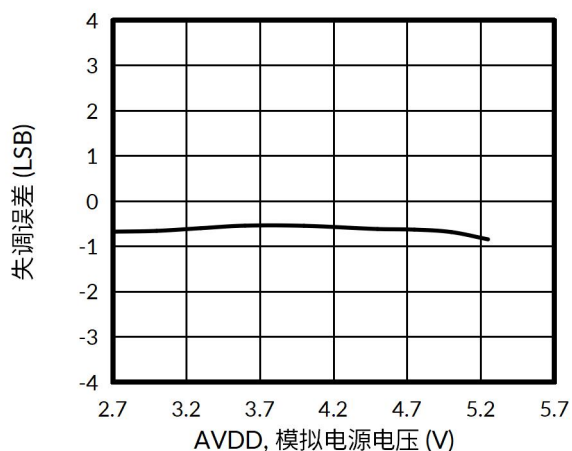


图 11. 失调误差与模拟电源电压的关系

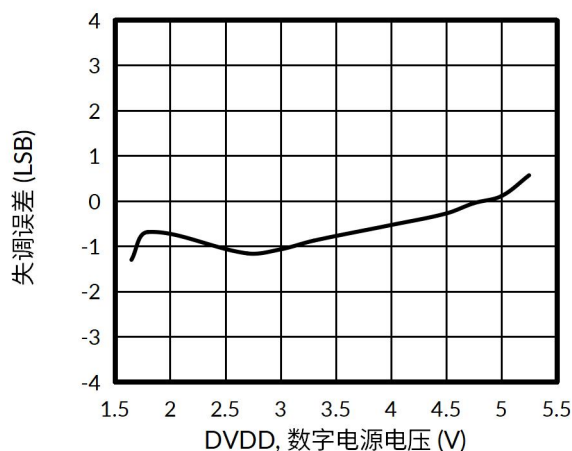


图 12. 失调误差与数字电源电压的关系

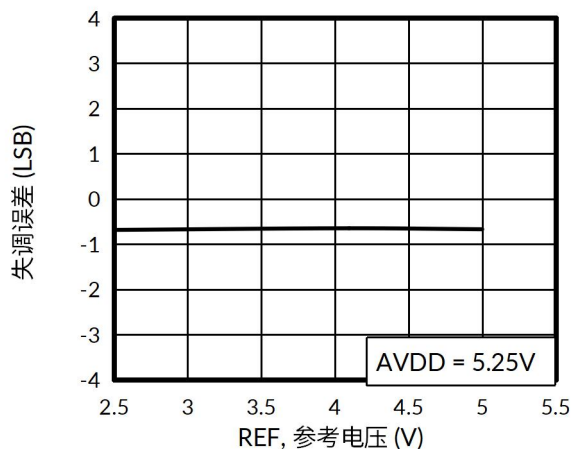


图 13. 失调误差与参考电压的关系

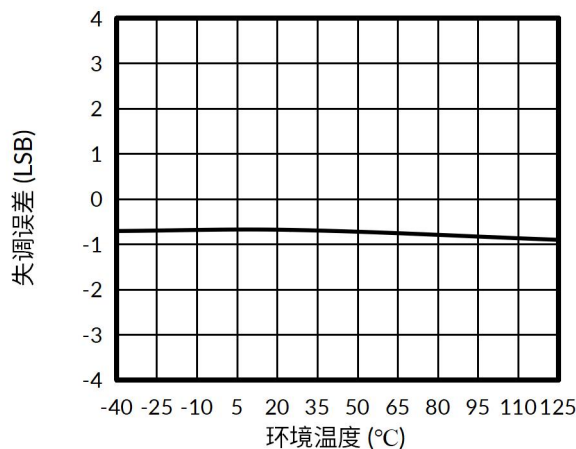


图 14. 失调误差与环境温度的关系

典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

测试条件为： $T_A = +25^{\circ}\text{C}$, $AVDD = 5.0\text{ V}$, $DVDD = 1.8\text{ V}$, $VREF = 2.5\text{ V}$, $f_{\text{SAMPLE}} = 2\text{ MSPS}$, $f_{\text{IN}} = 20\text{ kHz}$, $P_{\text{IN}} = -0.5\text{ dBFS}$, $f_{\text{SCLK}} = 40\text{ MHz}$, $\text{PDEN} = 0$ (除非特别注明)

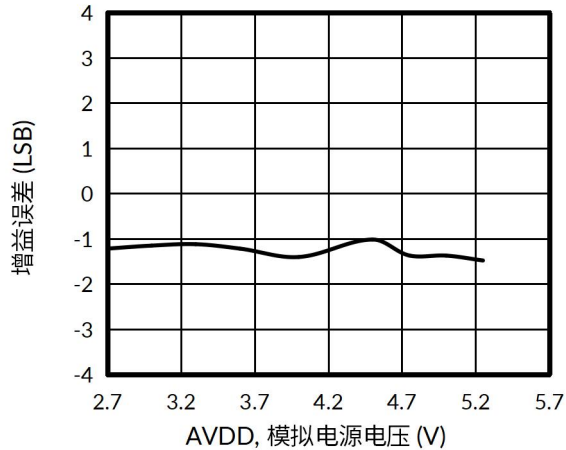


图 15. 增益误差与模拟电源电压的关系

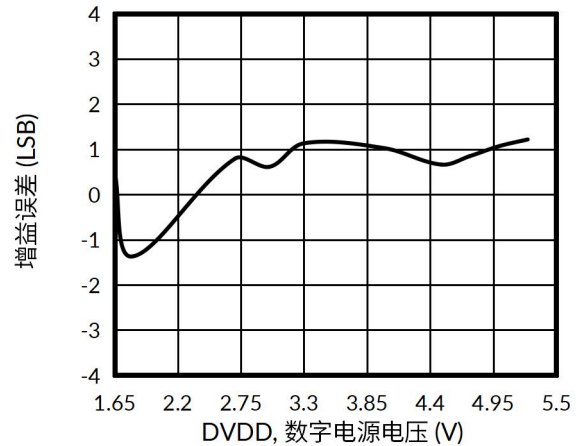


图 16. 增益误差与数字电源电压的关系

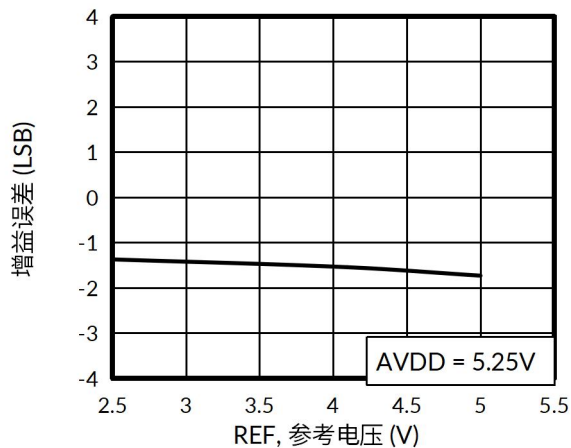


图 17. 增益误差与参考电压的关系

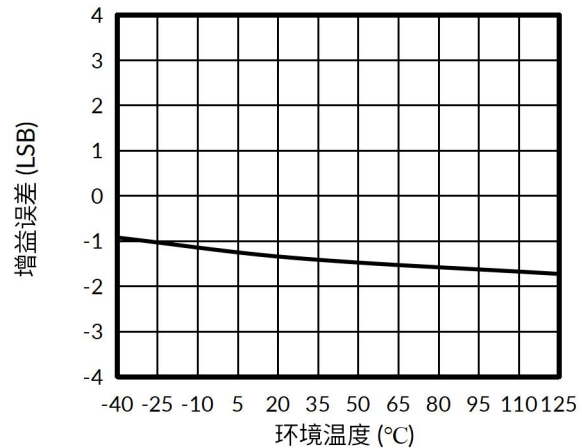


图 18. 增益误差与环境温度的关系

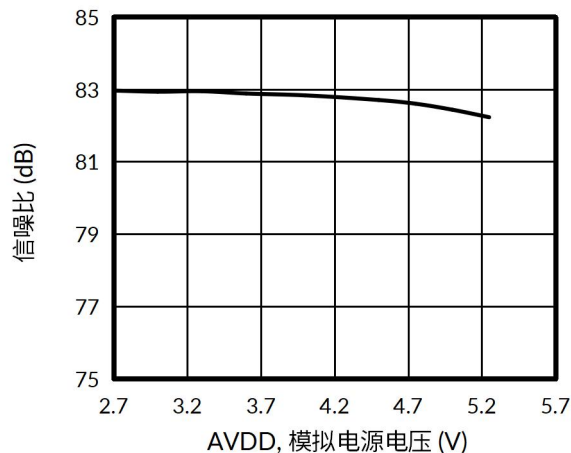


图 19. 信噪比与模拟电源电压的关系

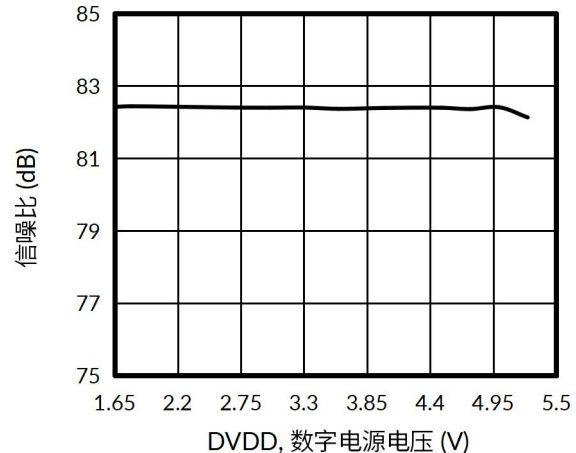


图 20. 信噪比与数字电源电压的关系

典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

测试条件为： $T_A = +25^\circ\text{C}$, $AVDD = 5.0\text{ V}$, $DVDD = 1.8\text{ V}$, $VREF = 2.5\text{ V}$, $f_{\text{SAMPLE}} = 2\text{ MSPS}$, $f_{\text{IN}} = 20\text{ kHz}$, $P_{\text{IN}} = -0.5\text{ dBFS}$, $f_{\text{SCLK}} = 40\text{ MHz}$, $\text{PDEN} = 0$ （除非特别注明）

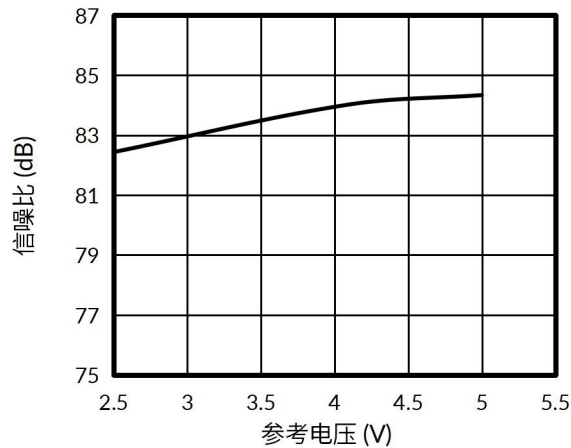


图 21. 信噪比与参考电压的关系

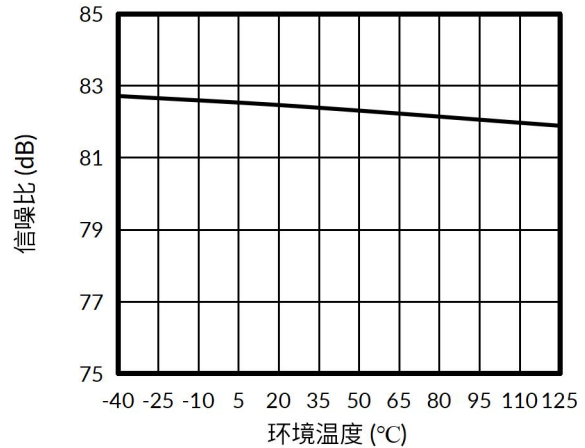


图 22. 信噪比与环境温度的关系

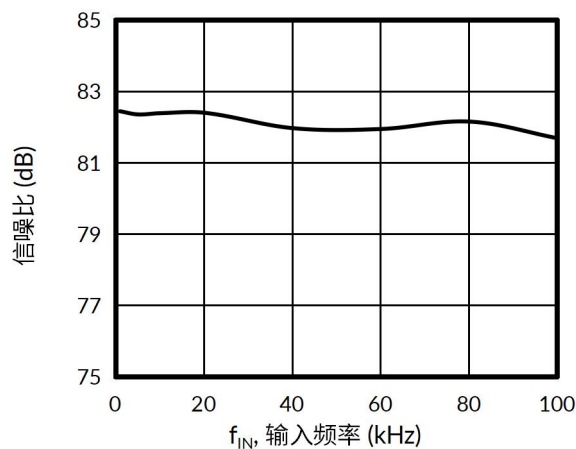


图 23. 信噪比与输入频率的关系

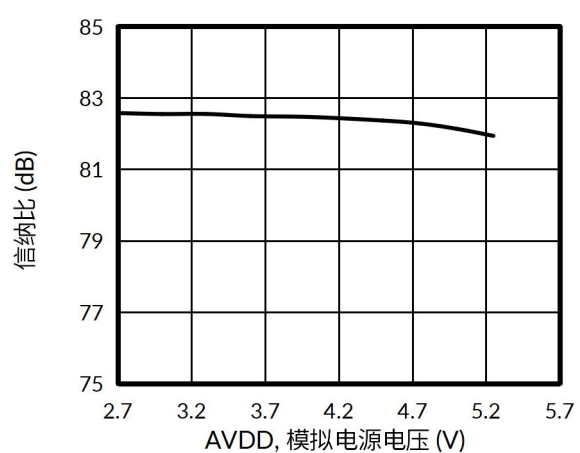


图 24. 信纳比与模拟电源电压的关系

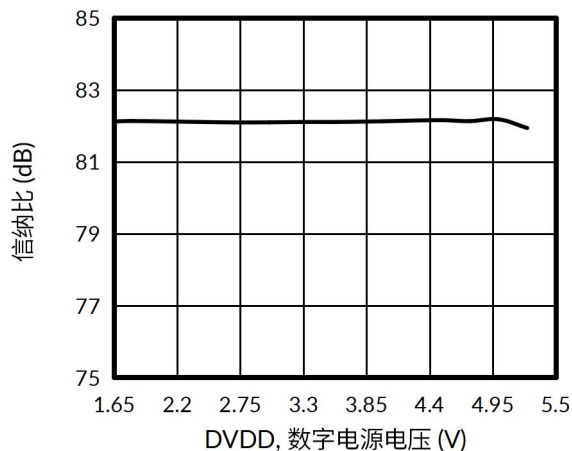


图 25. 信纳比与数字电源电压的关系

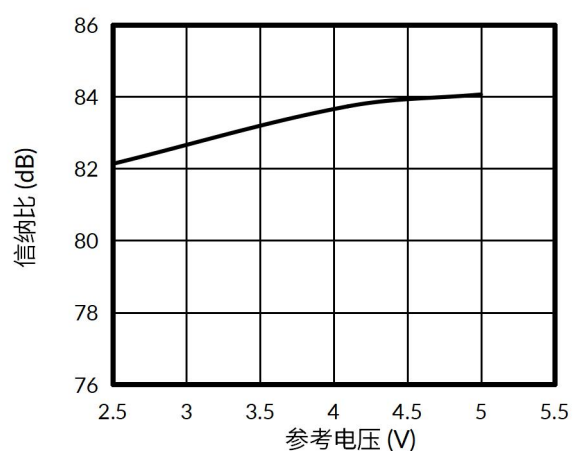


图 26. 信纳比与参考电压的关系

典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

测试条件为： $T_A = +25^\circ\text{C}$, $AVDD = 5.0\text{ V}$, $DVDD = 1.8\text{ V}$, $VREF = 2.5\text{ V}$, $f_{\text{SAMPLE}} = 2\text{ MSPS}$, $f_{\text{IN}} = 20\text{ kHz}$, $P_{\text{IN}} = -0.5\text{ dBFS}$, $f_{\text{SCLK}} = 40\text{ MHz}$, $\text{PDEN} = 0$ （除非特别注明）

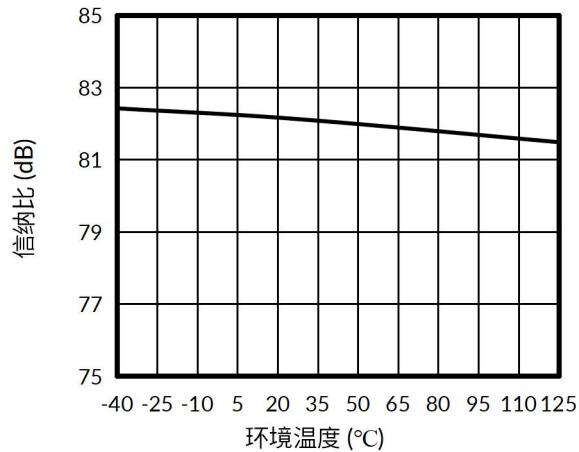


图 27. 信纳比与环境温度的关系

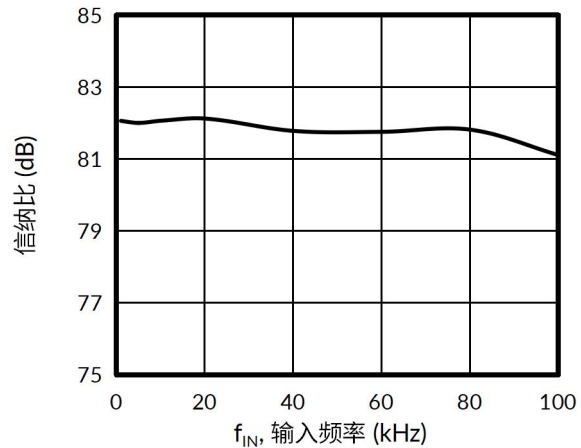


图 28. 信纳比与输入频率的关系

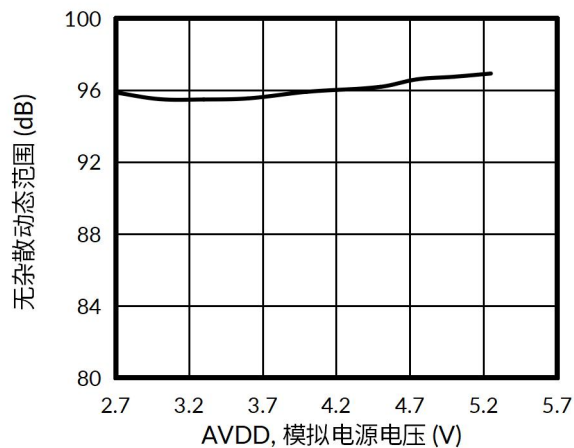


图 29. 无杂散动态范围与模拟电源电压的关系

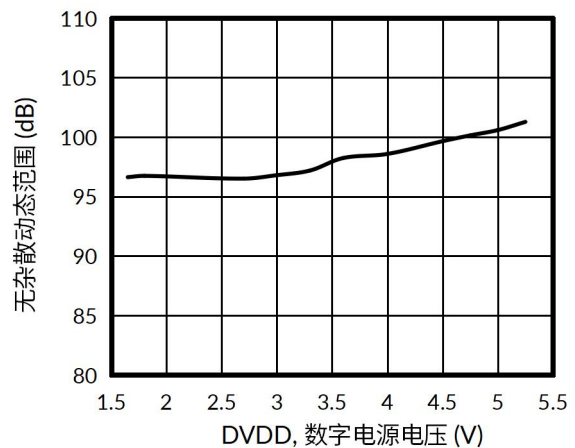


图 30. 无杂散动态范围与数字电源电压的关系

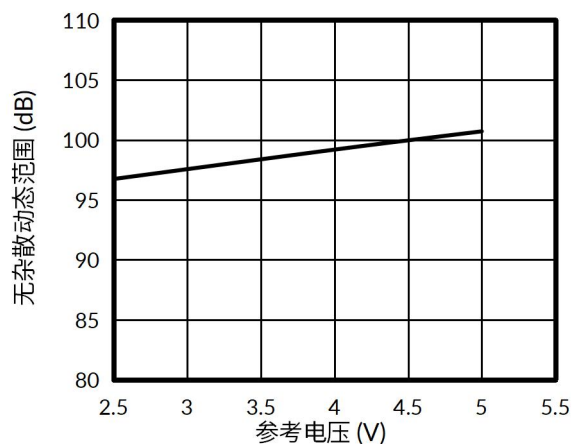


图 31. 无杂散动态范围与参考电压的关系

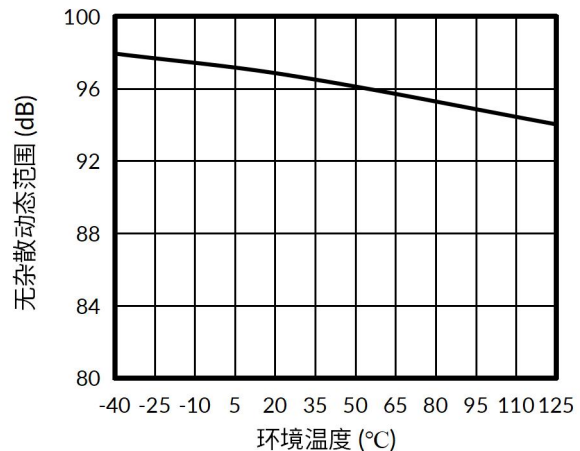


图 32. 无杂散动态范围与环境温度的关系

典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

测试条件为： $T_A = +25^\circ\text{C}$, $AVDD = 5.0\text{ V}$, $DVDD = 1.8\text{ V}$, $VREF = 2.5\text{ V}$, $f_{\text{SAMPLE}} = 2\text{ MSPS}$, $f_{\text{IN}} = 20\text{ kHz}$, $P_{\text{IN}} = -0.5\text{ dBFS}$, $f_{\text{SCLK}} = 40\text{ MHz}$, $\text{PDEN} = 0$ (除非特别注明)

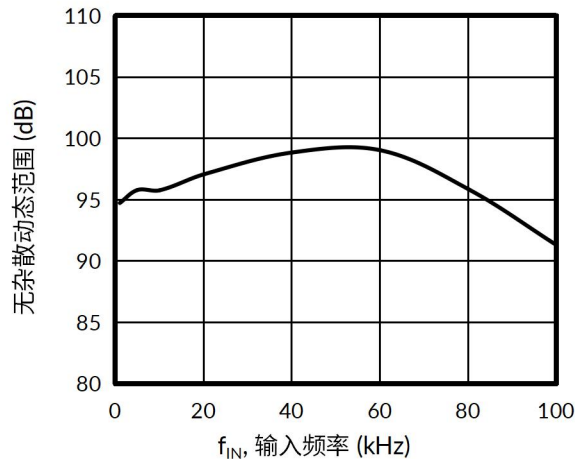


图 33. 无杂散动态范围与输入频率的关系

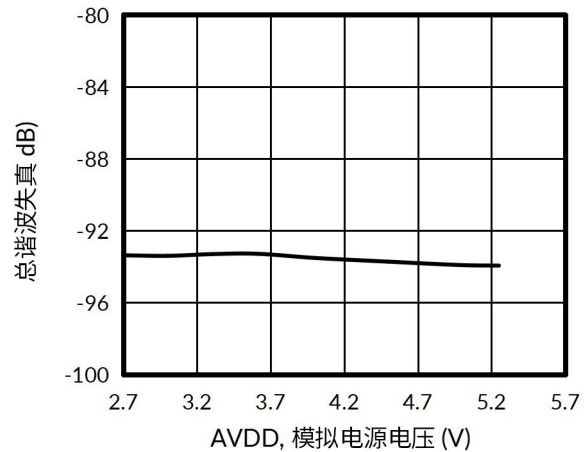


图 34. 总谐波失真与模拟电源电压的关系

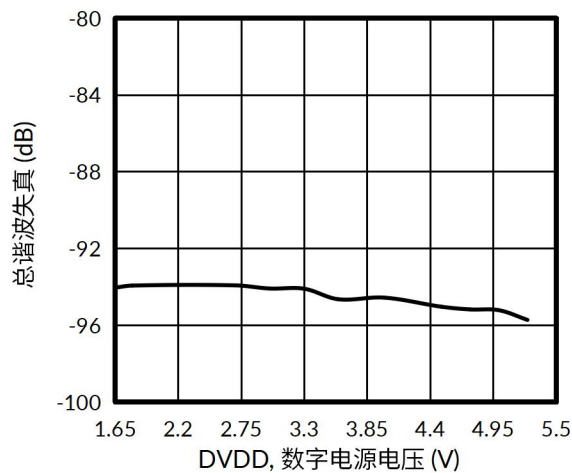


图 35. 总谐波失真与数字电源电压的关系

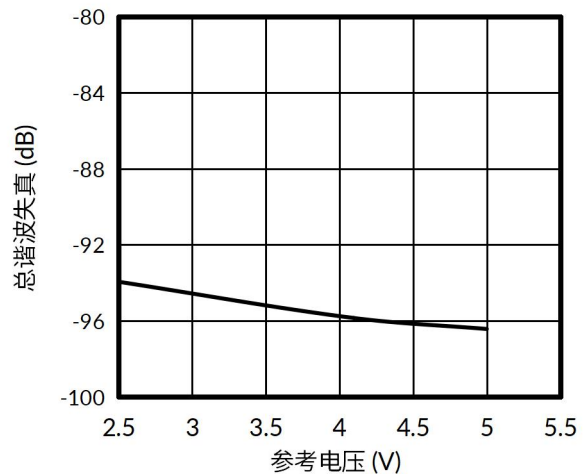


图 36. 总谐波失真与参考电压的关系

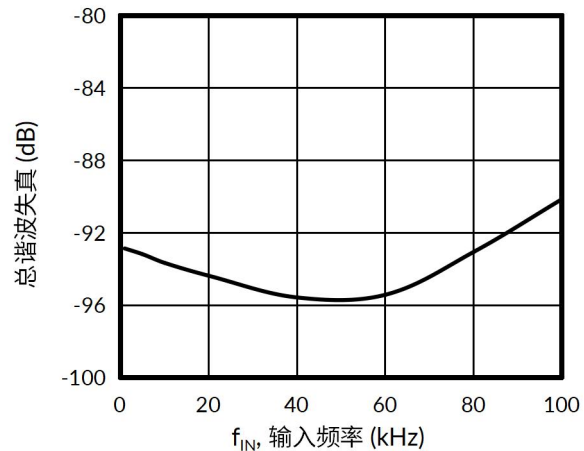
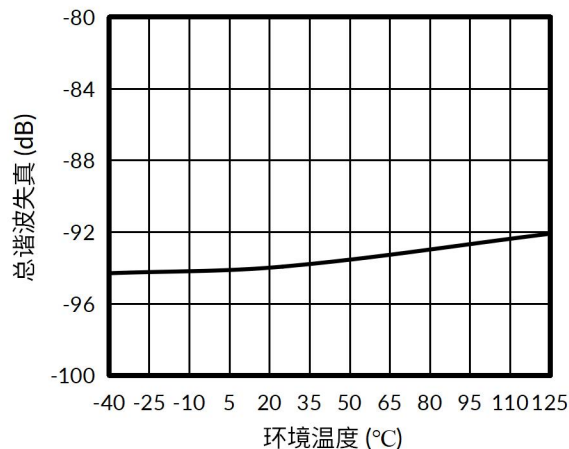


图 37. 总谐波失真与环境温度的关系

图 38. 总谐波失真与输入频率的关系

典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

测试条件为： $T_A = +25^{\circ}\text{C}$, $AVDD = 5.0\text{ V}$, $DVDD = 1.8\text{ V}$, $VREF = 2.5\text{ V}$, $f_{\text{SAMPLE}} = 2\text{ MSPS}$, $f_{\text{IN}} = 20\text{ kHz}$, $P_{\text{IN}} = -0.5\text{ dBFS}$, $f_{\text{SCLK}} = 40\text{ MHz}$, $\text{PDEN} = 0$ (除非特别注明)

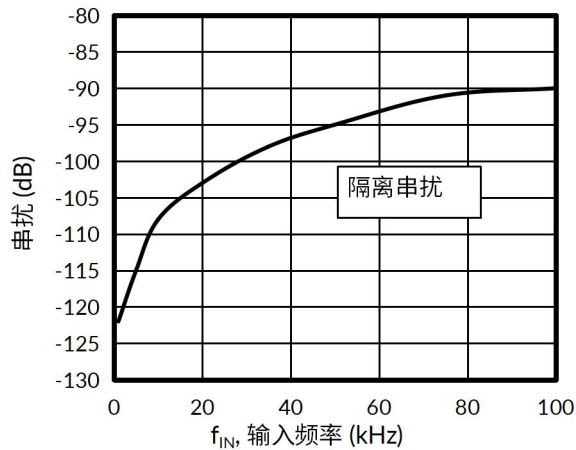


图 39. 串扰与输入频率的关系

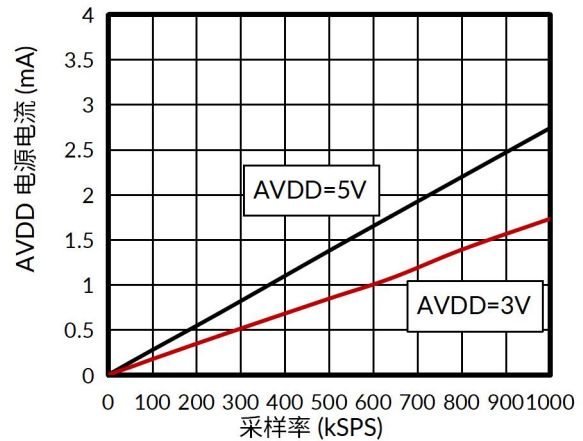


图 40. 模拟电源电流 (动态) 与采样率的关系

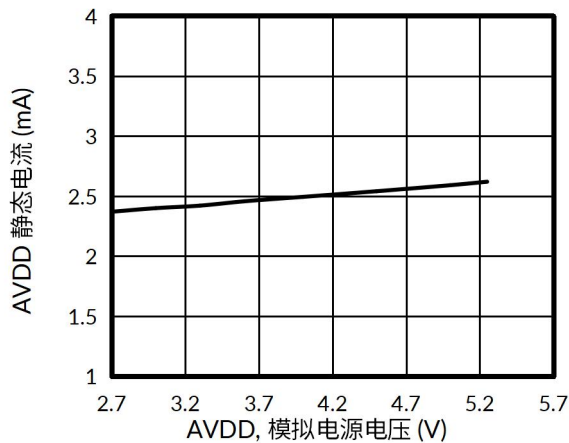


图 41. 模拟电源电流(静态)与模拟电源电压的关系

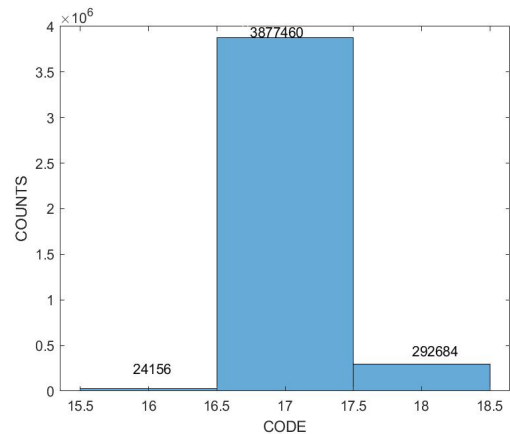


图 42. 代码中心附近的直流输入直方图

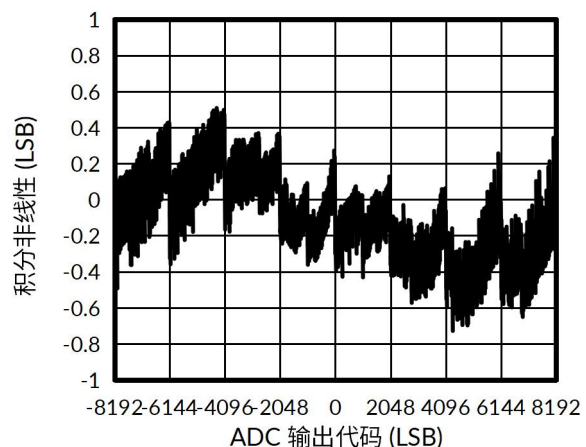
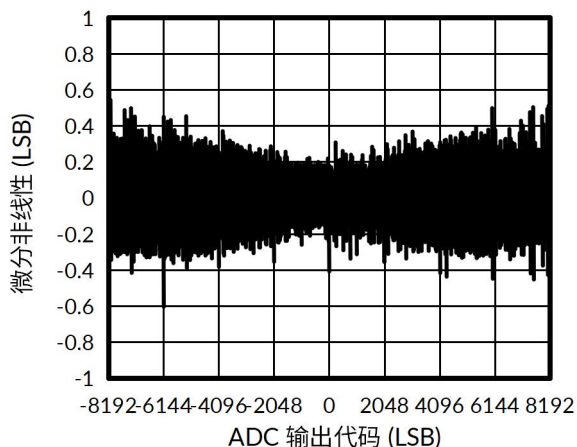


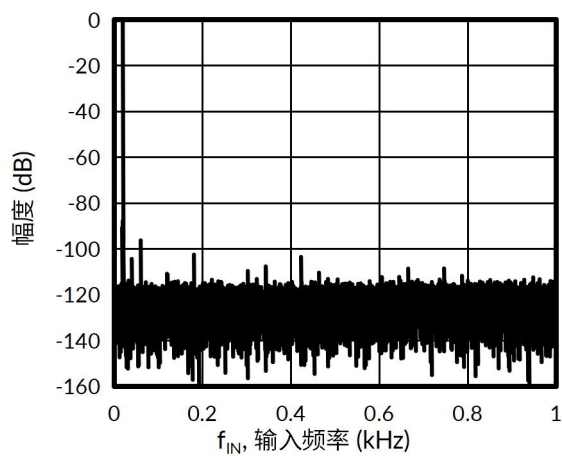
图 43. 微分非线性与代码的关系

图 44. 积分非线性与代码的关系

典型参数曲线

注意：本说明后面提供的图表和表格是基于有限数量样本的统计摘要，仅供参考。

测试条件为： $T_A = +25^{\circ}\text{C}$, $AVDD = 5.0\text{ V}$, $DVDD = 1.8\text{ V}$, $VREF = 2.5\text{ V}$, $f_{\text{SAMPLE}} = 2\text{ MSPS}$, $f_{\text{IN}} = 20\text{ kHz}$, $P_{\text{IN}} = -0.5\text{ dBFS}$, $f_{\text{SCLK}} = 40\text{ MHz}$, $\text{PDEN} = 0$ （除非特别注明）

图 45. 20 kHz FFT, $VREF = 2.5\text{ V}$

8 概览

TLX1472 是一款 14 位、微型、双通道、低功耗、差分输入逐次逼近寄存器型模拟数字转换器。PDEN 引脚提供自动关断模式，进一步降低较低速度时的功耗。

8.1 多路复用器和 ADC 输入

TLX1472 具有带双刀双掷多路复用器的差分输入。正（AINxP）和负（AINxN）输入都可以围绕共模电压 $(AINxP + AINxN) / 2$ 从 $-V_{REF}/2$ 摆动到 $+V_{REF}/2$ ，因此 AINxP 和 AINxN 与共模电压相等地沿相反方向摆动（差分输入摆幅 $VAINxP - VAINxN$ 范围为 $-V_{REF}$ 至 $+V_{REF}$ ）。ADC 转换电压差： $VAINxP - VAINxN$ 。此功能允许器件抑制输入信号中的共模噪声。

图 46 显示了每个模拟输入处的电源和接地静电放电（ESD）二极管。通过将电源电压保持在规定的输入范围内，确保这些二极管不会导通。

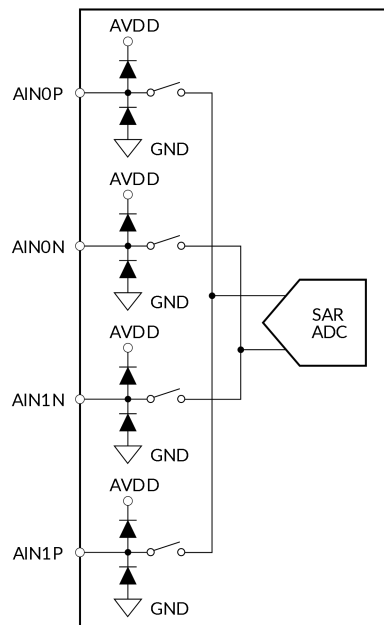


图 46. 模拟输入

图 47 显示了多路复用器和 ADC 采样级的等效电路。有关驱动电路的详细信息，请参阅应用信息部分。正负检测输入在 36 pF 采样电容上分别采样。多路复用器和采样开关由一个串联的理想开关表示，电阻约为 50 Ω 。请注意，这是直流电阻，可用于阶跃建立计算（对于欠采样应用，请勿使用图 47 所示的 RC 值进行 3 dB 带宽计算）。在采样期间，这些器件将以 36pF 采样电容连接到 ADC 驱动器。此连接会在设备输入处产生毛刺。建议在 AINxP 和 AINxN 端子之间连接一个电容器，以减少此毛刺。驱动电路必须具有足够的带宽才能在采集时间内解决此问题。

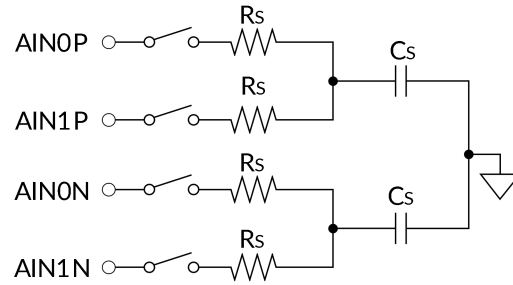


图 47. 输入采样级等效电路

图 48 显示了 ADC 模拟输入通道选择的时序图。如图 48 所示，CH_SEL 信号选择 ADC 的模拟输入通道。CH_SEL = 0 选择 0 通道，CH_SEL = 1 选择 1 通道。建议在 ADC 采集阶段不要切换 CH_SEL 信号，直到器件在对模拟输入进行采样后看到第一个有效的 SCLK 上升沿。如果在此期间切换 CH_SEL，则可能会导致错误的输出代码，因为设备可能会收到未稳定的模拟输入。CH_SEL 可以在图 48 中指定的窗口内随时切换；但是，建议在第一个 SCLK 上升沿之后和第二个 SCLK 上升沿之前选择所需的通道。此时序可确保在 ADC 开始采集模拟输入信号之前建立多路复用器输出。

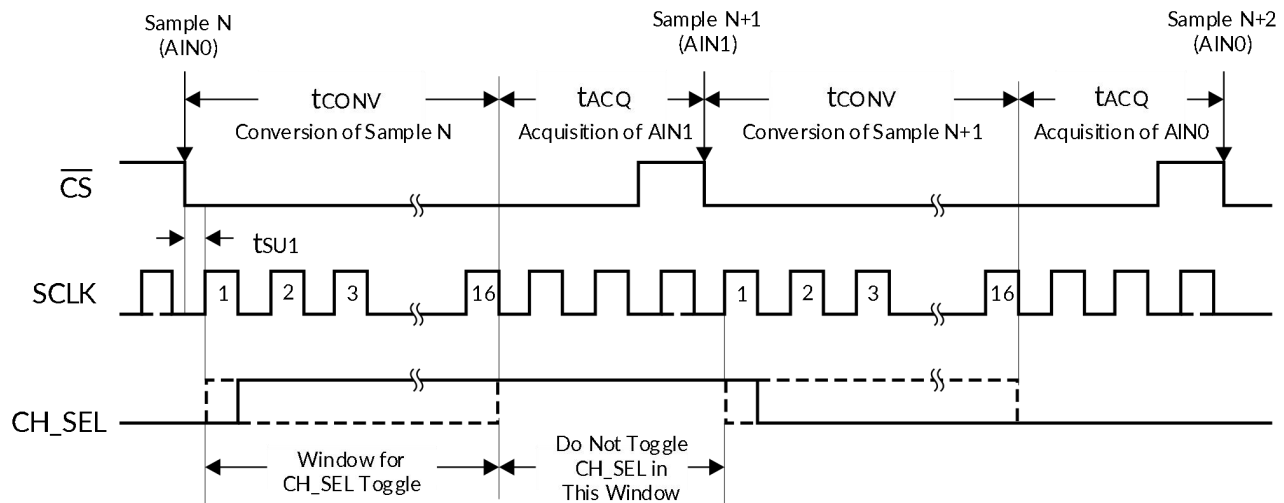


图 48. ADC 模拟输入通道选择

8.2 参考

TLX1472 在转换采样信号期间使用外部参考电压。该器件将转换过程中使用的电容器切换到参考端。开关频率与 SCLK 频率相同。需要用一个 1μF 陶瓷电容器将 REF 端子与 REFGND 去耦，以便从器件中获得最佳噪声性能。电容器必须放置在最靠近这些引脚的位置。图 49 显示了一个典型的参考驱动电路。

有时使用 AVDD 作为参考很方便。TLX1472 允许高达 AVDD 的参考范围。但是，请确保 AVDD 被很好地旁路，并且在 REF 和 REFGND 之间有一个单独的旁路电容器。

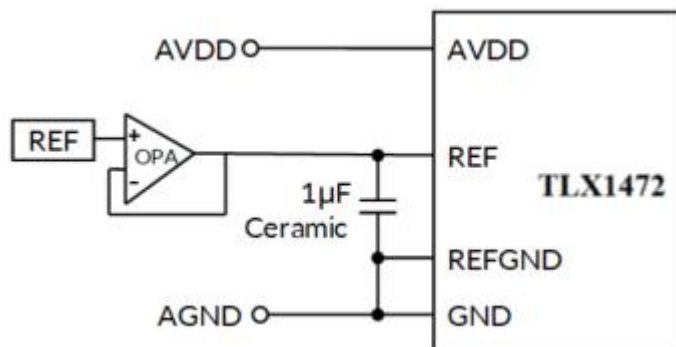


图 49. 典型参考驱动电路

8.3 ADC 传递函数

TLX1472 输出采用二进制互补格式。图 50 显示了这些器件的理想传输特性。在这里，ADC 输入 ($A_{INxP} - A_{INxN}$) 的满量程范围等于 ADC 的参考输入电压的两倍即 $2 \times (V_{REF})$ 。1 LSB 等于 $2 \times (V_{REF}/2^N)$ ，其中 N 是 ADC 的分辨率 (TLX1472 为 $N = 14$)。ADC 的差分输入在共模电压 $(A_{INxP} + A_{INxN})/2$ 附近是双极性的，具有正 FSR ($+V_{REF}$) 到负 FSR ($-V_{REF}$) 的范围。

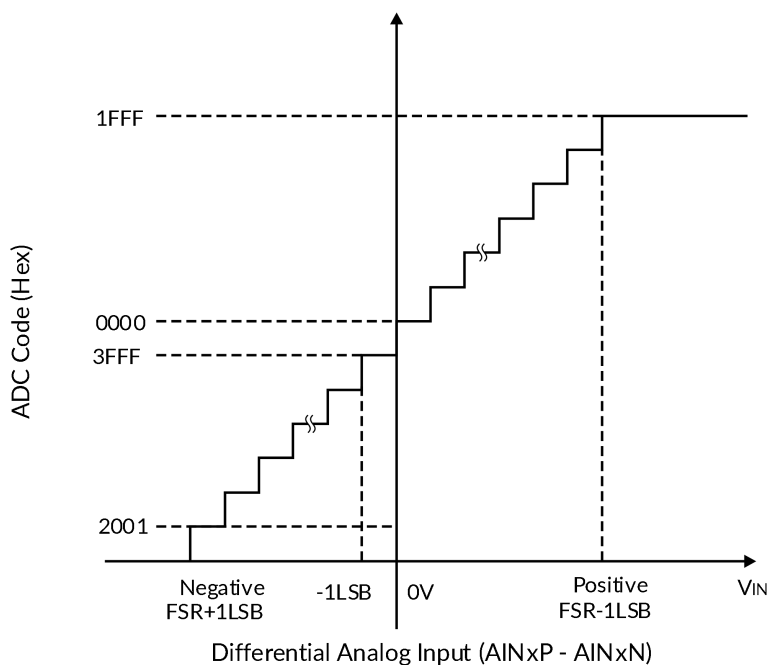


图 50. TLX1472 传输特性

9 器件运行

TLX1472 使用 16 位时钟数据帧或 32 位时钟数据帧运行，以便于与主机处理器连接。

9.1 16 位时钟数据帧

图 51 显示了在 16 位时钟模式下工作的器件。此模式是设备操作的最快模式。在此模式下，器件在转换最近采样的信号的同时输出先前转换的数据。

如图 51 所示，TLX1472 从 SCLK 的第 16 个下降沿开始采集模拟输入。该器件在 $\overline{CS}$ 下降沿对输入信号进行采样。SDO 脱离三态，器件在 $\overline{CS}$ 下降沿输出 MSB。该器件在首次看到 SCLK 上升沿后，在每个 SCLK 下降沿上输出下一个较低的 SDO 位。数据对应于上一帧中完成的采样和转换。在 $\overline{CS}$ 低电平期间，设备转换最近采样的信号。它使用 SCLK 进行转换。转换在第 16 个 SCLK 下降沿完成。 $\overline{CS}$ 在第 16 个 SCLK 下降沿之后的任何时间都可以为高电平（有关详细信息，请参阅参数测量信息）。在第 16 个 SCLK 下降沿之后和第 29 个 SCLK 下降沿之前的 $\overline{CS}$ 上升沿将器件保持在 16 个时钟的数据帧中。当 $\overline{CS}$ 为高电平时，器件输出变为三态。在设备看到 SCLK 后，也可以停止 SCLK。

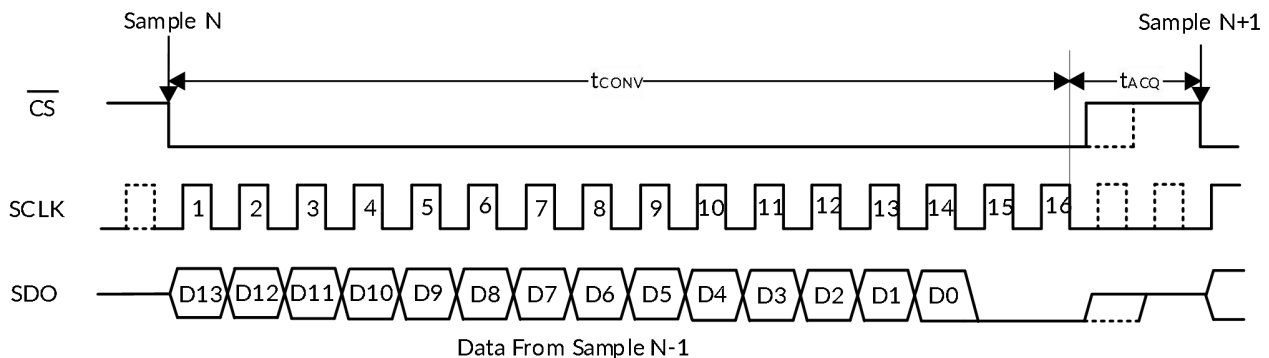


图 51. TLX1472 工作在 16 位时钟模式下，无关断（PDEN = 0）

9.2 32 位时钟数据帧

图 52 显示了在 32 位时钟模式下工作的器件。在此模式下，器件在获取下一个采样数据之前转换并输出来自最新采样的数据。

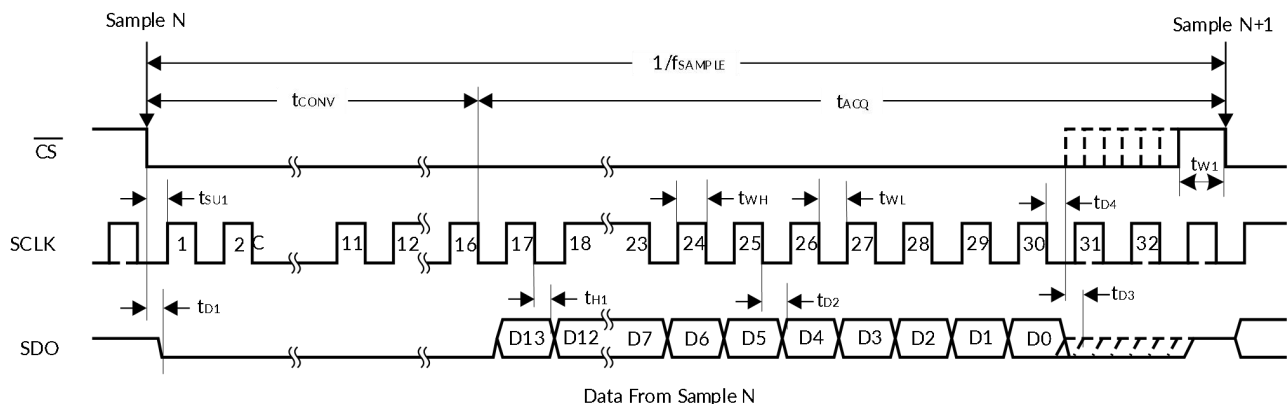


图 52. TLX1472 工作在 32 位时钟模式下，无关断（PDEN = 0）

$\overline{CS}$ 可以在 SCLK 的第 16 个下降沿之后保持低电平。从第 16 个 SCLK 下降沿开始，器件继续输出最近转换的数据。如果 $\overline{CS}$ 保持低电平直到第 30 个 SCLK 下降沿，则器件检测到 32 位时钟模式。请注意，来自最近转换的器件数据在第 30 个 SCLK 下降沿之前已经输出，没有延迟。一旦检测到 32 位时钟模式，器件在下次转换期间输出 16 个零（实际上，对于前 16 个时钟），这与 16 位时钟模式不同，器件输出前一个转换结果。当器件看到 $\overline{CS}$ 为低电平的第 30 个下降沿后，可以停止 SCLK。

9.3 转换中止

对于某些事件触发的应用，例如将绝对位置传感器的位置锁定在标记上或归位脉冲上，必须中止正在进行的事件转换并快速开始新的采集。TLX1472 具有转换中止功能。 $\overline{CS}$ 在转换期间（前 16 个时钟期间）将中止正在进行的转换并开始新的采集。器件将在 $\overline{CS}$ 的下降沿的高电平期间对采集的信号进行采样，并正常开始转换，但 SDO 上的数据（中止帧的转换结果）将无效。

例如，如果转换在“第 n 个”帧期间中止，并且第 (n+1) 个帧是转换中止后的第一个有效帧。帧数 (n+1)（对应于第 n 次转换）期间的 SDO 数据将无效。采样和帧数 (n+1) 期间的转换结果将在帧数 (n+2) 中提供。

9.4 关断

TLX1472 通过专用 PDEN 引脚（引脚 12）提供易于使用的关断功能。 $\overline{CS}$ 上升沿的 PDEN 高电平能实现该特定周期的关断模式。对于低于大约 750 kSPS 的速度，使用 32 位时钟模式掉电会很方便。这种配置可显著节省功耗。

如图 53 所示，PDEN 保持在逻辑 '1' 级。请注意，该器件仅在 $\overline{CS}$ 上升沿查看 PDEN 状态；但是，对于连续低速运行，连续保持 PDEN = 1 比较方便。TLX1472 在 $\overline{CS}$ 上升沿检测关断模式，PDEN = 1。

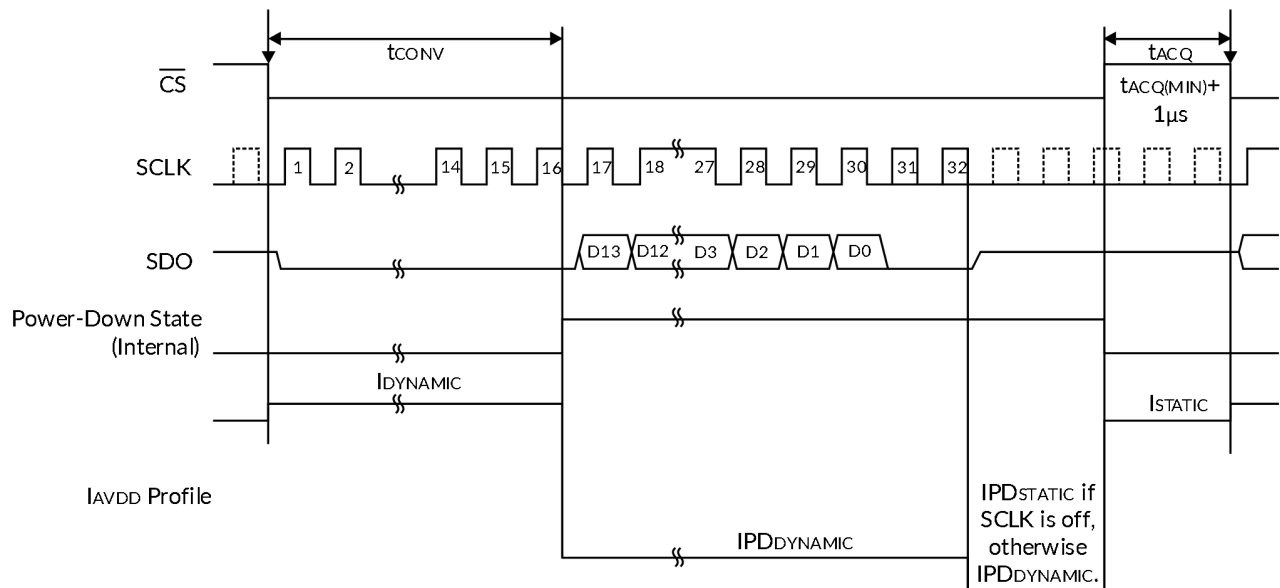


图 53. 关断模式 (PDEN = 1)

在 $\overline{CS}$ 下降沿，器件开始正常工作，如前所述。器件在第 16 个 SCLK 下降沿完成转换。器件在转换完成后立即进入关断状态。但是，设备仍然可以按照前面描述的时序输出数据。这些器件在数据输出操作期间消耗动

态关断电流（IPD-DYNAMIC）。建议在第 32 个 SCLK 下降沿之后停止时钟，以进一步节省功率降至静态关断电流水平（IPD-STATIC）。器件在 SCLK 上升沿上电。但是，它们需要额外的 $0.5\ \mu\text{s}$ 才能完全上电。 $\overline{\text{CS}}$ 在 $0.5\ \mu\text{s}$ 周期内必须为高电平。

在某些应用程序中，数据收集是在突发模式下完成的。数据采集后，系统就关断。16 位时钟模式对于这些应用程序来说很方便。图 54 和图 55 详细说明了 16 位时钟突发模式下的节能情况。

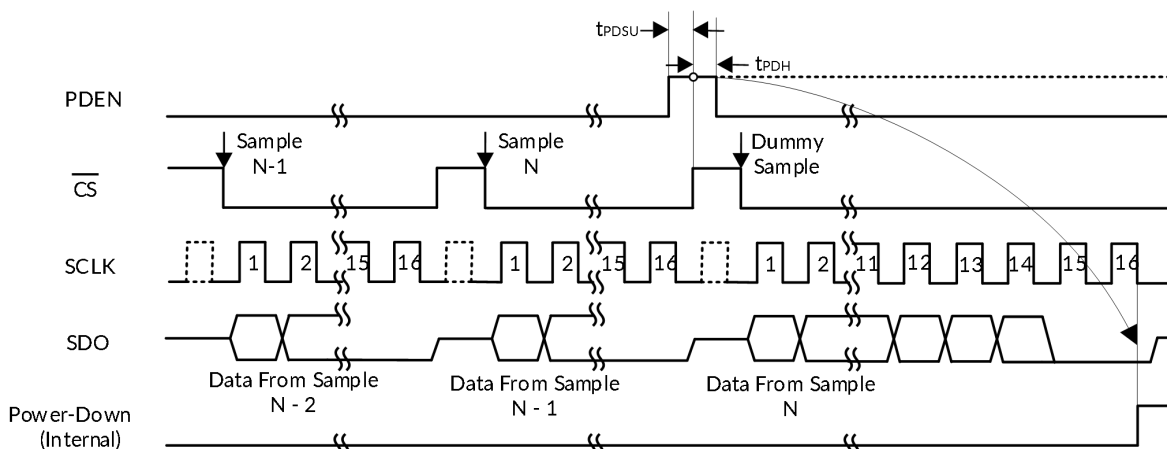


图 54. 通过 16 位时钟突发模式进入关断模式

如图 54 所示，捕获 N-1 和 N 个样本的两个帧是正常的 16 位时钟数据帧。在下一帧的 $\overline{\text{CS}}$ 上升沿之前保持 $\text{PDEN} = 1$ 可确保器件检测到关断模式。在此帧中读取来自第 N 个样本中的数据。预计第 N 个样本表示转化突增中最后一个感兴趣的数据。转换结束后，器件进入关断状态。这是第 16 个 SCLK 下降沿。建议在第 16 个 SCLK 下降沿之后停止时钟。请注意，在 $\overline{\text{CS}}$ 低电平期间，SCLK 下降沿不得超过 29 个。此限制确保器件保持 16 位时钟模式。

只要 $\overline{\text{CS}}$ 为低电平，器件就保持关断状态。 $\text{PDEN} = 0$ 的一个 $\overline{\text{CS}}$ 上升沿使器件脱离关断状态。必须确保上电后第一个样品的 $\overline{\text{CS}}$ 高电平时间大于 $1\ \mu\text{s} + t_{ACQ}$ （最小值）。

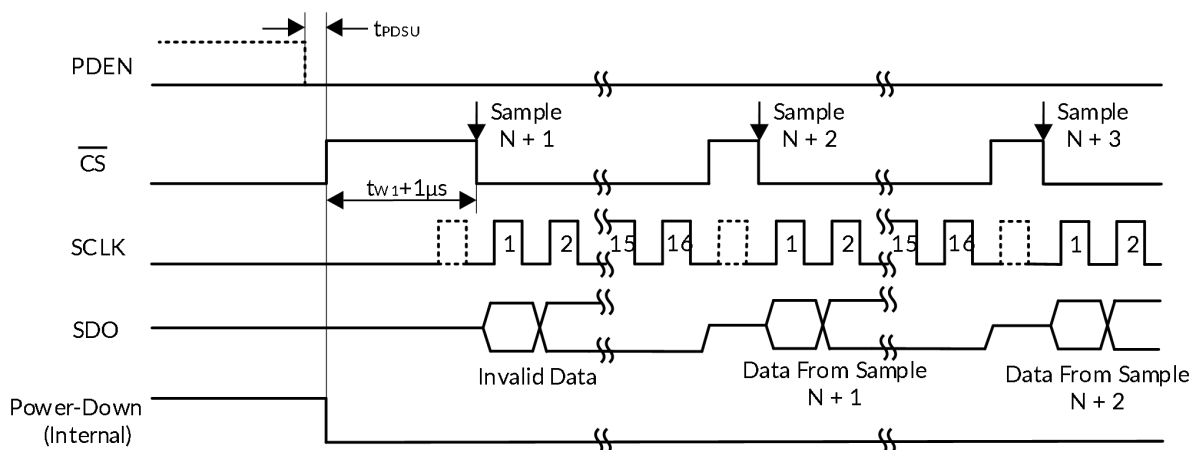


图 55. 以 16 位时钟突发模式退出关断

9.5 应用信息

TLX1472 在输入端采用采样保持级。该器件在采样期间连接一个 32 pF 采样电容器。这种配置会导致在采样开始时器件的输入端出现毛刺。外部电路的设计必须使输入能够在所选采样时间内建立到所需的精度。图 56 显示了模拟输入的典型驱动电路。

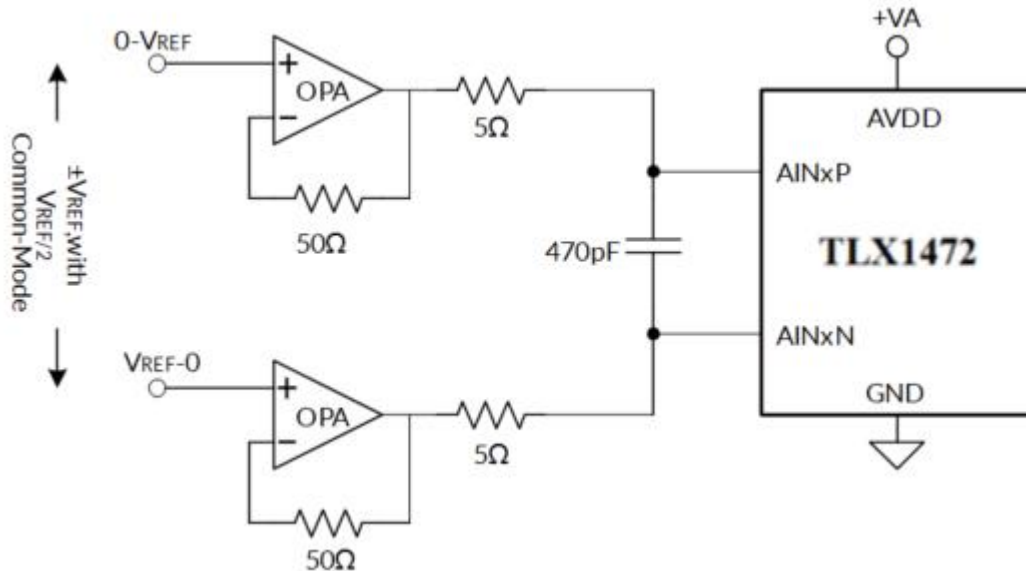


图 56. 典型输入驱动电路

AINxP 和 AINxN 端子上的 470 pF 电容器将驱动运算放大器与采样毛刺去耦。建议将输入滤波器的串联电阻分成两个相等的值，如图 56 所示。建议两个输入端子从外部电路看到相同的阻抗。输入端的低通滤波器限制了驱动运算放大器的噪声带宽。选择滤波器带宽，以便输入端的满量程阶跃可以在采样时间内建立到所需的精度。公式 1、公式 2 和公式 3 对于滤波器元件的选择很有用。

$$\text{Filter Time Constant (t}_{AU}\text{)} = \frac{\text{Sampling Time}}{\text{Setting Resolution} \times \ln(2)}$$

其中；

建立分辨率是输入需要建立到的精度，单位为 LSB。14 位器件的典型建立分辨率为 15 或 16。

(1)

$$\text{Filter Time Constant (t}_{AU}\text{)} = R \times C \quad (2)$$

$$\text{Filter Bandwidth} = \frac{1}{2 \times \pi \times t_{AU}} \quad (3)$$

此外，请确保驱动运算放大器带宽不会限制低于滤波器带宽的信号带宽。在许多应用中，信号带宽可能远低于滤波器带宽。在这种情况下，可以在驱动运算放大器的输入端使用额外的低通滤波器。该信号滤波器带宽可以根据输入信号带宽进行选择。

9.6 输入共模范围

TLX1472 的 AIN+ 和 AIN- 输入电压通常在 0 V 和 VREF 之间变化，共模电压为 VREF/2。TLX1472 提供出色的共模抑制比 (CMRR)，即使在共模输入没有得到良好控制的情况下，也可以实现接近转换器的额定性能。该器件可以接受任何 VDD/VREF 组合下 ± 200 mV 的共模电压变化，从而允许使用整个 ADC 信号范围（-VREF 至 +VREF 差分）。

9.7 无驱动运算放大器的情况下驱动 ADC

对于一些低输入信号带宽应用，例如电池电量监控或电源监控，不需要以高采样速率运行 ADC。事实上，从成本角度来看，最好避免使用驱动运算放大器。在这些情况下，ADC 输入可以看到信号源（例如电池或电源变压器）的阻抗。本节详细阐述了电源阻抗对采样频率的影响。

等式 1 可以改写为等式 4：

$$\text{Sampling Time} = \text{Filter Time Constant} \times \text{Settling Resolution} \times \ln(2) \quad (4)$$

如图 57 所示，建议在正负 ADC 输入端子上使用旁路电容器。

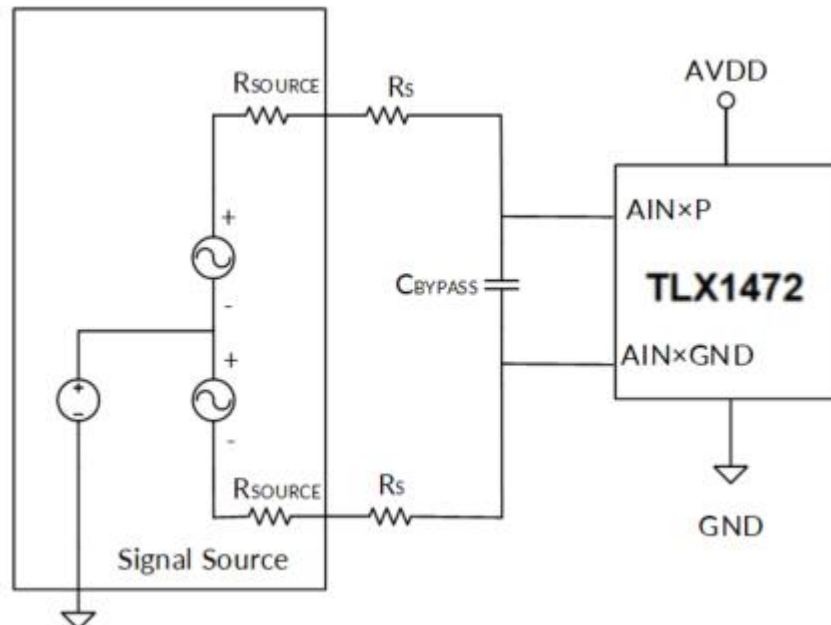


图 57. 无驱动运算放大器的情况下驱动 TLX1472 ADC

Source impedance ($2 \times R_{\text{SOURCE}} + 2 \times R_S$) with ($C_{\text{BYPASS}} + C_{\text{SAMPLE}}$) acts as a low-pass filter with Equation 5:

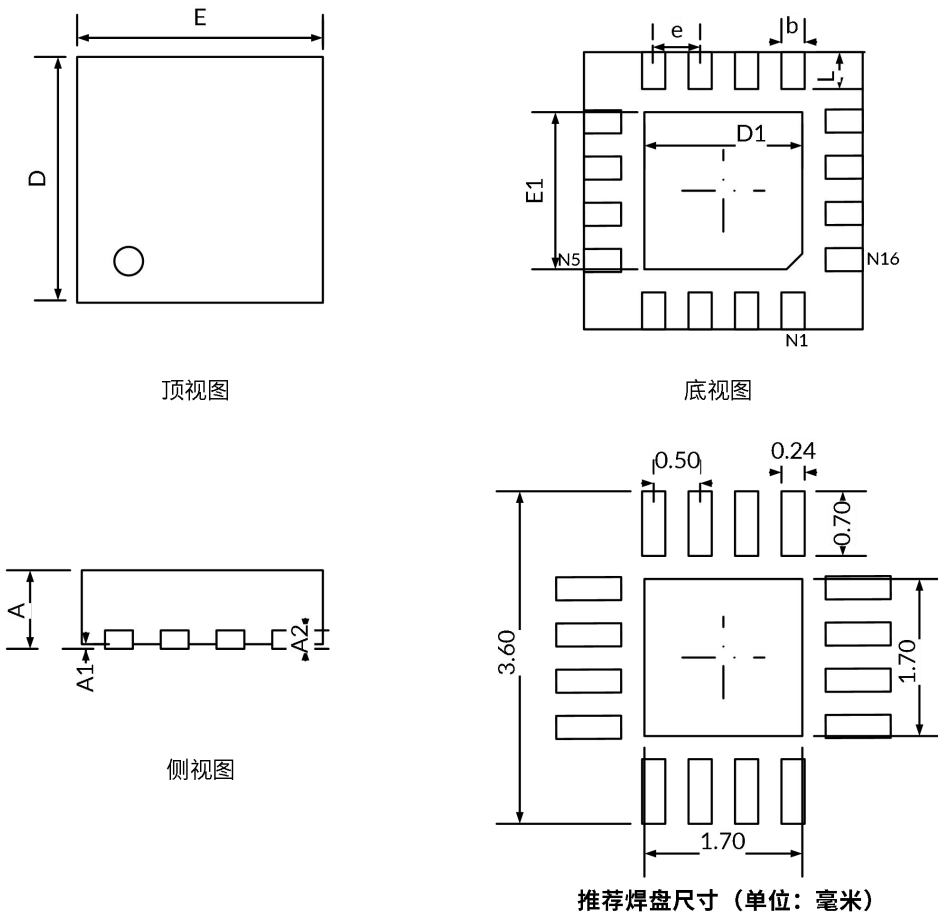
$$\text{Filter Time Constant} = 2 \times (R_{\text{SOURCE}} + R_S) \times (C_{\text{BYPASS}} + C_{\text{SAMPLE}}) \quad (5)$$

其中：

C_{SAMPLE} 是 ADC 的内部采样电容（等于 36 pF）。

10 封装规格尺寸

QFN3X3-16⁽²⁾

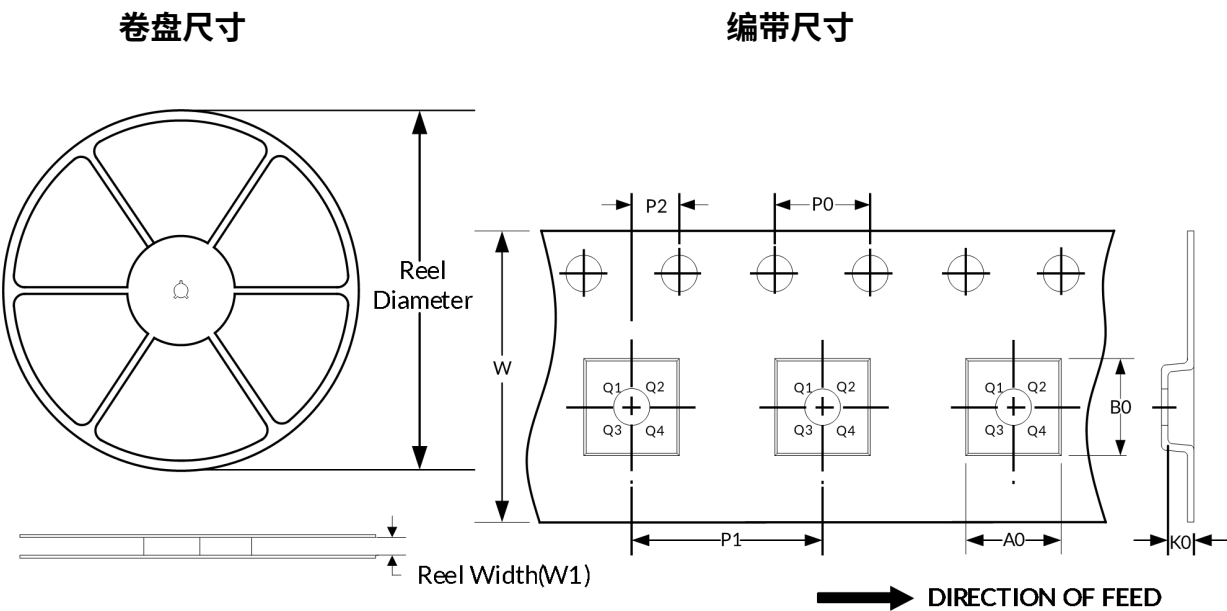


符号	尺寸 (单位: 毫米)		尺寸 (单位: 英寸)	
	最小值	最大值	最小值	最大值
A ⁽¹⁾	0.700	0.800	0.028	0.031
A1	0.000	0.050	0.000	0.002
A2	0.203		0.008	
b	0.180	0.300	0.007	0.012
D ⁽¹⁾	2.900	3.100	0.114	0.122
D1	1.600	1.800	0.063	0.071
E ⁽¹⁾	2.900	3.100	0.114	0.122
E1	1.600	1.800	0.063	0.071
e	0.500 TYP		0.020 TYP	
L	0.300	0.500	0.012	0.020

注意:

1. 不包括每侧最大 0.075mm 的塑料或金属突起。
2. 本图如有更改, 恕不另行通知。

11 包装规格尺寸



注意：图片仅供参考。请以实物为标准。

关键参数表

Package Type	Reel Diameter	Reel Width(mm)	A0 (mm)	B0 (mm)	K0 (mm)	P0 (mm)	P1 (mm)	P2 (mm)	W (mm)	Pin1 Quadrant
QFN3X3-16	13"	12.4	3.35	3.35	1.13	4.0	8.0	2.0	12.0	Q1

注意：

- 1. 所有尺寸均为标称尺寸。
- 2. 不包括每边最大 0.15 毫米的塑封料或金属突起。