

无锡泰连芯科技有限公司

TLX911XC 型

3. 3V 和 2. 5V LVCMOS 高性能 时钟缓冲器系列

2024 年 06 月

3.3 V 和 2.5 V LVCMOS 高性能时钟缓冲器系列

1 主要性能

- 高性能: 1:2, 1:3,1:4 LVCMOS 时钟缓冲系列
- 供电电压: 3.3 V 或 2.5 V
- 3.3V 时, f_{max} = 250 MHz
2.5V 时, f_{max} = 180 MHz
- 工作温度范围: -55~125°C
- 极低的加性抖动< 100 fs
- 采用 TSSOP8 封装（所有引脚兼容）

2 应用场合

通用通信，工业和消费应用

3 产品描述

TLX911xC 是 TLXIC 的模块化、高性能、低偏斜通
用时钟缓冲器系列。

提供 1: 2 至 1: 4 的三种不同的扇出变化。所有器
件彼此引脚兼容，便于操作。

所有系列都具有相同的高性能特性，例如低附加抖
动、低偏移和宽工作温度范围。

TLX911xC 支持异步输出使能控制(1G)，当 1G 低
时将输出切换到低状态。

TLX911xC 工作在 2.5V 和 3.3 V 环境，可在 -
55°C 至 125°C 范围内工作。

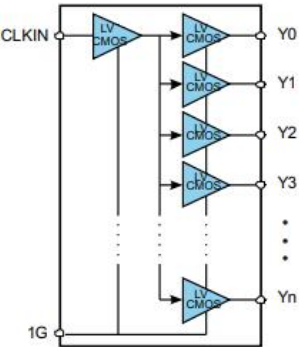
质量等级：军温级&企军标

设备信息 (1)

系列芯片	封装	芯片尺寸 (常规)
TLX9112C	TSSOP8	3.00 mm × 4.40 mm
TLX9113C		
TLX9114C		

(1) 有关所有可用的封装，请参阅数据手册末尾的可订购附录。

4 功能框图



目 录

1 主要性能	2
2 应用场合	2
3 产品描述	2
4 功能框图	2
5 修订历史	4
6 封装和订单说明 ⁽¹⁾	5
7 引脚配置与功能描述	6
8 规格	7
8.1 绝对最大额定值	7
8.2 ESD 额定值	7
8.3 推荐操作条件	8
8.4 电气特性	9
8.5 开关特性	10
9 参数测试信息	11
10 详细说明	13
10.1 概述	13
10.2 功能框图	13
10.3 功能描述	13
10.4 设备功能模式	13
11 应用与实现	14
11.1 应用信息	14
11.2 典型应用	14
11.3 设计要求	14
11.4 详细设计流程	14
12 电源建议	15
12.1 电源注意事项	15
13 封装信息	16
14 包装规格尺寸	17

5 修订历史

注意：更新前的版本页码可能与当前版本不同。

版本	更新日期	变更项目
A.1	2024/02/27	初始版本
A.2	2024/07/04	1. 增加封装和订单说明和包装规格尺寸 2. 更新引脚配置与功能描述
A.3	2024/08/09	更新推荐操作条件
A.4	2025/05/16	增加 $t_{sk(o)}$ 参数

6 封装和订单说明 ⁽¹⁾

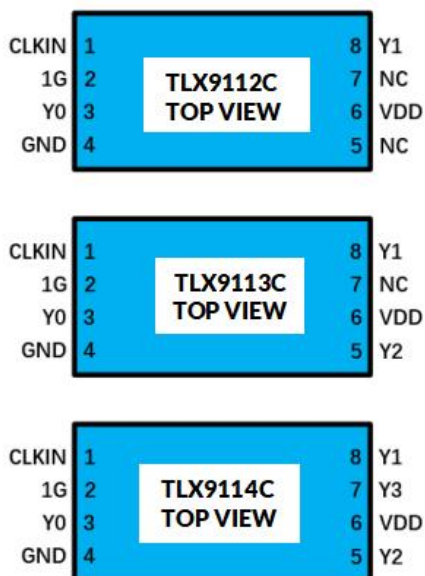
订购型号	温度等级	封装类型	MSL	质量等级
JTLX9112CYQ	-55 °C ~+125 °C	TSSOP8	MSL1/3	企军标
JTLX9113CYQ	-55 °C ~+125 °C	TSSOP8	MSL1/3	企军标
JTLX9114CYQ	-55 °C ~+125 °C	TSSOP8	MSL1/3	企军标
JTLX9112CYQ(W)	-55 °C ~+125 °C	TSSOP8	MSL1/3	军温级
JTLX9113CYQ(W)	-55 °C ~+125 °C	TSSOP8	MSL1/3	军温级
JTLX9114CYQ(W)	-55 °C ~+125 °C	TSSOP8	MSL1/3	军温级
TLX9112CYQ	-40 °C ~+125 °C	TSSOP8	MSL1/3	工业级
TLX9113CYQ	-40 °C ~+125 °C	TSSOP8	MSL1/3	工业级
TLX9114CYQ	-40 °C ~+125 °C	TSSOP8	MSL1/3	工业级

注意:

- (1) 该信息是指定设备可用的最新数据。这些数据如有更新，将及时更新到我司官网，恕不另行通知。有关此数据表的最新版本，请查阅右侧导航。
- (2) 丝印可能会有其他附加的代码，用于产品的内控追溯（包括数据代码和供应商代码）或者标志产地。
- (3) TLXIC 在我们的装配厂使用符合 JEDEC 工业标准 J-STD-20F 的通用预处理设置对 MSL 级别进行分类。如果您的最终应用对预处理设置非常关键，或者您有特殊要求，请与 TLXIC 保持一致。

7 引脚配置与功能描述

封装 TSSOP8 俯视图



引脚配置

引脚				类型	描述
名称	TLX9112C	TLX9113C	TLX9114C		
LVCMOS 时钟输入					
CLKIN	1	1	1	输入	输入引脚
时钟输出使能					
1G	2	2	2	输入	输出使能
LVCMOS 时钟输出					
Y0	3	3	3	输出	LVCMOS 输出。未使用的输出可以保持浮动。
Y1	—	8	8		
Y2	—	5	5		
Y3	—	—	7		
供电电压					
V _{DD}	6	6	6	电源	2.5±0.2V 或者 3.3±0.3V 供电
接地					
GND	4	4	4	地	设备地

8 规格

8.1 绝对最大额定值

超过工作自由空气温度范围(除非另有说明) ⁽¹⁾

	最小	最大	单位
电源电压(V_{DD})	-0.5	3.9	V
输入电压(V_{IN}) ⁽²⁾	-0.5	$V_{DD}+0.5$	V
输出电压(V_O) ⁽²⁾	-0.5	$V_{DD}+0.5$	V
输入电流(I_{IN})	-20	20	mA
连续输出电流(I_O)	-50	50	mA
最高结温(T_J)		125	°C
存储温度范围(T_{stg})	-65	150	°C

(1) 超出绝对最大额定值下列出的应力可能会对设备造成永久性损坏。这些只是应力额定值，并不意味着设备在这些条件或任何其他条件下的功能运行超出了推荐操作条件中指示的条件。长时间暴露在绝对最大额定条件下可能会影响器件的可靠性。

(2) 该值限制为最大 3.9 V。

8.2 ESD 额定值

以下ESD信息仅针对在防静电保护区内操作的敏感设备。

			VALUE	UNIT
$V_{(ESD)}$	静电放电	人体放电模式 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±3000	V
		组件充电模式(CDM), 符合 JEDEC specification JESD22-C101 ⁽²⁾	±1500	

(1) JEDEC 文件 JEP155 指出, 500V HBM 允许通过标准 ESD 控制过程进行安全制造。

(2) JEDEC 文件 JEP157 指出, 250V CDM 允许使用标准 ESD 控制过程进行安全制造。



防静电灵敏度

ESD损坏的范围可以从细微的性能下降到完全的设备失效。精密集成电路可能更容易受到损坏, 因为非常小的参数变化有可能导致器件不符合其公布的参数规格。

8.3 推荐操作条件

超过工作自由空气温度范围(除非另有说明)

		最小	典型	最大	单位	
电源电压(V _{DD})	3.3V 供电	3	3.3	3.6	V	
	2.5V 供电	2.3	2.5	2.7		
低电平输入电压(V _{IL})	V _{DD} = 2.3 V to 3.6 V	V _{DD} /2 – 600			mV	
高电平输入电压(V _{IH})	V _{DD} = 2.3 V to 3.6 V	V _{DD} /2 + 600			mV	
输入阈值电压(V _{TH})	V _{DD} = 2.3 V to 3.6 V	V _{DD} /2			mV	
输入压摆率(t _r / t _f)		1		4	V/ns	
CLKIN 的最小脉冲宽度(t _w)	V _{DD} = 3.0 V to 3.6 V	1.8			ns	
	V _{DD} = 2.3 V to 2.7 V	2.75				
LVCMOS 时钟输入频率(f _{CLK})	V _{DD} = 3.0 V to 3.6 V	DC			MHz	
	V _{DD} = 2.3 V to 2.7 V	DC				
工作自由空气温度(T _A)		-55			125	°C

8.4 电气特性

超过工作自由空气温度范围(除非另有说明)

参数		测试条件	最小	典型 ⁽¹⁾	最大	单位
所有版本的总体参数						
I _{DD}		1G = V _{DD} ; CLKIN = 0 或者 V _{DD} ; I _O = 0 mA; V _{DD} = 3.6 V		3.5	10	mA
		1G = V _{DD} ; CLKIN = 0 或者 V _{DD} ; I _O = 0 mA; V _{DD} = 2.7 V		1.5	6	
I _{PD}		1G = 0 V; CLKIN = 0 或者 V _{DD} ; I _O = 0 mA; V _{DD} = 3.6 V 或者 2.7V		34	60	uA
C _{PD} ⁽²⁾		V _{DD} = 3.3 V; f = 10 MHz		10.7		pF
		V _{DD} = 2.5 V; f = 10 MHz		7.4		
I _I	1G	V _I = 0 或者 V _{DD} , V _{DD} = 3.6 V 或者 2.7 V		10		uA
	CLKIN	V _I = 0 或者 V _{DD} , V _{DD} = 3.6 V or 2.7 V		28		
R _{OUT}		V _{DD} = 3.3 V		42		Ω
		V _{DD} = 2.5 V		49		
f _{OUT}		V _{DD} = 3 V to 3.6 V	DC		250	MHz
		V _{DD} = 2.3 V to 2.7 V	DC		180	
V _{DD} 的输出参数 = 3.3V±0.3V						
V _{OH}		V _{DD} = 3 V, I _{OH} = -0.1 mA	2.9			V
		V _{DD} = 3 V, I _{OH} = -8 mA	2.5			
		V _{DD} = 3 V, I _{OH} = -12 mA	2.2			
V _{OL}		V _{DD} = 3 V, I _{OL} = 0.1 mA			0.1	V
		V _{DD} = 3 V, I _{OL} = 8 mA			0.5	
		V _{DD} = 3 V, I _{OL} = 12 mA			0.8	
V _{DD} 的输出参数 = 2.5V±0.2V						
V _{OH}		V _{DD} = 2.3 V, I _{OH} = -0.1 mA	2.2			V
		V _{DD} = 2.3 V, I _{OH} = -8 mA	1.7			
V _{OL}		V _{DD} = 2.3 V, I _{OL} = 0.1 mA			0.1	V
		V _{DD} = 2.3 V, I _{OL} = 8 mA			0.5	

(1) 所有典型值均为各自的标称 V_{DD}。对于开关特性，输出端接至 V_{DD}/2 的 50 Ω （见图 1）。

(2) 功耗计算的公式

$$P_{tot} = P_{stat} + P_{dyn} + P_{Cload} [W]$$

$$P_{stat} = V_{DD} \times I_{DD} [W]$$

$$P_{dyn} = C_{PD} \times V_{DD}^2 \times f [W]$$

$$P_{Cload} = C_{load} \times V_{DD}^2 \times f \times n [W]$$

n = 输出引脚数

8.5 开关特性

超过工作自由空气温度范围(除非另有说明)

参数	测试条件	最小	典型	最大	单位
V_{DD} 的输出参数 = 3.3V±0.3V					
t _{PLH} / t _{PHL}	CLKIN 到 Yn	0.8		2.0	ns
t _{sk(o)}	每个的输出负载相同		80	150	ps
t _r / t _f	20%-80% (V _{OH} - V _{OL})	0.3		0.8	ns
t _{DIS}	1G 到 Yn			6	ns
t _{EN}	1G 到 Yn			6	ns
t _{sk(p)}	脉冲偏斜; t _{PLH(Yn)} - t _{PHL(Yn)} ⁽¹⁾			180	ps
t _{jitter}	12 kHz to 20 MHz, f _{OUT} = 250 MHz			100	fs
V_{DD} 的输出参数 = 2.5V±0.2V					
t _{PLH} / t _{PHL}	CLKIN 到 Yn	1		2.6	ns
t _{sk(o)}	每个的输出负载相同		75	140	ps
t _r / t _f	20%-80% (V _{OH} - V _{OL})	0.3		1.2	ns
t _{DIS}	1G 到 Yn			10	ns
t _{EN}	1G 到 Yn			10	ns
t _{sk(p)}	脉冲偏斜; t _{PLH(Yn)} - t _{PHL(Yn)} ⁽¹⁾			220	ps
t _{jitter}	12 kHz to 20 MHz, f _{OUT} = 180MHz			350	fs

(1) t_{sk(p)} 取决于输出上升和下降时间 (t_r / t_f)。输出占空比可计算: odc = (t_{w(OUT)} ± t_{sk(p)}) / t_{period}; t_{w(OUT)}为输出波形的脉宽, t_{period} 周期为 1/f_{OUT}。

(2) 参数由表征指定。未在生产环境中进行测试。

9 参数测试信息

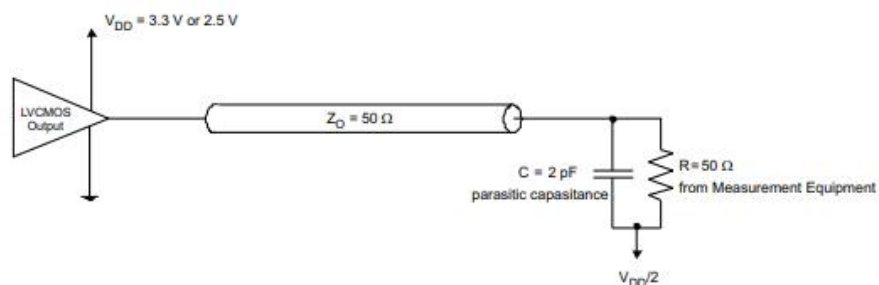


图 1 开关特性测试电路

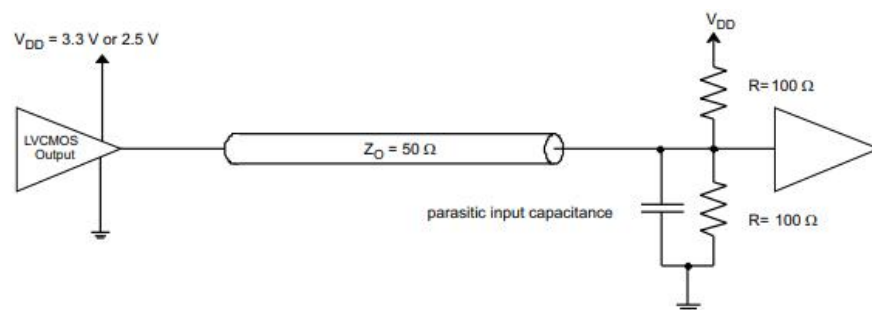
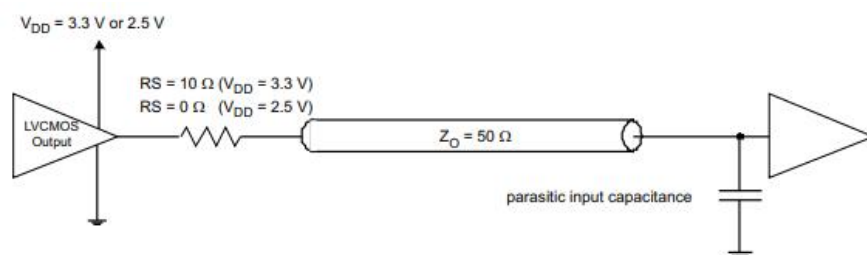
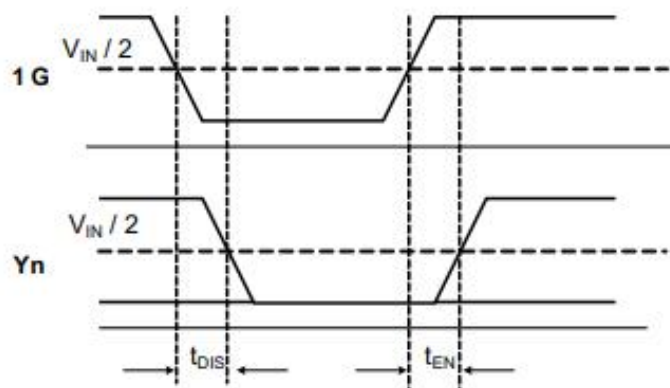
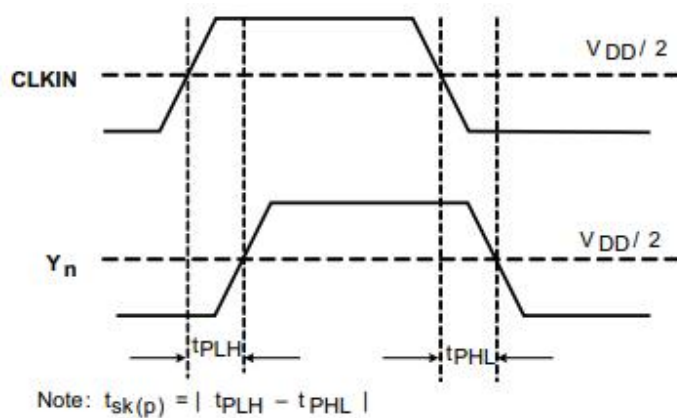
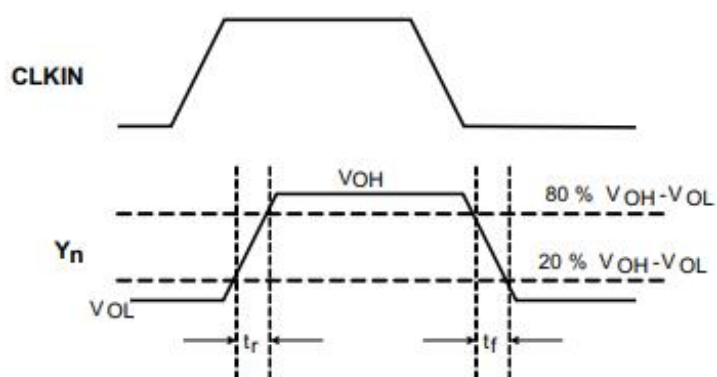
图 2 具有 $50\ \Omega$ 阻抗匹配端的应用负载

图 3 带串联阻抗匹配端的应用负载

图 4 1G 未使能延时和使能延时 t_{DIS}/t_{EN}

图 5 传输延迟 t_{PLH}/t_{PHL} 图 6 上升沿/下降沿 t_r/t_f

10 详细说明

10.1 概述

TLX911xC 器件是一款低抖动和低偏斜 LVCMOS 扇出缓冲器解决方案。为了获得最佳信号完整性，必须使 TLX911xC 输出驱动器的特性阻抗与传输线的特性阻抗相匹配。图 2 和图 3 显示了 $V_{DD} = 3.3\text{ V}$ 和 $V_{DD} = 2.5\text{ V}$ 时每种配置的正确配置。TLXIC 建议将串联电阻器放置在靠近驱动器的位置，以最大限度地减少信号反射。

10.2 功能框图

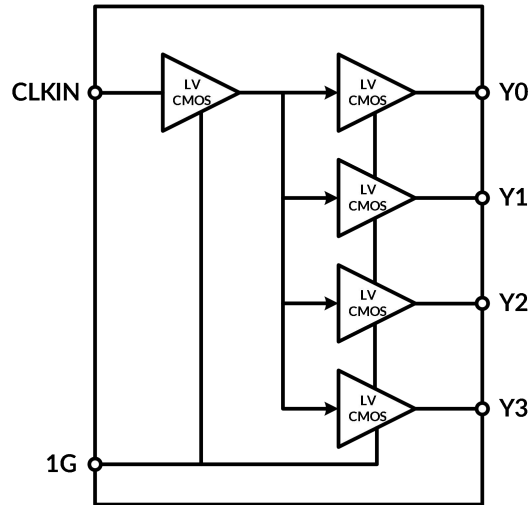


图 7 TLX9114C 功能框图

表 1 输出逻辑表

输入		输出
CLKIN	1G	Yn
X	L	L
L	H	L
H	H	H

10.3 功能描述

通过将异步输出使能引脚（1G）驱动至低电平，可以禁用 TLX911xC 的输出。未使用的输出可以保持浮动状态，以降低整体系统组件成本。所有电源和接地引脚必须分别连接到 V_{DD} 和 GND。

10.4 设备功能模式

TLX9114C 采用 2.5V 至 3.3V 电源供电。

11 应用与实现

以下应用程序部分中的信息不属于 TLXIC 器件规格的范围，TLXIC 不保证其准确性和完整性。TLXIC 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

11.1 应用信息

TLX911xC 系列是一种低附加抖动 LVCMOS 缓冲解决方案，可在 $V_{DD} = 3.3V$ 时以高达 250MHz 的频率运行，在 $V_{DD} = 2.5V$ 时以高达 180MHz 的频率运行。该器件具有低输出偏移以及异步输出使能功能，可根据需要在应用中同时启用或禁用缓冲时钟输出。

11.2 典型应用

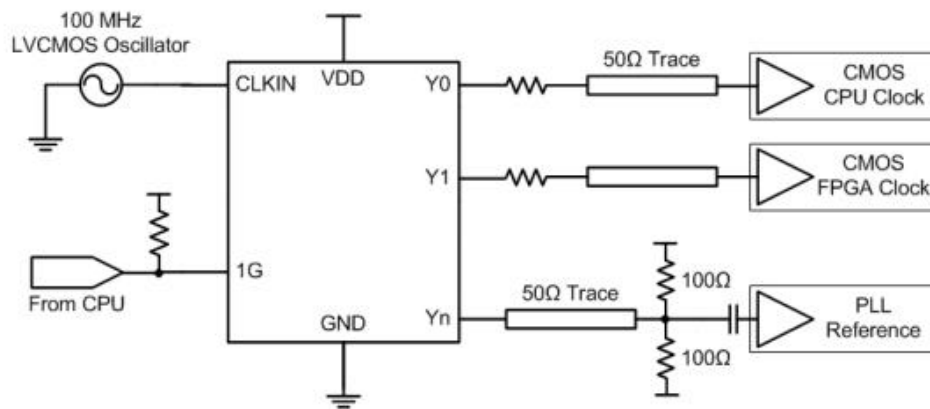


图 8 系统配置示例

11.3 设计要求

图 8 所示的 TLX9114C 配置为扇出来自本地 LVCMOS 振荡器的 100MHz 信号。CPU 配置为通过 1G 控制输出状态。

配置示例是在背板应用中驱动三个 LVCMOS 接收器，具有以下属性：

- CPU 时钟可以接受全摆幅直流耦合 LVCMOS 信号。在 TLX9114C 附近放置一个串联电阻器，以紧密匹配走线的特性阻抗，从而最大限度地减少反射。
- FPGA 时钟与放置在 TLX9114C 附近的适当串联电阻器类似地进行直流耦合。
- 本例中的 PLL 可以接受较低幅度的信号，因此使用戴维南的等效端接。PLL 接收器具有内部偏置功能，因此当共模电压不匹配时，可以使用交流耦合。

11.4 详细设计流程

请参阅图 3 和电气特性表，以确定将 TLX9114C 的输出阻抗与传输线的特性阻抗相匹配所需的适当串联电阻。

未使用的输出可以保持浮动状态。有关推荐的过滤技术，请参阅“电源建议”部分。

12 电源建议

高性能时钟缓冲器对电源上的噪声很敏感，这会显著增加缓冲器的附加抖动。因此，降低系统电源的噪声至关重要，特别是当抖动和相位噪声对应用至关重要时。

滤波电容用于消除电源中的低频噪声，其中旁路电容为高频噪声提供非常低的阻抗路径，并保护电源系统免受感应波动的影响。这些旁路电容器还可根据器件要求提供瞬时电流浪涌，并且应具有较低的等效串联电阻（ESR）。为了正确使用旁路电容器，必须将它们放置在非常靠近电源端子的位置，并布置有短环路，以最大限度地降低电感。TLXIC 建议添加尽可能多的高频（例如 0.1μF）旁路电容器，因为封装中有电源端子。TLXIC 建议（但不要求）在电路板电源和芯片电源之间插入铁氧体磁珠，以隔离时钟缓冲器产生的高频开关噪声；这些磁珠可防止开关噪声泄漏到电路板电源中。必须选择具有极低直流电阻的合适铁氧体磁珠，以在电路板电源和芯片电源之间提供足够的隔离，并在电源端保持大于正常工作所需的最小电压的电压。

图 9 显示了这种推荐的电源去耦方法。

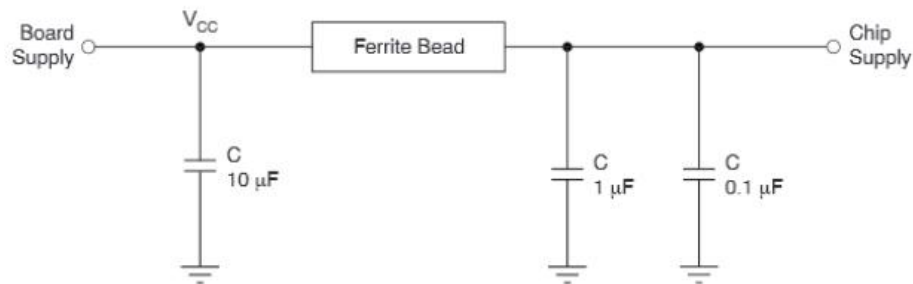


图 9 电源去耦

12.1 电源注意事项

以下功耗仅指设备消耗的功耗。器件功耗是静态功耗和动态功耗的总和。动态功耗由两个部分组成：

- 设备在切换状态时使用的功率。
- 为任何输出负载充电所需的电源。

输出负载可以是仅容性的，也可以是容性和阻性的。以下公式用于获得器件的功耗：

$$P_{dev} = P_{stat} + n(P_{dyn} + P_{Cload})$$

$$P_{stat} = V_{DD} \times I_{DD} \quad P_{dyn} + P_{Cload}$$

其中，

V_{DD} = 电源电压（3.3V 或 2.5 V）

I_{DD} = 静态器件电流（ $V_{DD} = 3.3 V$ 时典型值为 3.5 mA； $V_{DD} = 2.5 V$ 时典型值为 1.5 mA）

n = 通道输出引脚数

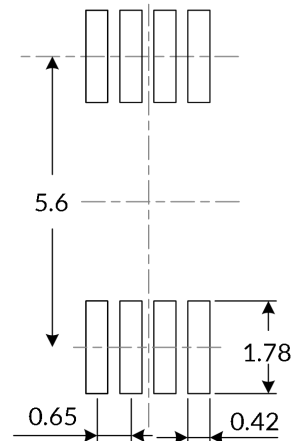
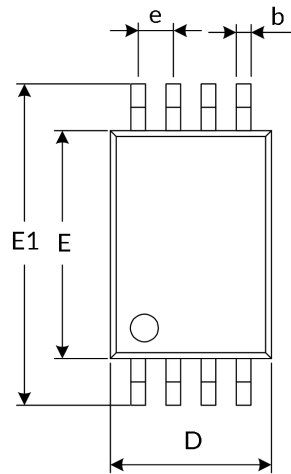
TLX9114C 器件功耗示例：四路输出处于通路状态，每路输出 $f = 120 MHz$ ， $V_{DD} = 3.3 V$ ， $C_{load} = 2 pF$ ：

$$P_{dev} = P_{stat} + n(P_{dyn} + P_{Cload}) = 11.55 mW + 50 mW = 61.55 mW$$

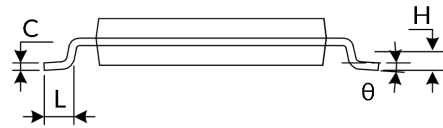
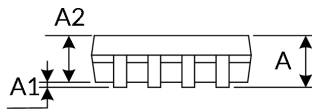
$$P_{stat} = V_{DD} \times I_{DD} = 3.5 mA \times 3.3 V = 11.55 mW$$

$$n(P_{dyn} + P_{Cload}) = 4 \times 12.5 mW = 50 mW$$

13 封装信息

TSSOP8⁽³⁾

RECOMMENDED LAND PATTERN (Unit: mm)



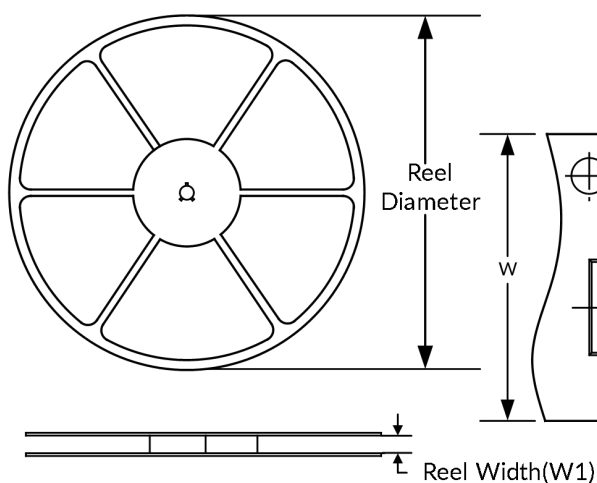
代码	尺寸 (毫米)		尺寸 (英寸)	
	最小值	最大值	最小值	最大值
A ⁽¹⁾		1.200		0.047
A1	0.050	0.150	0.002	0.006
A2	0.800	1.050	0.031	0.041
b	0.190	0.300	0.007	0.012
c	0.090	0.200	0.004	0.008
D ⁽¹⁾	2.900	3.100	0.114	0.122
E ⁽¹⁾	4.300	4.500	0.169	0.177
E1	6.250	6.550	0.246	0.258
e	0.650(BSC) ⁽²⁾		0.026(BSC) ⁽²⁾	
L	0.500	0.700	0.020	0.028
H	0.25(TYP)		0.01(TYP)	
θ	1°	7°	1°	7°

注意:

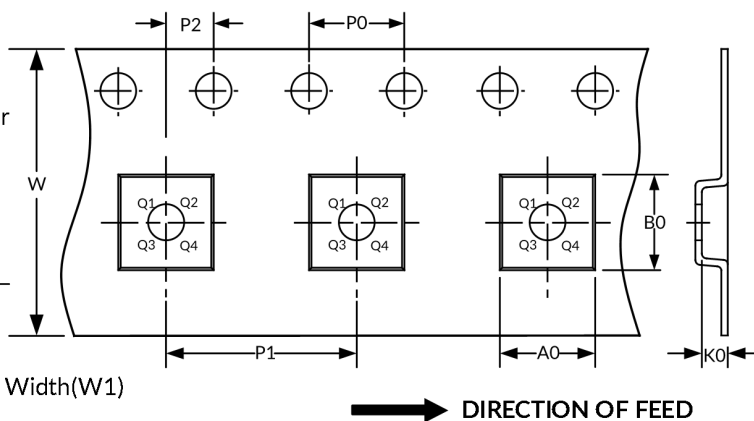
1. 不包括每边最大 0.15 毫米的塑料或金属突起。
2. BSC(中心之间的基本间距), “基本” 间距是标称的。
3. 此图纸如有更改, 恕不另行通知。

14 包装规格尺寸

REEL DIMENSIONS



TAPE DIMENSION



注意：图片仅供参考。请以实物为标准。

关键参数表

封装类型	卷轴直径	卷筒宽度 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P0 (mm)	P1 (mm)	P2 (mm)	W (mm)	Pin1 象限
TSSOP8	13"	12.4	6.90	3.45	1.65	4.0	8.0	2.0	12.0	Q1

注意：

1. 所有尺寸均为标称尺寸。
2. 不包括每边最大 0.15 毫米的塑料或金属突起。